

## ROZDZIAŁ XXX

### OCALIĆ OD ZAPOMNIENIA...<sup>1</sup>

**Elżbieta JEZIERSKA-ZIEMKIEWICZ, Andrzej ZIEMKIEWICZ**

#### **1. K-202 (1970-1973)**

W roku 1970 w przedsiębiorstwie ERA we Włochach pod Warszawą został utworzony Zakład Minikomputerów, którego dyrektorem był Jacek Karpiński. Skompletował on zespół inżynierów i programistów do opracowania nowoczesnego minikomputera nazwanego K-202.

Koncepcja maszyny zakładała, że K-202 będzie minikomputerem o elastycznej strukturze i niewielkich wymiarach, nie wymagający klimatyzacji ani specjalnego wyposażenia pomieszczenia. System będzie łatwo rozbudowywalny z możliwością dołączania różnorodnych urządzeń peryferyjnych pojawiających się na rynku. Dzięki umowie z angielską firmą MB Metals mieliśmy dostęp do nowoczesnej bazy elementów scalonych średniej skali integracji produkowanych na zachodzie. Firma ta dostarczała nam również matryce pamięci ferrytowej produkowane w Irlandii, które służyły do budowy pamięci operacyjnej maszyny. W ten sposób ominięte zostały problemy związane z ubóstwem polskiej bazy elementowej.

Projekt minikomputera powstał w rekordowym tempie. Cały zespół zdawał sobie sprawę z wyjątkowej możliwości uczestnictwa w realizacji wspaniałego przedsięwzięcia technicznego na miarę światową.

#### **Zespół**

Hardware systemu K-202 był opracowany w zespole:

- Jednostka Centralna (procesor, arytmometr zmiennego przecinka, sterowanie systemem i zasady współpracy z pamięciami i urządzeniami):
  - Elżbieta Jezierska-Ziemkiewicz i Andrzej Ziemkiewicz
- Pamięć Operacyjna:
  - Jerzy Cewe
- Pamięci Zewnętrzne (bębny, dyski, taśmy):
  - Jerzy Zajdel, Anna Srebrna, Jerzy Dyczkowski, Joanna Kowalczyk
- Peryferyjne urządzenia znakowe (konsola, czytnik i perforator taśmy, drukarki):
  - Anna Dernałowicz, Jerzy Zawisza, Janusz Krzyżanowski, ...
- Interface'y:

---

<sup>1</sup> Niniejsze opracowanie powstało z inicjatywy p. Jerzego Dżogi, który dołożył starań w celu zebrania materiałów od uczestników tego interesującego przedsięwzięcia. Relację Autorów uzupełnia notka o działaniu tzw. Porozumienia MERA-400, zamieszczona w aneksie nr 1 do niniejszego rozdziału.

- Andrzej Karczmarewicz
- Zasilacz i konstrukcja mechaniczna:
  - Zbigniew Szwał
- Laboratorium wykonawcze i uruchomieniowe:
  - Tadeusz Kupniewski,
- Uruchamianie:
  - Jerzy Dżoga, Piotr Ruszkarski, Iza Brzezińska, Anna Koziół i wielu innych.

Oprogramowanie systemu K-202 było realizowane przez zespół pracowników Zakładu Minikomputerów ERA oraz przez wiele ośrodków naukowych w kraju. W szczególności należy wymienić zespół z Instytutu Okrętowego Politechniki Gdańskiej oraz z Politechniki Poznańskiej.

Pierwszy System Operacyjny SOK1 i assembler ASSK opracowali w Zakładzie Minikomputerów ERA Teresa Pajkowska i Karol Doktor.

Pierwszym wielodostępnym i wieloprogramowym systemem operacyjnym był system CROOK rozwijany na Politechnice Gdańskiej (zobacz artykuł Zbyszka Czerniaka: 'K-202, MERA 400 i CROOK').

Języki BASIC i FORTRAN IV zostały opracowane przez grupę programistów z Politechniki Poznańskiej pod kierunkiem Janusza Gocałka.

Z innych języków oprogramowania, które były w różnych fazach zaawansowania, należy wymienić:

CSL, CEMMA, BICEPS, MOST-2, COMIT

### **Charakterystyka systemu**

Minikomputer K-202 miał słowo maszynowe 16-bitowe. Taką też długość miały liczby stałoprzecinkowe. Procesor posiadał 7 rejestrów uniwersalnych. Jednostka centralna była wyposażona w arytmometr zmiennego przecinka działający na liczbach 48 bitowych. Adresowanie pamięci mogło być bezpośrednie, pośrednie lub indeksowane z wieloma poziomami modyfikacji. Cechą znaną procesora K-202 był sposób warunkowego wykonywania instrukcji (patent Jacka Karpińskiego).

W systemie istniał 32 bitowy priorytetowy układ przerwań oraz zegar czasu rzeczywistego, cechy istotne dla zastosowania w sterowaniu procesami i w automatyce.

Szyna systemowa umożliwiała dołączenie do 4 procesorów, 64 modułów pamięci operacyjnej i do 16 kanałów wejścia-wyjścia. Asynchroniczna realizacja szyny systemu, działającej na zasadzie hand-shake, pozwalała na łączenie elementów systemu pracujących z różnymi szybkościami.

Podstawowy moduł pamięci operacyjnej miał pojemność 64KB. Maksymalna pojemność pamięci operacyjnej wynosiła 4MB.

W systemie K-202 istniały dwa rodzaje kanałów wejścia-wyjścia. Były to kanały znakowe wymieniające dane za pośrednictwem rejestrów uniwersalnych procesora i kanały o dostępie bezpośrednim do pamięci operacyjnej - kanały DMA.

Przez kanały znakowe dołączano wolne urządzenia zewnętrzne: czytniki i perforatory taśmy, monitory, drukarki itp. Przez jeden kanał można było dołączyć

do 8 urządzeń peryferyjnych. Kanały DMA były przeznaczone do dołączania pamięci masowych. Wówczas były to bębny, dyski i taśmy magnetyczne. Kanał mógł obsłużyć do 8 urządzeń.

Pierwsza prezentacja systemu K-202 odbyła się w 1971 roku na światowej wystawie sprzętu komputerowego OLYMPIA w Londynie. Był to jedyny konkurent prezentowanego wówczas minikomputera PDP 11 firmy DEC. Maszyna wzbudziła duże zainteresowanie. Potem nastąpiły Targi Poznańskie, po których do Zakładów ERA napłynęło wiele zamówień.

W grudniu 1972 ruszyła produkcja modułów systemu K-202 w zakładach ERA we Włochach. Wyprodukowano 30 sztuk minikomputera K-202. Kilkanaście maszyn przekazano do Anglii do firmy MB Metals, która miała być dystrybutorem systemu K-202 poza Polską. Kilkanaście minikomputerów K-202 zostało w Polsce.

Na początku 1973 roku przerwano produkcję K-202.



## 2. MERA-400 (1973-1984)

W 1973 roku prawie cały zespół został przeniesiony z Zakładów Minikomputerów ERA do nowo utworzonego Zakładu Doświadczalnego Minikomputerów przy Instytucie Maszyn Matematycznych w Warszawie. Zadaniem zespołu było opracowanie kolejnego systemu minikomputera, który byłby produkowany całkowicie w kraju. Był to system MERA-400. Założono przenośność oprogramowania z systemu K-202.



## Zespół

- Hardware:
  - Główny Konstruktor: Elżbieta Jezierska-Ziemkiewicz
- Jednostka Centralna, Zmienny Przecinek, Pamięć Operacyjna:
  - Elżbieta Jezierska-Ziemkiewicz, Henryk Wojtowicz, Jeremi Witewski
- Kontrolery pamięci dyskowej i taśmowej:
  - Jerzy Zajdel, Anna Srebrna, Jerzy Dyczkowski, Joanna Kowalczyk, Z. Kopczyńska
- Kontrolery urządzeń znakowych:
  - Jerzy Zawisza, K. Szaniawski, A. Chrzęszcz
- Software:
  - Główny Programista: Teresa Pajkowska
  - Systemy Operacyjne:
    - SOM 1: ZDM IMM: Leszek Grzyb, Gozdawa
    - SOM 3: ZDM IMM: Wojciech Szanser, Michał Skolimowski
    - SOM 5: PIAP: Stanisław Chrobot
    - CROOK: PG: Zbigniew Czerniak, Marek Nikodemski, Włodzimierz Martin

- Koordynację prac i dystrybucję systemu z ramienia IMM prowadził Andrzej Ziemkiewicz
- SOM 7: II UW: Piotr Findeisen, Paweł Gburzyński
- Języki programowania:
  - C: Politechnika Gdańska
  - BASIC: Politechnika Gdańska
  - Fortran: Politechnika Poznańska: Janusz Goczałek
  - LOGLAN Uniwersytet Warszawski: Andrzej Salwicki
  - Cross-kompilator i symulator procesora Intel 8080/8085: ZDO IMM: Andrzej Ziemkiewicz i Andrzej Karczmarewicz
- System graficzny przewidziany do CAD z użyciem monitora wektorowego: ZDO IMM: Andrzej Ziemkiewicz i Andrzej Karczmarewicz
- System pomiarowy z użyciem interface'u IEEE : ZDM IMM: Andrzej Ziemkiewicz, Tadeusz Wilczek i Bożena Padzik,

### **Charakterystyka systemu**

Wszystkie elementy systemu zostały opracowane od nowa, aby zapewnić systemowi efektywną wielodostępność, wieloprogramowość i pełną otwartość na nowo pojawiające się urządzenia peryferyjne i pamięci operacyjne. Duży nacisk był położony na niezawodność systemu, odporność na zaniki zasilania i szeroki zakres temperatur pracy.

Szyna główna systemu (interface) łącząca:

- procesory (do 2),
- moduły pamięci operacyjnej (maksymalnie do 17 modułów o pojemności 64 KB każdy)
- oraz kanały urządzeń zewnętrznych (do 16 kanałów maksymalnie)

była w pełni asynchroniczna i przesyłała równocześnie dane (16 bitów), adresy (20 bitów) i informacje sterujące w jednym cyklu. Priorytet dostępu do interface'u ustalany był na zasadzie położenia geometrycznego elementów aktywnych systemu.

Procesor MERA-400 miał rozbudowaną listę rozkazów z możliwością przetwarzania danych różnego typu:

- informacje logiczne i arytmetyczne stałoprzecinkowe 16 bitowe,
- informacje arytmetyczne o podwójnej precyzji 32 bitowe,
- informacje zmiennoprzecinkowe 48 bitowe,
- informacje na ciągach znaków.

Wprowadzono stos i zdefiniowano pojęcie wektora stanu procesu oraz operacje/instrukcje do automatycznego pamiętania i odtwarzania wektora stanu programu w momencie uruchamiania nowego procesu, wołania podprogramu lub wykonywania przerwania. Wektor stanu procesu zawierał Licznik rozkazów, Rejestr stanu procesu oraz w razie potrzeby wszystkie rejestry procesora.

Układ przerwań posiadał 32 bitowy rejestr zgłoszeń przerwania oraz 10 bitowy rejestr masek przerwania. Przerwania były obsługiwane według 10

poziomów priorytetowych. Przerwania typu zanik zasilania, błąd i brak pamięci były niemaskowane. Procesory pracujące na wspólnej szynie mogły się komunikować wysyłając do siebie dwa rodzaje przerwania o różnych priorytetach.

Dostęp do argumentu efektywnej instrukcji mógł być bezpośredni, pośredni lub indeksowany. Te możliwości pozwalały na sprawne manipulowanie złożonymi strukturami danych.

W MERA-400 był unikalny sposób ochrony pamięci operacyjnej pomiędzy programami. W momencie tworzenia procesu (programu) system operacyjny przydzielał procesowi numer, który był identyfikatorem procesu i numerem logicznym bloku pamięci przydzielonej programowi. Ten numer logiczny bloku oraz najbardziej znaczące bity adresu były zapisywane w pamięci. Przypisywanie pamięci adresu logicznego odbywało się z kwantem 4K słów. Ten mechanizm programowego i dynamicznego przydziału pamięci do procesu umożliwiał pełną ochronę pamięci programu w pracy wieloprocessowej/wieloprogramowej do 15 programów równocześnie.

Lista rozkazów realizowanych sprzętowo zawierała 132 rozkazy. Istniała również możliwość rozszerzania tej listy poprzez wprowadzanie t.zw. ekstrakodów wywoływanych sprzętowo, które wykonywały instrukcje programowo. W danym momencie mogło być zdefiniowanych do 256 ekstrakodów.

Istniały dwa stany procesora: systemowy i użytkowy. W stanie systemowym wszystkie instrukcje mogły być wykonywane. W stanie użytkowym instrukcje zmieniające stan zasobów systemu były nielegalne. Procesor wchodził w stan systemu w wyniku obsługi przerwania i wykonania specjalnych instrukcji wołania systemu.

Pamięć operacyjna w MERA-400 była organizowana w bloki. Każdy procesor posiadał swój prywatny blok zerowy oraz mógł sięgać do 15 bloków użytkowych. Blok użytkowy pamięci tworzony był przez system operacyjny. Każdemu segmentowi pamięci o pojemności 4K słów system operacyjny przypisywał 4-bitowy logiczny numer bloku oraz 3 bitowy tag (najbardziej znaczące bity adresu). Wszystkie inne operacje dostępu do pamięci operacyjnej, z procesorów i z kanałów wejścia/wyjścia odbywały się z użyciem adresu logicznego. Własność ta była unikalna i niezwykle ważna. We wszystkich innych maszynach kanały zewnętrzne sięgają do pamięci według adresów fizycznych, co powoduje kłopotliwą konieczność wykonywania translacji adresów logicznych na fizyczne aby je wysłać do kanałów, ponadto jest to niebezpieczne, gdyż w przypadku błędu w kanale może zniszczyć pamięć innych procesorów. System operacyjny miał możliwość dynamicznego tworzenia bloków użytkowych pamięci, nawet, gdy segmenty znajdowały się w różnych modułach fizycznych pamięci.

Do konstrukcji pamięci operacyjnej stosowane były różne nośniki: kilka typów pamięci ferrytowej, pamięci na cienkich warstwach magnetycznych, a również pamięci drutowe.

Pracę w czasie rzeczywistym umożliwiał 32 bitowy rejestr zegara, zliczający impulsy o częstotliwości ustawianej programowo.

Procesory systemu komunikowały się z urządzeniami peryferyjnymi poprzez kanały wejścia/wyjścia. W systemie mogło być dołączonych do 16

kanałów różnego typu: wolne kanały znakowe, szybkie kanały pamięciowe oraz kanały automatyki. Inicjowanie transmisji pomiędzy urządzeniami peryferyjnymi a pamięcią operacyjną mogło być wykonane z poziomu programu użytkowego, a nie tylko przez system operacyjny. To kanał sprawdzał legalność operacji wejścia-wyjścia porównując numer bloku programu z wartością bloku pamięci. Pozwalało to użytkownikom dołączać i oprogramowywać swoje prywatne sterowniki.

Do każdego kanału dołączane były jednostki sterujące urządzeń zewnętrznych.

Do kanałów typu znakowego między innymi opracowane były jednostki sterujące następujących urządzeń znakowych:

- czytniki taśmy papierowej CT1001A, CT2100,
- perforatory taśmy DT105s, FACIT 4070,
- drukarka mozaikowa DZM180,
- drukarka wierszowa DW3,
- monitory ekranowe Videoton, ALFA311,
- grafoskop MMG300,
- dowolne urządzenia pracujące w standardzie V24 (np. modemy telefoniczne),
- pisak x-y typu DIGIGRAF 1008.

Do kanałów pamięciowych pracujących z dostępem DMA można było dołączać do 8 urządzeń pamięciowych. Opracowano między innymi następujące kontrolery:

- pamięci dyskowej MERA 9425,
- pamięci taśmowych PT305,
- pamięci kasetowej PK1,
- pamięci na miękkim dysku LX45.

Instytut MERA-PIAP opracował kanały automatyki systemu PI i CAMAC.

### **Konstrukcja mechaniczna**

Pakiety procesora, pamięci operacyjnej i kanałów wejścia/wyjścia miały wymiary 295x300 mm. Pakiety jednostek sterujących urządzeniami peryferyjnymi były pół-pakietami o wymiarach 140x300mm.

Wyprodukowano około 600 systemów MERA-400 początkowo w ZDM IMM, a następnie w OBR ERA. Po roku 1976 pracami nad rozwojem i produkcją MERY-400 kierował Jerzy Dżoga.

### **3. MX16 - AMEPOL (1984-1988)**

W 1984 roku ERA zakończyła produkcję MERY-400. Wówczas w firmie polonijnej AMEPOL utworzył się zespół na bazie 'starej ekipy' MERA-400 i nowych ambitnych osób.

W nowej ulepszonej konstrukcji mechanicznej umieszczony został procesor MERA-400 oraz nowo opracowane moduły systemu: moduł pamięci operacyjnej i kanały wejścia/wyjścia.

Moduł pamięci operacyjnej był pamięcią półprzewodnikowa zbudowaną na elementach DRAM. Opracowano trzy nowe kanały wejścia/wyjścia. Ich konstrukcja bazowała na mikroprocesorach INTEL 8085. Jako sterowniki urządzeń peryferyjnych wykorzystywano dostępne wówczas kontrolery INTEL lub ich klony.

Były to:

- kanał multipleksorowy z możliwością dołączania do 256 urządzeń zewnętrznych,
- kanał selektorowy, poprzez który pracowały pamięci typu Winchester, pamięci taśmowe itp,
- kanał pomiarowy z interfejs'em IEC, do dołączania urządzeń pomiarowych, a w szczególności aparatury medycznej.

### **Zespół**

Przy opracowaniu i produkcji MX16 pracował zespół w składzie:

- Elżbieta Jezierska-Ziemkiewicz,
- Jerzy Dżoga,
- Andrzej Karczmarewicz,
- Andrzej Ziemkiewicz,
- Tadeusz Wilczek,
- Stanisław Chmielewski,
- Dariusz Cielebąk,
- Bożena Marchewka-Padzik,
- Inka Pyziak,

Wyprodukowano około 30 egzemplarzy systemu MX16. oraz rozbudowano o nowe pamięci operacyjne i kanały dziesiątki zestawów MERA 400 wyprodukowanych w Zakładach Systemów Minikomputerowych ERA imienia Janka Krasickiego.



## **Aneks nr 1**

### **Notka o działaniu (Zespołu Problemowego „Porozumienie Użytkowników Minikomputera MERA-400”)**

Zespół Problemowy „Porozumienie Użytkowników Minikomputera MERA-400” został powołany 14 maja 1984 roku przez Zarząd Oddziału Polskiego Towarzystwa Cybernetycznego w Gdańsku.

Przewodniczący Zarządu Oddziału PTC w Gdańsku Wiktor Chotkowski (Wydział Elektryczny Politechniki Gdańskiej). Przewodniczący Rady Programowej „Porozumienia”, członek Zarządu Oddziału PTC w Gdańsku – Andrzej Braniecki (Instytut Okrętowy Politechniki Gdańskiej).

Inni członkowie Rady Programowej: Wojciech Badura (Piotrków Trybunalski), Jerzy Dżoga (Warszawa), Janusz Goczałek (Poznań), Elżbieta Jezierska (Warszawa), Jacek Pulwarski (Warszawa), Marian Szczepański (Gdynia), Huta Szkła (Szczakowa), Marian Waksman (Warszawa), Ryszard Werbiński (Gdańsk), Urszula Woźniak (Gdańsk), Stefan Zieliński (Gdańsk), Andrzej Zienkiewicz (Warszawa).

Doradcami naukowymi byli profesorowie: Andrzej J. Blikle (Uniwersytet Warszawski), Władysław Findeisen (Politechnika Warszawska), Adam Kreczmar (Uniwersytet Warszawski)

Stronami „Porozumienia” były instytucje – użytkownicy minikomputera MERA-400 – posiadający status członków wspierających Polskiego Towarzystwa Cybernetycznego.

W szczytowym okresie działalności „Porozumienia” było 96 instytucji posiadających ten status. Członkami wspierającymi były między innymi: Politechnika Gdańska, Uniwersytet Gdański, Uniwersytet Warszawski, Politechnika Poznańska, instytucje związane z Marynarką Wojenną, huty szkła z Piotrkowa Trybunalskiego i Szczakowej, Instytut Maszyn Matematycznych w Warszawie, Zakłady ERA w Warszawie – producent minikomputerów MERA-400, Gdańskie Zakłady Nawozów Fosforowych, Morska Obsługa Radiowa Statków z Gdyni (użytkownik największej konfiguracji MERA-400 w Polsce), Stocznia „Radunia” z Gdańska, biura projektowe z Łodzi, Warszawy, Poznania, i inne instytucje i firmy.

Zespół Problemowy „Porozumienie” zorganizował w latach 1984 – 1988 pięć krajowych konferencji użytkowników MERA-400. Tematyka konferencji dotyczyła systemów operacyjnych, baz danych, języków programowania oraz systemów aplikacyjnych i rozwoju sprzętu komputerowego. W latach 1988 – 1990 powstał prototyp komputera MERA-400 z pamięcią operacyjną 1 MB, wdrożony w GZN w Gdańsku.

Przeciętnie w konferencjach brało udział około 200 uczestników, a wygłaszano 30 referatów i komunikatów. Porozumienie wydawało periodycznie zeszyty problemowe. Wydało również materiały dotyczące systemu operacyjnego

CROOK5, grafiki komputerowej i języków programowania, przeznaczone dla użytkowników minikomputera MERA-400.

Głównymi twórcami narzędzi informatycznych był zespół pracowników Instytutu Okrętowego PG: Zbigniew Czerniak, Maria Kapcia, Włodzimierz Martin i Marek Nikodemski, Stefan Zieliński. Liderami rozwoju sprzętu komputerowego byli: Jerzy Dżoga (Zakłady ERA, AMEPOL w Warszawie), Elżbieta Jezierska, Andrzej Zienkiewicz (Instytut Maszyn Matematycznych).

W okresie swojej działalności Zespół Problemowy „Porozumienie Użytkowników Minikomputera MERA-400” stanowił najbardziej aktywne środowisko informatyków i użytkowników komputerów w Polsce.

Porozumienie zakończyło swoją działalność w 1991 roku.