



POLSKIE TOWARZYSTWO KIBERNETYCZNE

ZARZĄD GŁÓWNY

00-551 Warszawa, Mokotowska 24

telefon 25-77-99

**STUDIUM PODYPŁOMOWE
PROJEKTANTÓW SYSTEMÓW INFORMATYCZNYCH**

SZCZEGÓŁOWY PROGRAM DYDAKTYCZNO-NAUKOWY

INTERFEJSY

Do użytku wewnętrznego

Opracowanie: Jerzy Dyczkowski

WARSZAWA 1980

	Strona
Spis treści	1
W S T E P	6
1. INTERFEJS SYSTEMOWY MENIKOMPUTERA	
MERA - 400	9
1.1. Krótka charakterystyka	9
1.2. Zasada pracy interfejsu w systemie	
MERA - 400	9
1.3. Transmisje	11
1.4. Zapis	13
1.5. Odczyt	13
1.6. Przesłanie	14
1.7. Pobranie	15
1.8. Pobranie specyfikacji przerwania	16
1.9. Przerwanie	17
1.10. Opis sygnałów	19
1.11. Wejścia na interfejs	20
1.12. Wyjścia z interfejsu	20
1.13. Rezerwacja	21
1.14. Budowa i działanie układu rezerwacji	21
1.15. Odbiór sygnałów	24
1.16. Transmisje alarmowe	24

	Strona
2. WARIANTY ROZWIĄZAŃ MAGISTRALI MINIKOMPUTERA	27
3. WARIANTY UKŁADÓW REZERWACJI MAGISTRALI MINIKOMPUTERA	29
3.1. Działanie układów rezerwacji	29
3.2. Układ rezerwacji z szeregowym przekazywaniem sygnałów między układami	31
3.3. Układ rezerwacji z obserwacją sygnałów priorytetowych	32
4. SPOSOBY REGULOWANIA OBCIĄŻENIA MAGISTRALI MINIKOMPUTERA	36
4.1. Ograniczanie dostępu do magistrali minikomputera	36
4.2. Sposób obsługi kolejnego modułu przez interfejs uwzględniający prawdopodobieństwo obsługi	37
4.3. Sposób obsługi kolejnego modułu przez interfejs uwzględniający czas oczekiwania	40
4.4. Sposób obsługi kolejnego modułu przez interfejs uwzględniający ilość nieobsłużonych modułów	41
4.5. Sposób obsługi modułów uwzględniający ocenę wagową zajętości interfejsu	42

	Strona
4.6. Sposób obsługi modułów uwzględniający chwilowe obciążenie interfejsu systemowego	45
5. MAGISTRALE ZE ZMIANĄ PRIORYTETÓW URZĄDZEN	48
5.1. Zmiana priorytetów urządzeń	48
5.2. Zwiększenie priorytetów urządzeń.....	48
5.3. Naprzemienna zmiana priorytetów	50
5.4. Rotacyjna zmiana priorytetów	51
5.5. Adaptacyjna zmiana priorytetów.....	52
6. INTERFEJSY KANAŁOWE I URZĄDZENIOWE	56
6.1. Podłączanie urządzeń	56
6.2. Interfejs kanału znakowego minikomputera MERA-400	58
6.2.1. Określenie interfejsu znakowego	58
6.2.2. Sygnały w interfejsie znakowym	61
6.2.3. Harmonogramy operacji w interfejsie znakowym	62
6.2.4. Operacje i przerwania	65
6.2.5. Automat współpracy kanał-jednostka sterująca	67
6.3. Interfejs blokowy minikomputera MERA-400	71

	Strona
6.3.1. Określenie interfejsu blokowego	71
6.3.2. Sygnały w interfejsie pamięciowym	74
6.3.3. Realizacja operacji w interfejsie pamięciowym.....	75
6.3.4. Transmisja	79
6.3.5. Operacje i przerwania	83
7. INTERFEJSY URZĄDZENIOWE	84
7.1. Interfejsy prostych urządzeń znakowych	84
7.1.1. Zasada działania interfejsu	84
7.1.2. Interfejs czytnika CT 2100	86
7.1.3. Interfejs dziurkarki DT 1055	86
7.1.4. Interfejs drukarki DZM 180	87
7.2. Interfejsy pamięci dyskowych	87
7.2.1. Zasada działania pamięci dyskowej	87
7.2.2. Kable interfejsowe	88
7.2.3. Linie adresowe	88
7.2.4. Linie sterujące	89
7.2.5. Linie stanu pamięci dyskowej	93
7.2.6. Linie informacyjne	95
7.2.7. Linie pomocnicze	96
7.2.8. Sterowanie pamięcią dyskową MERA-9425	97
7.2.9. Działanie pamięci dyskowych EC 5052, EC 5061	98

	Strona
7.2.10. Transmisja informacji	100
7.2.11. Format ścieżki	106
7.3. Interfejs dołączenia pamięci taśmowych	113
7.3.1. Podłączenie pamięci taśmowej PT 305 w systemie minikomputera MERA-400	113
7.3.2. Sygnały z kontrolera do formatera	115
7.3.3. Sygnały z formatera do kontrolera	117
7.3.4. Zależności czasowe sygnałów inter - fejsu między formaterem a kontrolerem	120
Z A K O N C Z E N I E	137

W S T Ę P

Interfejs jest zespołem reguł i środków technicznych umożliwiających komunikację między poszczególnymi modułami systemu komputerowego.

Poglądowo mówiąc interfejsy w systemie komputerowym spełniają zadania podobne do sieci transportowej w kraju.

W systemie komputerowym jest stosowane, a więc winno być szczegółowo opisane, od kilku do kilkudziesięciu różnych interfejsów.

Wśród nich bywa wyróżniana, jako interfejs podstawowy w systemie, magistrala wymiany danych, łącząca główne moduły systemu takie jak procesory, pamięci operacyjne, kanały. Magistrala wymiany danych jest zwana również interfejsem systemowym.

Interfejsami niższego poziomu są interfejsy kanałowe do których dołączane są jednostki sterujące poszczególnych urządzeń. Może też być wyróżniony i opisany interfejs pamięci operacyjnej.

Ważną grupę interfejsów stanowią interfejsy uniwersalne takie jak interfejs pomiarowy / IEC 625 /, bądź interfejsy stosowane w systemie CAMAC.

Najniższy definiowany i opisywany poziom interfejsów stanowi interfejsy poszczególnych urządzeń i pamięci zewnętrznych.

Przykładowo w dużym kompleksie minikomputerowym mogą być następujące interfejsy:

- interfejsy poszczególnych procesów i interfejsy wybranych połączeń międzyprocesowych,
- magistrale wymiany danych,
- interfejsy poszczególnych kanałów,
- interfejsy telekomunikacyjne,
- interfejsy dla szybkiej transmisji z wykorzystaniem kabla koncentrycznego,
- interfejsy pamięci zewnętrznych i urządzeń.

Wśród ostatniej grupy interfejsów są definiowane:

- interfejs małogabarytowych pamięci na taśmie magnetycznej,
- interfejs dużych pamięci na taśmie magnetycznej,
- uniwersalny interfejs dla pamięci zewnętrznych,
- interfejs dla kasetowych taśm magnetycznych,
- interfejsy dla dysków kasetowych,
- interfejsy dla dysków ze stałymi głowicami,
- interfejs pamięci na dysku elastycznym,
- interfejs pamięci na mini-dysku elastycznym,
- interfejsy poszczególnych typów pamięci dyskowych,
- interfejsy urządzeń wykorzystujących taśmę perforowaną,
- interfejsy monitorów ekranowych,
- interfejsy drukarek i klawiatur,
- interfejsy grafoskopów i urządzeń wprowadzania informacji graficznej,
- interfejsy urządzeń wykorzystujących czytniki i perforatory kart.

Stały rozwój urządzeń i pamięci zewnętrznych w czasie istnienia konkretnego systemu komputerowego stwarza konieczność wprowadzania nowych interfejsów.

Ogólna znajomość interfejsów urządzeń jest niezbędną przy wypracowywaniu koncepcji podłączania urządzeń jednostkowych /unikalnych/ do systemu komputerowego. Jest to trudne, szczególnie wtedy, gdy podłączenia urządzenia dokonuje nie producent systemu. Interfejsy urządzeń unikalnych sprowadza się do interfejsu czytnika lub perforatora taśmy papierowej. Szeroko stosuje się podłączenie urządzeń unikalnych przez interfejs V24 oraz interfejs pomiarowy /IEC 625/, bądź systemu CANAC.

Znajomość zagadnień występujących przy wykorzystaniu interfejsu systemowego jest niezbędna przy ocenie kolejek i strumienia danych w magistrali w konkretnym zastosowaniu systemu komputerowego.

Przy opracowywaniu niniejszego skryptu wykorzystano między innymi dokumentację techniczno-ruchową minikomputera MERA 400 oraz opisy znajdujące się w patentach PRL o numerach:

- 91600, autorzy: Elżbieta Jezierska - Zienkiewicz,
Andrzej Karczmarewicz,
- 93764, autorzy: Jerzy Dyczkowski, Jerzy Zajdel,
- 97632, autor: Jerzy Zajdel.

1. INTERFEJS SYSTEMOWY MINIKOMPUTERA MERA - 400

1.1. Krótka charakterystyka.

Interfejs systemowy minikomputera MERA-400 składa się z centralnej szyny informacyjnej i układów rezerwacji szyny.

Sterowanie szyny informacyjnej odbywa się poprzez układy rezerwacji szyny i jest rozdzielone pomiędzy poszczególne moduły systemu, kanały i procesory.

Każde wykorzystanie interfejsu nazwano dalej transmisją. Transmisje interfejsowe przebiegają w sposób asynchroniczny.

W danej chwili do szyny informacyjnej może być dołączony tylko jeden moduł nadawczy /procesor lub kanał/ i jeden moduł odbiorczy /kanał lub pamięć/.

Moduł nadawczy uzyskuje dostęp do szyny po wysłaniu do układu rezerwacji sygnału zgłoszenia i uzyskaniu zwrotnego sygnału zezwolenia. Zgłoszony moduł uzyskuje sygnał zezwolenia pod warunkiem, że szyna informacyjna jest wolna i żaden moduł o wyższym priorytecie nie żąda dostępu do niej.

1.2. Zasada pracy interfejsu systemowego minikomputera MERA-400.

Modułowa budowa minikomputera MERA-400 umożliwia rozszerzanie systemu przez bezpośrednie dołączanie do interfejsu kolejnych modułów, aż do konfiguracji maksymalnej.

Rysunek 1.1. przedstawia przykładowo maksymalną konfigurację systemu MERA-400: dwa procesory z własnymi pamięciami systemowymi, 15 bloków pamięci operacyjnych dla programów użytkowych o pojemności max. po 32 k słów każdy oraz 16 kanałów znakowych, pamięciowych, automatyki i multipleksorowych.

Poszczególne moduły komunikują się między sobą wyłącznie za pośrednictwem interfejsu.

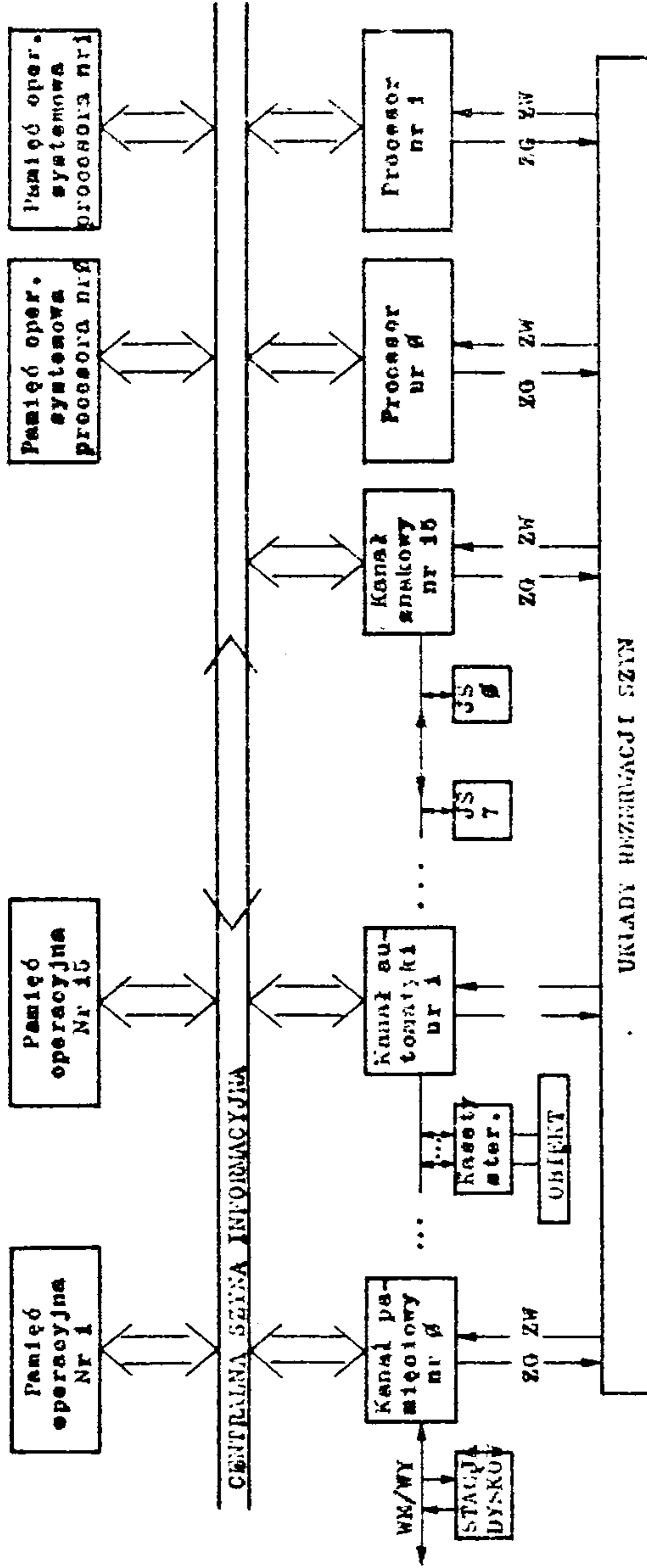


Fig. 1.1 Przykładowa maksymalna konfiguracja systemu ARCHA 400

Komunikacja między modulem ., a przynależnym mu układem rezerwacji odbywa się za pośrednictwem dwóch sygnałów: sygnału zgłoszenia i sygnału zezwolenia.

Moduł do układu rezerwacji wysyła sygnał zgłoszenia. Gdy za pośrednictwem układów rezerwacji interfejs systemowy będzie dostępny dla modułu otrzyma on sygnał zezwolenia.

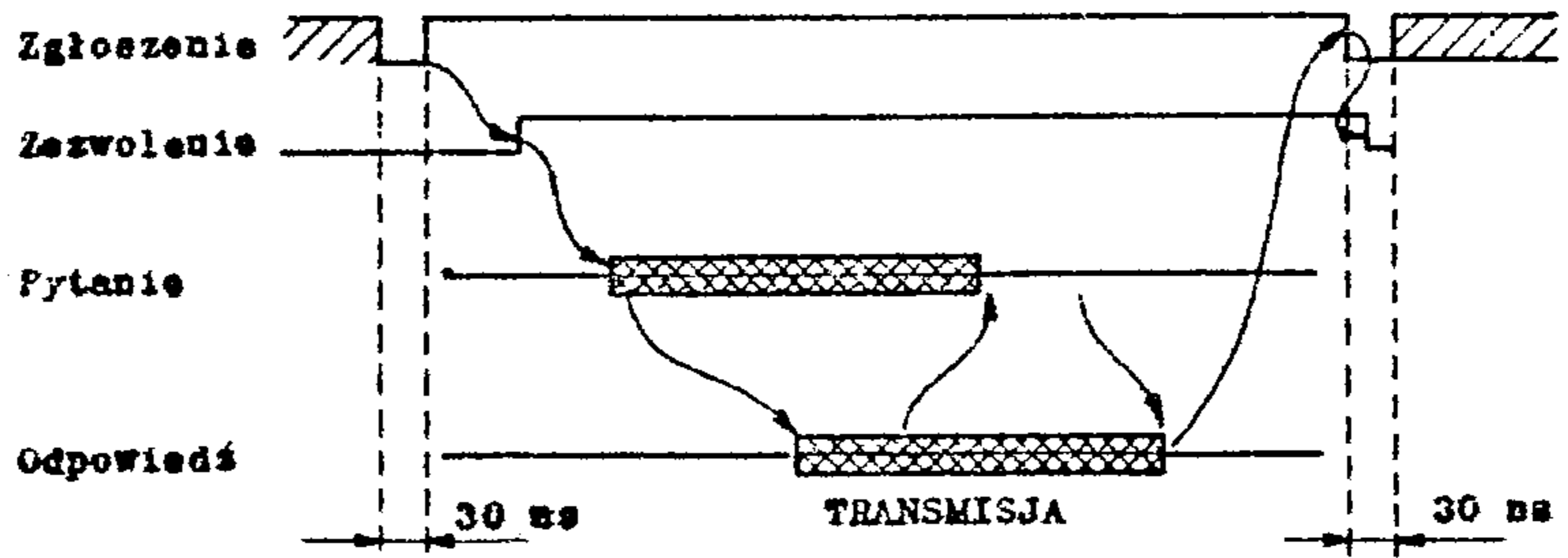
Dopiero po zarezerwowaniu interfejsu systemowego moduł może przystąpić do właściwego wykorzystania interfejsu zwanego transmisją.

1.3. Transmisja.

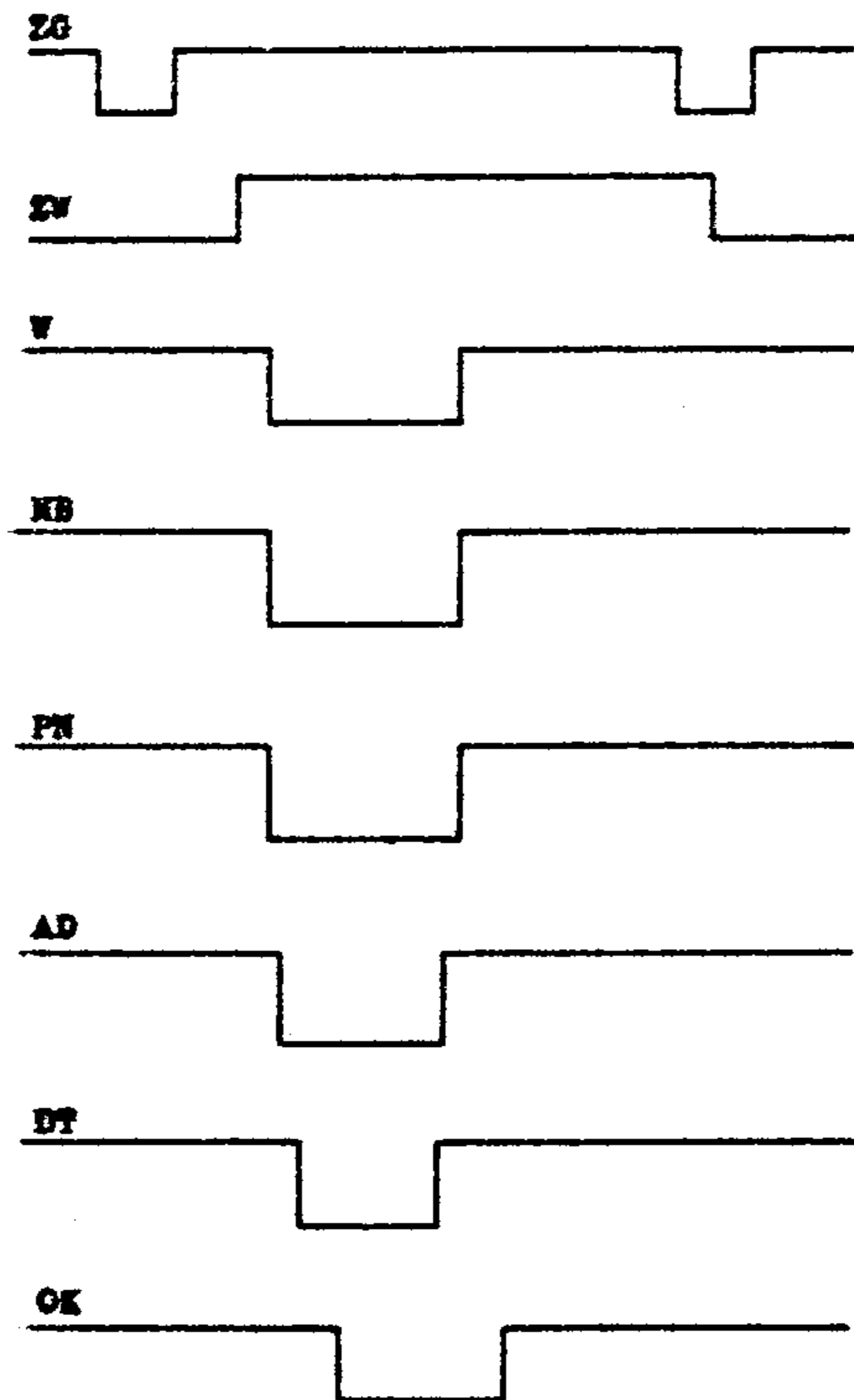
Każda transmisja musi być poprzedzona rezerwacją. Po dokonaniu rezerwacji moduł wysyła „pytanie”. Jeżeli pytanie jest prawidłowe, to adresat przesyła „odpowiedź”. Skład pytań i odpowiedzi dla poszczególnych przypadków opisany jest dalej.

Zależności czasowe występujące podczas transmisji pokazane zostały na rys. 1.2. Wysyłanie odpowiedzi może nastąpić dopiero po wykorzystaniu informacji zawartej w pytaniu. Od momentu wysłania odpowiedzi aż do jej zakończenia nie można korzystać z żadnych sygnałów pytania oprócz sygnału wiodącego pytania, którego zanik spowoduje natychmiastowe zakończenie odpowiedzi. Pytanie może zostać zakończone dopiero po całkowitym wykorzystaniu. Po zakończeniu pytania nie można korzystać z żadnych sygnałów odpowiedzi oprócz sygnału wiodącego odpowiedzi, którego zanik zezwala na zwolnienie interfejsu lub wysłanie następnego pytania. Wszystkie sygnały pytania powinny być rozpoczynane jednocześnie i kończone jednocześnie.

W przypadku nie otrzymania odpowiedzi w określonym czasie transmisja powinna się zakończyć w trybie awaryjnym. Na rys. 1.3 pokazano schematycznie sygnały przesyłane przy zapisie danych do pamięci operacyjnej. Sygnałem wiodącym pytania jest sygnał W. Sygnałem odpowiedzi jest sygnał OK.



Rys. 1.2.



Rys. 1.3.

1.4. Z a p i s .

Nadawca: procesor, kanał

Odbiorca: pamięć

Pytanie: W - zapis / write /
NB - nr bloku pamięci
PN - nr procesora / istotne gdy NB = 0 /
AD - adres
DT - informacja

Odpowiedź: OK.

1.5. O d c z y t .

Nadawca: procesor, kanał

Odbiorca: pamięć

Pytanie: R - odczyt /read/
NB - nr bloku pamięci
PN - nr procesora /istotne gdy NB = 0 /
AD - adres

Odpowiedź: OK

DT - informacja

oraz PE - gdy błąd parzystości

1.6. P r z e s ł a n i e.

Nadawca: procesor

Odbiorca: kanał, pamięć

Pytanie: S - przesłanie /send/

PN - nr procesora

NB - nr bloku pamięci/ istotne gdy
QB = 1/

QB - wskaźnik systemu

AD0+AD7 - kod operacji

AD15- rodzaj adresata: 0 - kanał,
1 - pamięć

AD11+AD14 - nr kanału / gdy AD15 = 0 /

AD8 +AD10 - nr urządzenia w kanale / gdy
8 urządzeń /

DT - informacja

Odpowiedź: OK

albo EN - gdy adresat zajęty

1.7. P o b r a n i e.

Nadawca: procesor

Odbiorca: kanał

Pytanie: F - pobranie /fetch/
PN - nr procesora
NB - nr bloku pamięci / istotne gdy
QB = 1 /
QB - wskaźnik systemu
AD0 + AD7 - kod operacji; szczególny przy-
padek 00001000 - pobranie
specyfikacji przerwania
AD15 - 0
AD11 + AD14 - nr kanału
AD8 + AD10 - nr urządzenia w kanale / gdy 8
urządzeń /

Odpowiedź: OK

DT - informacja

PE - gdy błąd

albo EN - gdy adresat zajęty.

1.8. Pobranie specyfikacji przerwania.

Nadawca: procesor

Odbiorca: kanał

Pytanie: F - pobranie / fetch/
PN - nr procesora
NB - niewykorzystane
QB = 0
AD0 + AD7 = 00001000
AD15 = 0 / kanał /
AD11 + AD14 - nr kanału
AD8 + AD10 - niewykorzystane

Odpowiedź: OK

DT0 + DT7 - specyfikacja
DT8 + DT15 - nr urządzenia / przesyłany
po tych samych bitach, po
których wysyłany jest
numer urządzenia w prze-
słaniu i pobraniu.

1.9. Przerwanie.

Nadawca: kanał, procesor

Odbiorca: procesor

Pytanie: IN - przerwanie/interrupt/
PN - nr procesora nadającego,
gdy nadawcą jest procesor
lub nr procesora odbie -
rającego, gdy nadawcą
jest kanał,
DT15 - rodzaj nadawcy: 0 - kanał,
1 - procesor,
DT11 + DT14 - nr kanału,
DT0 - rodzaj przerwania, gdy
nadawcą jest procesor:
0 - wysoki priorytet,
1 - niski priorytet,

Odpowiedź: OK.

1.10. Opis sygnałów.

Oznaczenie			Indeks	Znaczenie sygnału
w kablu	na wejściu pakietu	na wyjściu pakietu		
PA	-DPA	-RPA	-	alarm zasilania wysłany do interfejsu przez zasilacz szafy nie zawierającej procesora; odbiorcą sygnału jest procesor
CL	-DCL -DM-CL	-RCL	-	zerwanie ogólne z pulpitu technicznego zerwanie ogólne z procesora odbiorcami sygnału CL są wszystkie moduły systemu
W	-DW	-RW	-	zapis: rozkaz z procesora lub kanału do pamięci
R	-DR	-RR	-	odczyt: rozkaz z procesora lub kanału do pamięci
S	-DS	-RS	-	przesłanie: rozkaz z procesora do kanału lub pamięci
F	-DF	-RF	-	pobranie: rozkaz z procesora do kanału
IN	-DIN	-RIN	-	przerwanie: sygnał z kanału do procesora lub z procesora do procesora

w ka- blu	Oznaczenie		Indeks	Znaczenie sygnału
	na wejś- ciu pa- kietu	na wyjś- ciu pa- kietu		
OK	-DOK	-ROK	-	odpowiedź pozytywna
EN	-DEN	-REN	-	odpowiedź negatywna
PE	-DPE	-RPE	-	błąd parzystości
QB	-DQB	-RQB	-	wskaźnik systemu
PN	-DPN	-RPN	-	numer procesora
NB	-DNB	-RNB	0+3	numer bloku pamięci
AD	-DAD	-RAD	0+15	- adres przy rozka- zach W i R - kod operacji, nr kanału i nr urzę- dzenia przy rozka- zach S i F
DT	-DDT	-RDT	0+15	informacja
-	ZG	-	1+4	zgłoszenie chęci zajęcia szyny przez moduł oznaczony in- deksem
-	-	ZW;-ZW	1+4	zezwoleńie na zajęcie szyny przez moduł oz- naczony indeksem
-	-ZZ	-	1+4	masa przesłana z mo- dułu oznaczonego in- deksem jako sygnał obecności modułu
BU	RBU	DBU	-	sygnały układu rezer- wacji:
PR	RPR	DPR	-	podstawowy
-	-WAIT	-ZOFF	-	zwrotny sygnał do zasilacza synchroni- zujący wysyłanie sygnału - OFF

w ka- blu	Oznaczenie		Indeks	Znaczenie sygnału
	na wejś- ciu pa- kietu	na wyjś- ciu pa- kietu		
-	- OFF	-	-	sygnał z zasilacza szafy, w której wystąpił alarm zasilania, blokuje dostęp do szyny dla modułu tej szafy

1.11. Wejścia na interfejs.

Sygnały wejściowe do interfejsu oprócz sygnałów ZG, RBU i RPR, służących do rezerwacji szyny, podawane są z funkatorów z rozwartym kolektorem. Obecność sygnału sterującego lub jedynka logiczna sygnału informującego podawane są jako zwarcie, a brak sygnału lub zero logiczne jako rozwarcie. Sygnały ZG, BU i PR podawane są w konwencji dodatniej.

1.12. Wyjścia z interfejsu.

Wszystkie sygnały wyjściowe interfejsu, oprócz sygnałów ZG, DBU i DPR służących do celów rezerwacji szyny, podawane są w konwencji ujemnej z rozwartym kolektorem.

Ujścia tych sygnałów powinny być dołączone do napięcia +5V przez rezystory o takiej oporności, by wypadkowa oporność wszystkich rezystorów związanych z danym sygnałem wynosiła w każdym module $1000\Omega \pm 20\%$.

1.13. Rezerwacja.

Rezerwacja jest dokonywana za pośrednictwem układów rezerwacji, umieszczonych na pakiecie interfejsu.

Pakiet zawiera układy rezerwacji dla kilku modułów. Moduł i jego układ rezerwacji połączone są sygnałem zgłoszenia oraz sygnałem zezwolenia.

Sygnał zgłoszenia powinien przyjmować wartość „1” od zgłoszenia przez moduł chęci rezerwacji aż do zakończenia transmisji. Po zakończeniu każdej transmisji sygnał zgłoszenia powinien przyjąć wartość „0” na co najmniej 30 ns lub do zdjęcia sygnału zezwolenia.

Transmisja może być prowadzona jedynie wtedy, gdy podany jest sygnał zezwolenia.

Sygnał zgłoszenia przesyłany jest w konwencji dodatniej i oznaczony jest ZG1, ZG2, ZG3, ZG4. Indeks 1 odpowiada modułowi o najwyższym, a indeks 4 - modułowi o najniższym priorytecie w danej szafie. Sygnał zezwolenia dostępny jest w dwóch konwencjach: dodatniej - oznaczenia ZW1, ZW2, ZW3, ZW4, oraz ujemnej - oznaczenia -ZW1, -ZW2, -ZW3, -ZW4.

Indeksy odpowiadają indeksom w oznaczeniach sygnału zgłoszenia.

1.14. Budowa i działanie układu rezerwacji.

Rezerwacja szyny informacyjnej dokonywana jest za pośrednictwem układów rezerwacji umieszczonych na pakietach interfejsu. Układy rezerwacji są połączone pętlą idącą do układu o najniższym priorytecie do układu o najwyższym priorytecie i wracającą przez zworę znajdującą się w układzie o najwyższym priorytecie przez układy rezerwacji do układu o najniższym priorytecie. Schemat połączenia układów rezerwacji przedstawia rys. 1.4.

Sygnał w części pętli idącej do układu rezerwacji o najwyższym priorytecie zwany jest sygnałem zajętości BU.

Sygnal w części pętli wracającej do układu o najniższym priorytecie jest zwany sygnałem pozwolenia PR. W ten sposób układy rezerwacji komunikują się ze sobą za pośrednictwem sygnału zajętości BU i sygnału pozwolenia PR. Gdy żaden z modułów nie korzysta z szyny informacyjnej linii BU i PR są w stanie nieaktywnym.

Schemat logiczny układu rezerwacji przedstawia rysunek 1.5. Układ składa się z przerzutników P1, P2, P3 i bramek logicznych.

Zgłoszenie przez moduł chęci rezerwacji szyny przez wysterowanie linii ZG powoduje pojawienie się zera logicznego na wyjściu Q przerzutnika P2, wysterowanie linii BU do poziomu wysokiego oraz zablokowanie linii PR dla układów o niższym priorytecie.

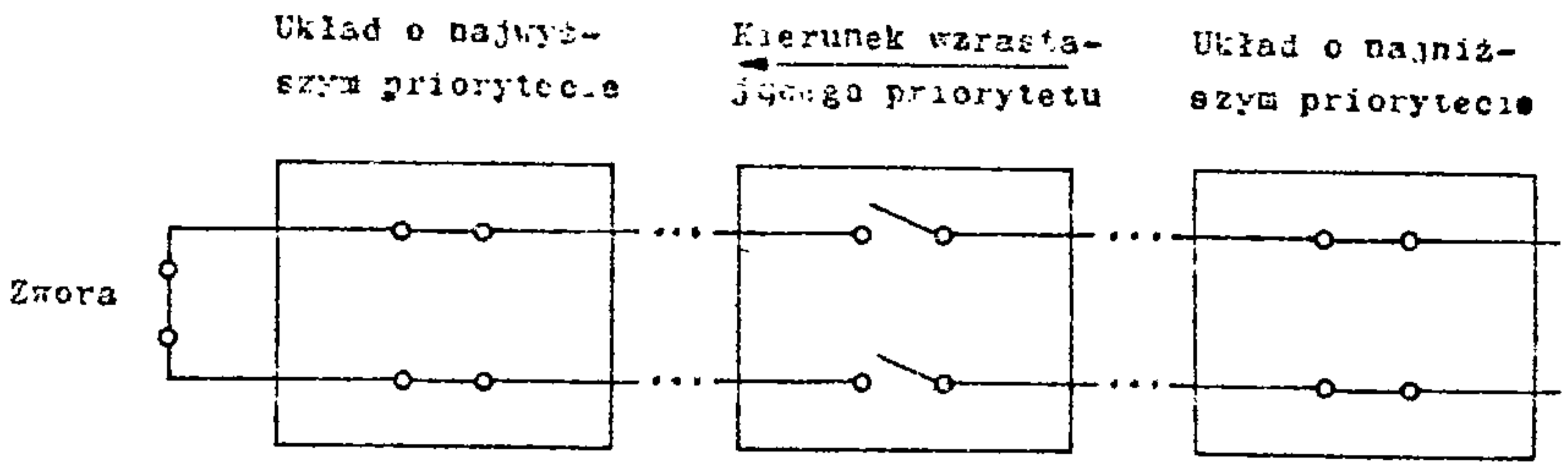
Sygnal BU pochodzący od zgłoszonego modułu propaguje się następnie przez układy rezerwacji wszystkich modułów o wyższym priorytecie wchodzących w skład systemu. Zwora znajdująca się na pakiecie interfejsu zawierającym układy rezerwacji modułów o najwyższym priorytecie w systemie, łącząca linie BU i PR, umożliwia wysterowanie przez sygnał BU linii PR.

Stan aktywny na linii PR przenosi się teraz przez kolejne układy w kierunku malejącego priorytetu. Po dojściu do zgłoszonego modułu sygnał PR powoduje wysterowanie linii ZW i -ZW oraz pojawienie się stanu zera logicznego, na wyjściu Q przerzutnika P3 blokującego linie BU i PR dla układów rezerwacji o niższym priorytecie.

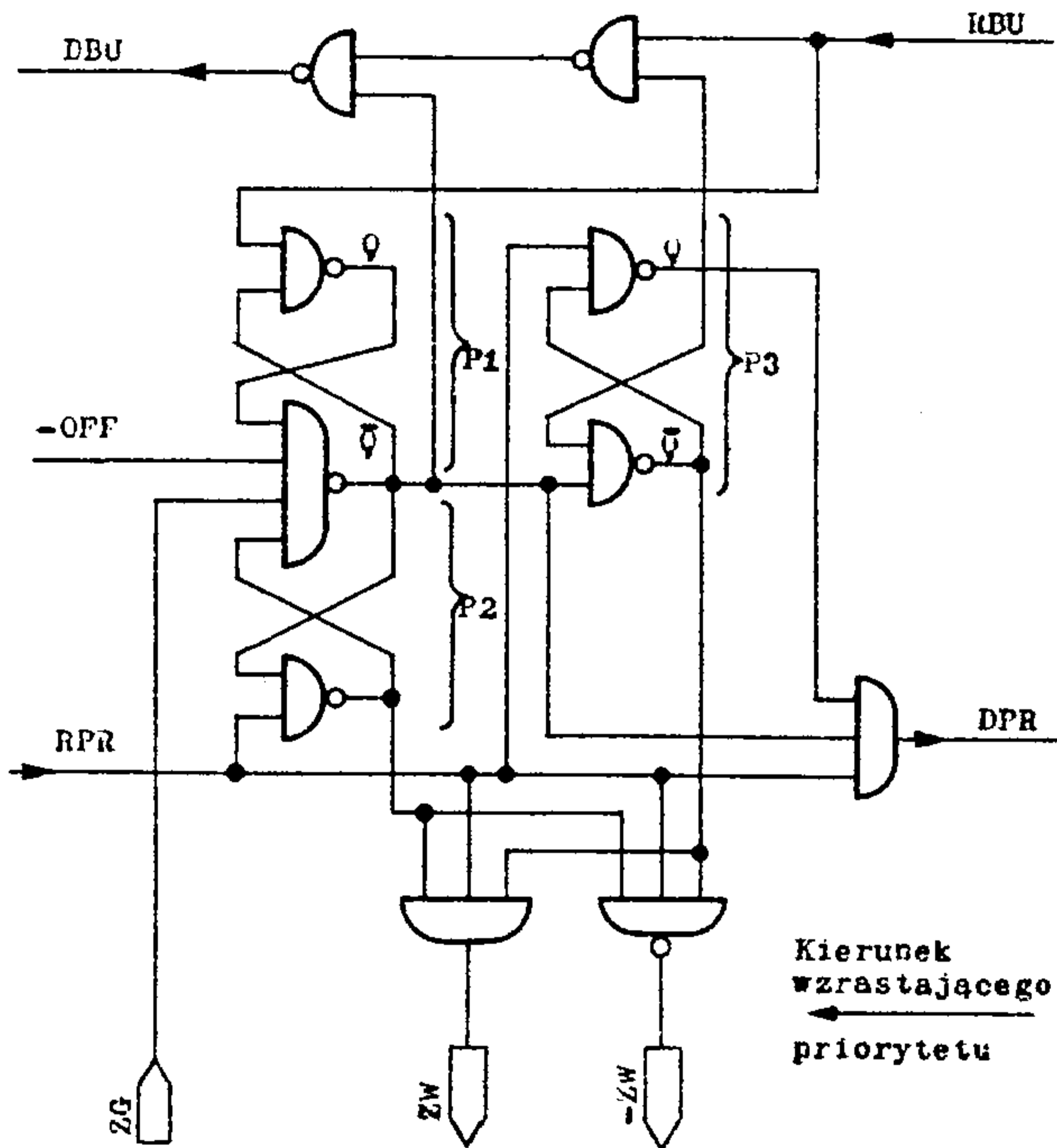
Po zakończeniu transmisji moduł przestaje wysterować linię zgłoszenia, co powoduje w układzie rezerwacji ustawienie przerzutnika P2 w stan zera logicznego.

W rezultacie linie ZW, -ZW i BU przechodzą w stan nieaktywny. Stan zera logicznego na linii BU przenosi się przez układy o wyższym priorytecie, analogicznie jak w przypadku stanu aktywnego.

Przerzutnik P1 uniemożliwia zablokowanie linii PR dla modułów o niższym priorytecie, przez moduł ostatnio korzystający z szyny, o ile w trakcie prowadzonej przez niego transmisji zgłosiły się moduły o niższym priorytecie, zaś moduł rozważony ponownie zgłasza chęć zajęcia szyny.



Rys. 1.4.



Rys. 1.5.

Nie wyklucza to możliwości przejęcia dostępu do szyny przez moduł oczekujący w kolejce na dostęp o priorytecie wyższym od rozważanego modułu.

1.15. Odbiór sygnałów.

Przy odbieraniu sygnałów z interfejsu musi być uwzględniony wpływ różnic czasów przebiegu sygnałów w poszczególnych liniach. Różnice te generują fałszywe adresy przy „pytaniu” każdej transmisji. Ponieważ fałszywe adresy generowane są zarówno na początku jak i na końcu „pytania”, to opóźnienie sygnału wiodącego nie wystarcza dla zabezpieczenia się przed nimi. Na rysunkach 1.6, 1.7 podane są dwa sposoby odbioru, pokazane na przykładzie kanału nr 4 /0100/.

Przy odbiorze „odpowiedzi” nie dekoduje się adresu i wobec tego nie występują fałszywe adresy. Jednak w przypadku, gdy „odpowiedź” zawiera dane, konieczne jest opóźnienie sygnału wiodącego. Przykładowy układ podany jest na rys. 1.8.

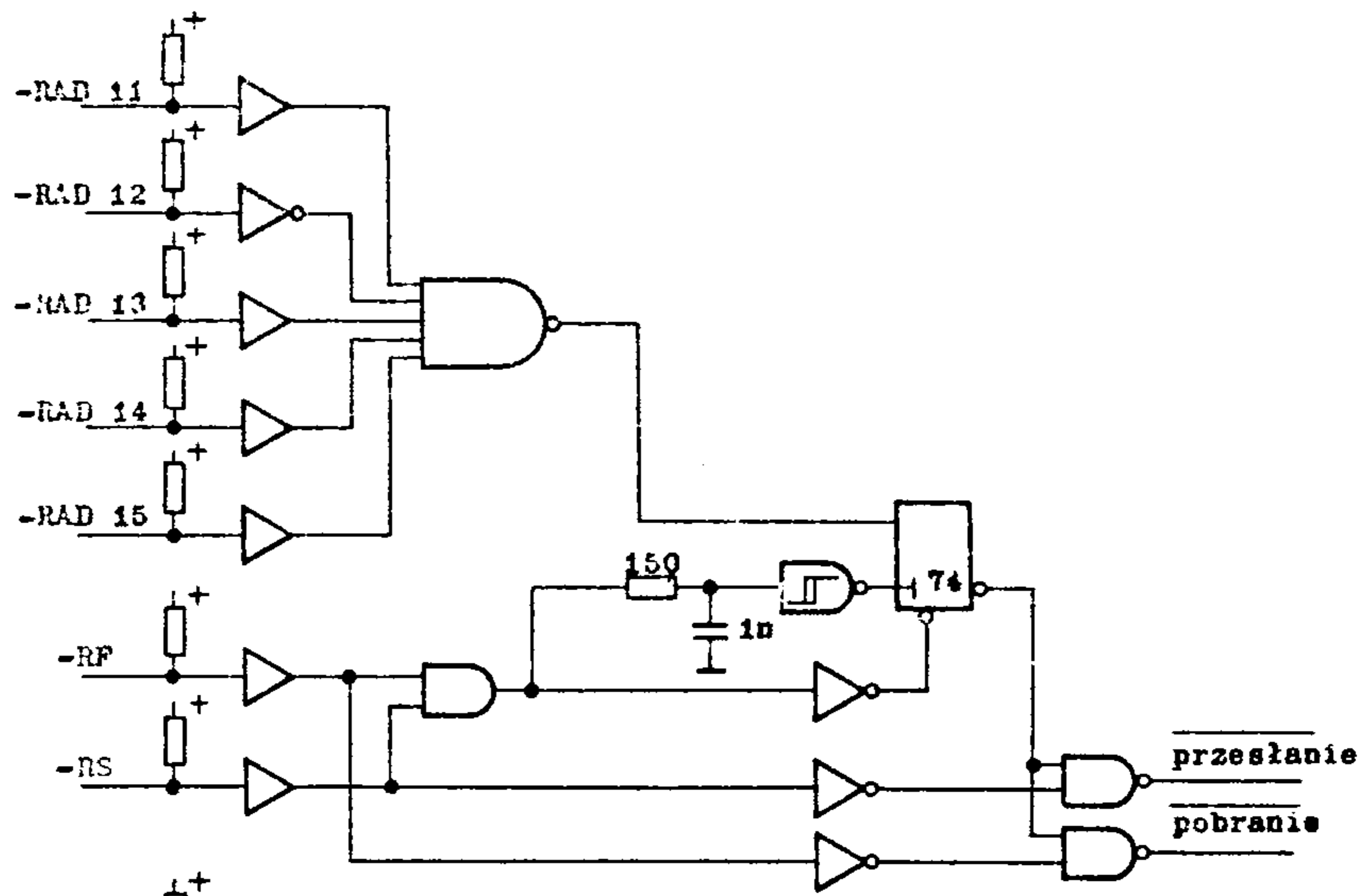
1.16. Transmisje alarmowe.

Alarm zasilania.

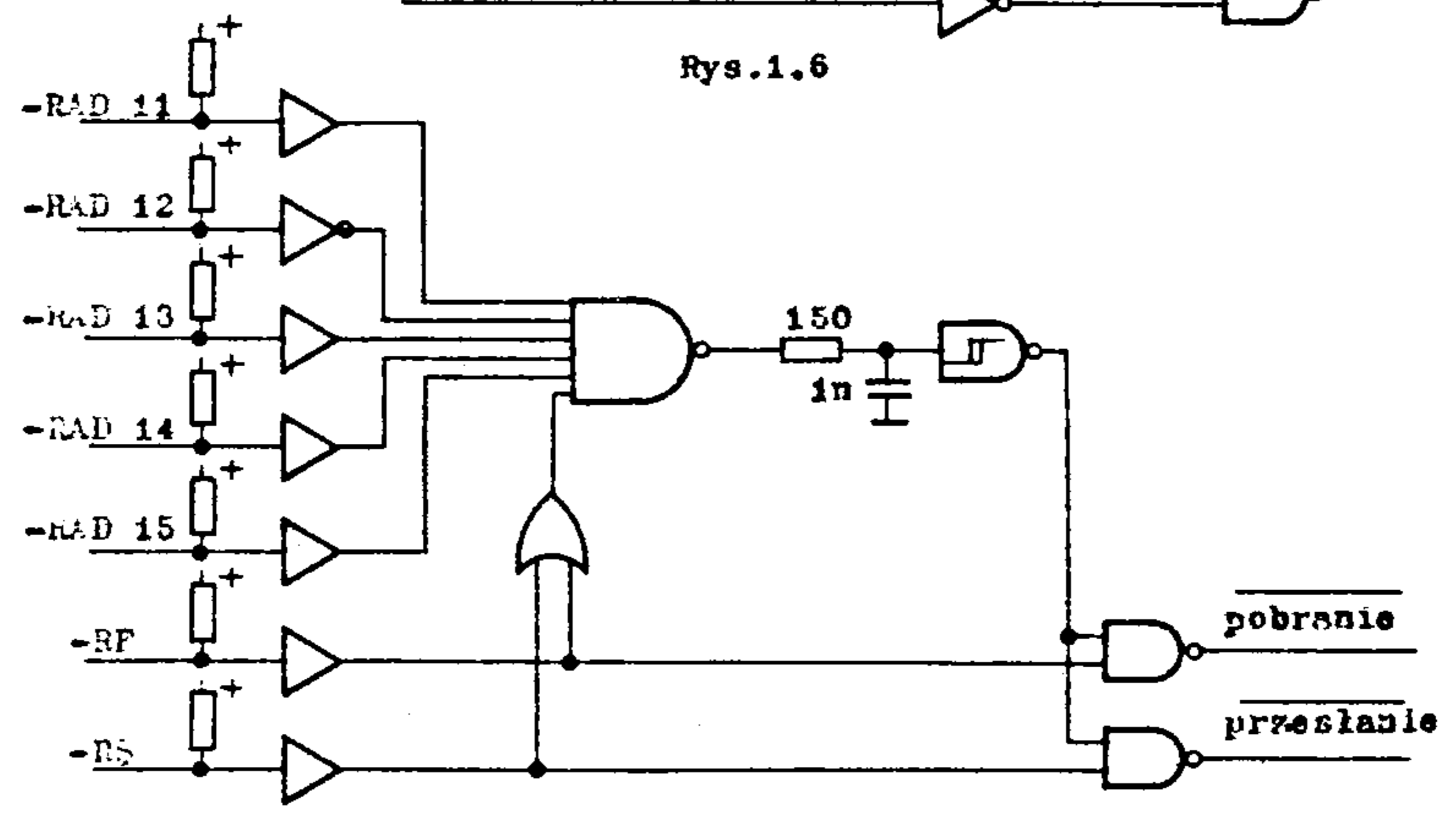
Alarm zasilania przesyłany jest jako sygnał oznaczony PA w postaci impulsu o czasie trwania od 300 do 1000 ns. Nadawcą sygnału PA jest zasilacz, odbiorcą procesor. Zasilacz, który zasila procesor nie wysyła sygnału PA do interfejsu, natomiast wysyła do procesora inne sygnały.

Zerowanie ogólne.

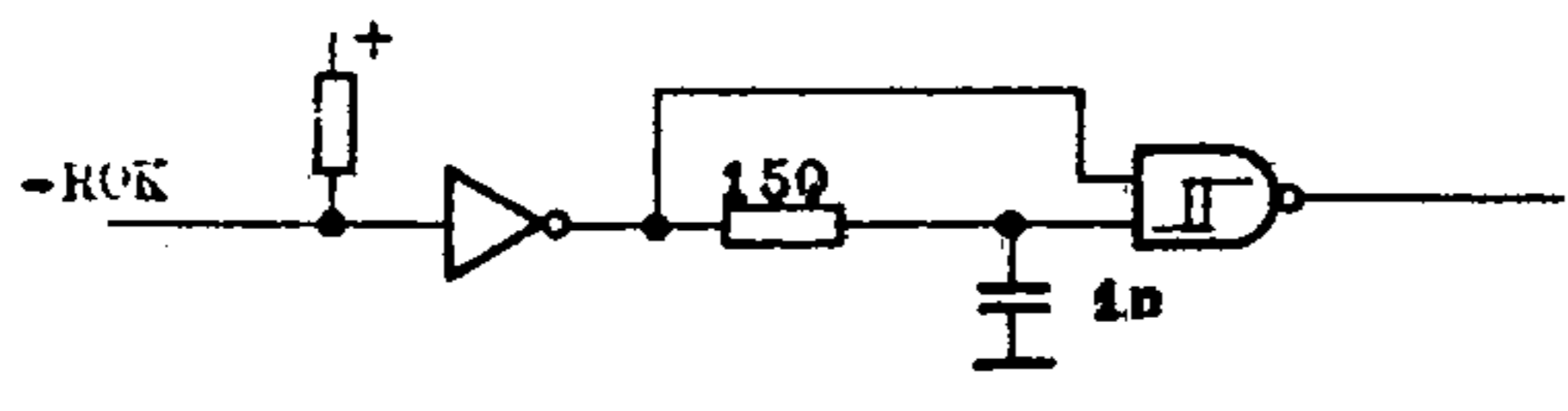
Zerowanie ogólne przesyłane jest jako stałoprądowy sygnał oznaczony CL. Nadawcą sygnału CL może być procesor, który korzysta z wejścia -DM-CL, lub pulpit techniczny, który korzysta z wejścia -DCL. Odbiorcami sygnału CL są wszystkie pozostałe moduły.



Rys.1.6



Rys.1.7.



Rys. 1.8.

Zerowanie lokalne.

Zerowanie lokalne przesyłane jest jako stałoprądowy sygnał oznaczony -DOFF. Nadawcą sygnału jest zasilacz, odbiorcami zasilane z tego zasilacza: pakiet interfejsu i moduły, które otrzymują przetworzony sygnał -DOFF a oznaczony -GLM. Sygnał ten nie jest przesyłany między szafami i nie występuje w kablach łączących szafy.

2. WARIANTY ROZWIĄZAŃ MAGISTRALI MINIKOMPUTERA.

Magistrala wewnętrzna minikomputera warunkując jego budowę, efektywność, możliwości rozbudowy pozostaje jego kluczowym elementem.

Rozwiązania techniczne i logiczne magistrali różnią się znacznie w poszczególnych konstrukcjach minikomputerów. Zachowując nazewnictwo linii magistrali przyjęte uprzednio można wyróżnić następujące różnice w budowie magistrali.

1. Zmiana ilości linii w magistrali

Zmniejszenie możliwości rozbudowy minikomputera pozwala wyeliminować linie PN i NB.

2. Adresowanie urządzeń zewnętrznym rozkazami współpracy z pamięcią.

Zamiast oddzielnych rozkazów przesłanie i pobranie, współpraca z urządzeniami zewnętrznymi jest prowadzona za pomocą rozkazów ^zwspółpracy z pamięcią. Zmniejsza się ilość linii w interfejsie natomiast jest ograniczona maksymalna pojemność pamięci.

3. Strobowanie rozkazów w magistrali.

Zamiast oddzielnych linii rozkazowych / R, W, F, S / jest wprowadzona linia strobująca oraz kodowana zawartość rozkazu.

4. Strobowanie odpowiedzi w magistrali.

Zamiast oddzielnych linii odpowiedzi / OK, EN, PE / jest wprowadzona linia strobująca oraz kodowana zawartość odpowiedzi.

5. Odmienne zasady transmisji alarmowych.

W zależności od rozwiązań układu wykrywającego zanik zasilania w zasilaczu lub procesorze, sygnały i sekwencje przy zaniku zasilania są zasadniczo różne.

6. Zerowanie systemu.

W minikomputerach stosuje się sieci zerujące umożliwiające zerowanie systemu z pulpitu operatora lub z systemu.

operacyjnego oddzielnym rozkazem zerującym. Właściwsze jest stosowanie mechanizmów systemowych doprowadzających moduły minikomputera do stanu początkowego, w którym istnieje możliwość przyjmowania kolejnych sekwencji sterowań.

7. Przerwania.

W przypadku wykorzystywania interfejsu systemowego zgłaszanie przerwania odbywa się impulsem lub poziomem. Podobnie pobranie specyfikacji przerwania jest realizowane w różny sposób.

Znane są rozwiązania układów przerwania w których przerwania przekazywane są poza magistralą informacyjną. Mogą być zastosowane oddzielne szyny zgłaszania i pobierania specyfikacji przerwania.

8. Układy rezerwacji magistrali.

Układy rezerwacji magistrali są odmienne w minikomputerach produkowanych przez różne firmy, przy czym układ rezerwacji jest najczęściej przedmiotem praw wyłącznych.

3. WARIANTY UKŁADÓW REZERWACJI MAGISTRALI MINIKOMPUTERA.

3.1. Działanie układów rezerwacji.

Magistrala łącząca moduły minikomputera umożliwia w danym momencie czasu współpracę jedynie dwu modułów: nadającego i odbierającego.

Ponieważ przez magistralę kontaktują się wzajemnie wszystkie moduły, istnieje konieczność wyposażenia magistrali w układ przydzielający magistralę w danym momencie czasu dla modułu chcącego wykorzystać magistralę dla przeprowadzenia pojedynczej transmisji.

Układ rezerwacji magistrali minikomputera steruje przydziałem magistrali dla poszczególnych modułów minikomputera w określonych momentach czasu.

Magistrala może być wyposażona w jeden centralny układ sterujący zajmowaniem magistrali bądź w rozproszone, przydzielone poszczególnym modułom układy rezerwacji. Używana jest również nazwa "zdecentralizowane układy rezerwacji".

Przy stosowaniu zdecentralizowanych układów rezerwacji rekonfiguracja minikomputera nie powoduje konieczności wprowadzania zmian w centralnym układzie rezerwacji, lecz jedynie dołączenie bądź odłączenie układów rezerwacji znajdujących się w rekonfigurowanych modułach.

Układ zajmowania magistrali znajdujący się w pojedynczym module minikomputera wykonuje następujące czynności:

- obserwuje czy magistrala jest wolna,
- przyjmuje od modułu sygnał chęci zajęcia magistrali,
- sprawdza, czy magistrala nie została zajęta przez moduł o wyższym priorytecie,
- przekazuje do modułu sygnał zajęcia magistrali,
- zwalnia magistralę po przeprowadzeniu transmisji.

Układ rezerwacji magistrali może być przedstawiony w postaci czarnej skrzynki do której doprowadzone są następujące sygnały:

- sygnał zajętości lub niezajętości magistrali.
- sygnał chęci zajęcia magistrali przez moduł,
- sygnał zwolnienia magistrali przez moduł,
- sygnał zajęcia magistrali przez moduł,
- sygnał potwierdzenia, że inne moduły nie zajęły magistrali.

Porównując układy rezerwacji magistrali można zauważyć następujące różnice:

- Zgłoszenie chęci zajęcia magistrali może być przekazane impulsem lub poziomem zdejmowanym po przeprowadzeniu transmisji.
- Stosuje się przerzutnik zgłoszenia chęci zajęcia magistrali zerowany po przeprowadzeniu transmisji.
- Zgłoszenie zwolnienia magistrali jest dokonywane przez:
 - zaniki sygnału chęci zajęcia magistrali,
 - zgaszenie przerzutnika zgłoszenia dostępu,
 - oddzielny impuls.

Ustalenie priorytetu zgłaszających się modułów jest dokonywane w czasie poprzedniej transmisji lub po zwolnieniu magistrali.

- Sygnał „magistrala zajęta” jest podawany po zgłoszeniu dostępu przez moduł lub po akceptacji dostępu.
- Sygnał zezwolenia na dostęp jest wydawany gdy nie było zgłoszeń o wyższym priorytecie i gdy magistrala była wolna.

3.2. Układ rezerwacji z szeregowym przekazywaniem sygnałów między układami

Zastosowany w minikomputerze MIM-400 układ rezerwacji może być przedstawiony w ogólnej postaci jak na rys 1.4. Moduły systemu są połączone pętlą przewodzącą sygnał zwany dalej sygnałem rezerwacji. Pętla biegnie od bloku o najniższym priorytecie do bloku o najwyższym priorytecie. Sygnał rezerwacji biegnący od bloków o najniższym priorytecie do bloku o najwyższym priorytecie jest zwany dalej sygnałem podstawowym. Sygnał rezerwacji wracający od bloków o wyższym priorytecie w kierunku bloków o niższym priorytecie jest dalej zwany sygnałem zwrotnym. Każdy blok ma możliwość:

- dalszego przesłania podstawowego i zwrotnego sygnałów rezerwacji,
- przerywania pętli w obu kierunkach,
- samodzielnego wysłania sygnału podstawowego rezerwacji.

W stanie spoczynkowym blok przewodzi dochodząca do niego sygnały podstawowy i zwrotny rezerwacji. Rezerwowanie szyny interfejsu jest dokonywane przez blok poprzez wysłanie sygnału podstawowego rezerwacji. Szyna interfejsu jest rezerwowana dla danego bloku wówczas, gdy blok ten po wysłaniu sygnału podstawowego odbierze sygnał zwrotny.

Zwalnianie szyny interfejsu jest dokonywane poprzez zaprzestanie wysyłania sygnału podstawowego tak, aby nastąpił zanik sygnału zwrotnego dochodzącego do tego bloku.

Blok przez który przechodzi pętla sygnału rezerwacji ma możliwość przerywania obu kierunków pętli.

Niektóre warianty działania układu przedstawiono dalej

1. Wariant działania układu polega na tym, że sygnał podstawowy rezerwacji nie może być wysłany, gdy przychodzi sygnał podstawowy rezerwacji z poprzedniego układu. Pętla sygnału podstawowego rezerwacji jest przerywana przed zaprzestaniem wysyłania sygnału podstawowego rezerwacji tak, aby zanik sygnału podstawowego wywołał zanik sygnału zwrotnego rezerwacji.

Pętla sygnału zwrotnego rezerwacji jest przerywana w czasie między wysłaniem sygnału podstawowego rezerwacji, a przyjęciem sygnału zwrotnego.

2. Wariant działania układu polega na tym, że sygnał podstawowy rezerwacji jest wysyłany, gdy do układu nie dochodzi zwrotny sygnał rezerwacji.

Pętla sygnału podstawowego rezerwacji jest przerywana przed zaprzestaniem wysyłania sygnału podstawowego rezerwacji tak, aby zanik sygnału podstawowego wywołał zanik sygnału zwrotnego rezerwacji. W szczególności przerwanie może nastąpić w chwili wysyłania sygnału podstawowego rezerwacji, bądź w chwili zaprzestania wysyłania sygnału podstawowego rezerwacji.

Pętla sygnału zwrotnego rezerwacji jest przerywana w czasie między wysłaniem sygnału podstawowego rezerwacji a przyjęciem sygnału zwrotnego. W szczególności przerwanie może nastąpić wówczas, gdy jest wysyłany sygnał podstawowy rezerwacji.

3. Wariant działania układu polega na tym, że po wykorzystaniu magistrali sygnał zwrotny rezerwacji jest wysyłany do następnego układu, jeśli z tego układu przychodzi podstawowy sygnał rezerwacji.

Eliminowane jest działanie układu doprowadzające do zaniku sygnału zwrotnego przez zaprzestanie wysyłania sygnału podstawowego rezerwacji po wykorzystaniu magistrali.

Pętla sygnału podstawowego rezerwacji może nie być przerywana, natomiast pętla sygnału zwrotnego rezerwacji jest przerywana po wysłaniu sygnału podstawowego rezerwacji, a przed przyjęciem sygnału zwrotnego. W szczególności może to nastąpić w chwili wysyłania sygnału podstawowego rezerwacji.

3.3. Układ rezerwacji z obserwacją sygnałów priorytetowych.

„ magistralach minikomputerów stosowane są układy rezerwacji, które w czasie zajmowania magistrali prowadzą obserwację zgłoszeń do magistrali dokonywanych przez pozostałe moduły.

Na podstawie obserwacji sygnałów zgłoszeń do magistrali podejmowana jest decyzja, który z układów może prowadzić transmisję.

Układy rezerwacji z obserwacją sygnałów priorytetowych, lub zgłoszeń innych modułów umożliwiającą stosowanie różnych sposobów regulowania obciążenia magistrali, bądź stosowanie zmiennych priorytetów modułów wykorzystujących magistralę minikomputera.

Systemowy interfejs minikomputera w którym zastosowano układy rezerwacji z obserwacją sygnałów priorytetowych pokazano na rysunku 3.1.

Urządzenie 1 posiada n-ty /najniższy / priorytet, urządzenie 2 posiada i-ty priorytet, zaś urządzenie 3 posiada pierwszy / czyli najwyższy / priorytet.

Układy rezerwacji 4 poszczególnych urządzeń połączone są z szyną zajętości 5 sygnalizującą zajętość interfejsu. Do układu urządzenia 2 o i-tym priorytecie dołączona jest oddzielna szyna priorytetowa 6 z priorytetem D_1 przypisanym w czasie rezerwacji interfejsu. Układ rezerwacji jest połączony z urządzeniem szyną zgłoszenia rezerwacji 7 i szyną potwierdzenia rezerwacji 8.

Systemowy interfejs minikomputera posiada szynę 9 ograniczenia dostępu do interfejsu dla modułów chcących rozpocząć nową transmisję, czyli po wzbudzeniu szyny 9 w interfejsie mogą być tylko kontynuowane uprzednio rozpoczęte transmisje.

Każde urządzenie o i-tym priorytecie pracujące w interfejsie jest wyposażone w układ rezerwacji, któremu przypisano indeks i .

W czasie dokonywania rezerwacji i-ty układ rezerwacji pobudza szynę priorytetową 6 z priorytetem D_1 przypisanym w czasie rezerwacji interfejsu, a odbiera sygnały na szynach priorytetowych o priorytetach D_1, \dots, D_{i-1} , które mogą być generowane przez układy rezerwacji urządzeń o wyższych priorytetach.

Praca i-tego układu rezerwacji przy zajmowaniu interfejsu jest inicjowana przez urządzenie o i-tym priorytecie sygnałem na szynie zgłoszenia rezerwacji 7. Po przyjęciu

sygnału na szynie zgłoszenia rezerwacji 7 układ nie przystępuje do rezerwacji wtedy, gdy jest wzbudzona szyna zajętości 5 i oczekuje na jej zwolnienie.

Zwolnienie szyny zajętości powoduje wysłanie przez układ rezerwacji sygnału na szynie 6 z priorytetem D_1 przypisanym w czasie rezerwacji interfejsu oraz pobudzenie szyny zajętości 5.

Po czasie określonym przez czas propagacji sygnału, w i -tym układzie rezerwacji jest wypracowana suma logiczna sygnałów D_1, \dots, D_{i-1} , przy czym pojawienie się nawet jednego z tych sygnałów oznacza, że interfejs został zajęty przez urządzenie o wyższym priorytecie i układ i -ty może przystąpić do ponownej rezerwacji po zwolnieniu szyny zajętości interfejsu 5.

Jeżeli nie pojawił się żaden z sygnałów D_1, \dots, D_{i-1} wówczas i -ty układ uzyskał rezerwację interfejsu, o czym urządzenie zostaje powiadomione sygnałem podawanym na szynę 8.

Po przeprowadzeniu transmisji urządzenie przestaje wzbudzać szynę zgłoszenia rezerwacji 7, co wywołuje zanik sygnału podawanego przez układ rezerwacji na szynę zajętości interfejsu 5.

Układ rezerwacji dowolnego z urządzeń nie przystępuje do rezerwacji interfejsu gdy wzbudzana jest szyna blokady interfejsu 9. Zastosowanie wspólnej szyny 10 sygnalizującej, że interfejs nie jest zajęty warunkuje rezerwację interfejsu od wzbudzenia tej szyny.

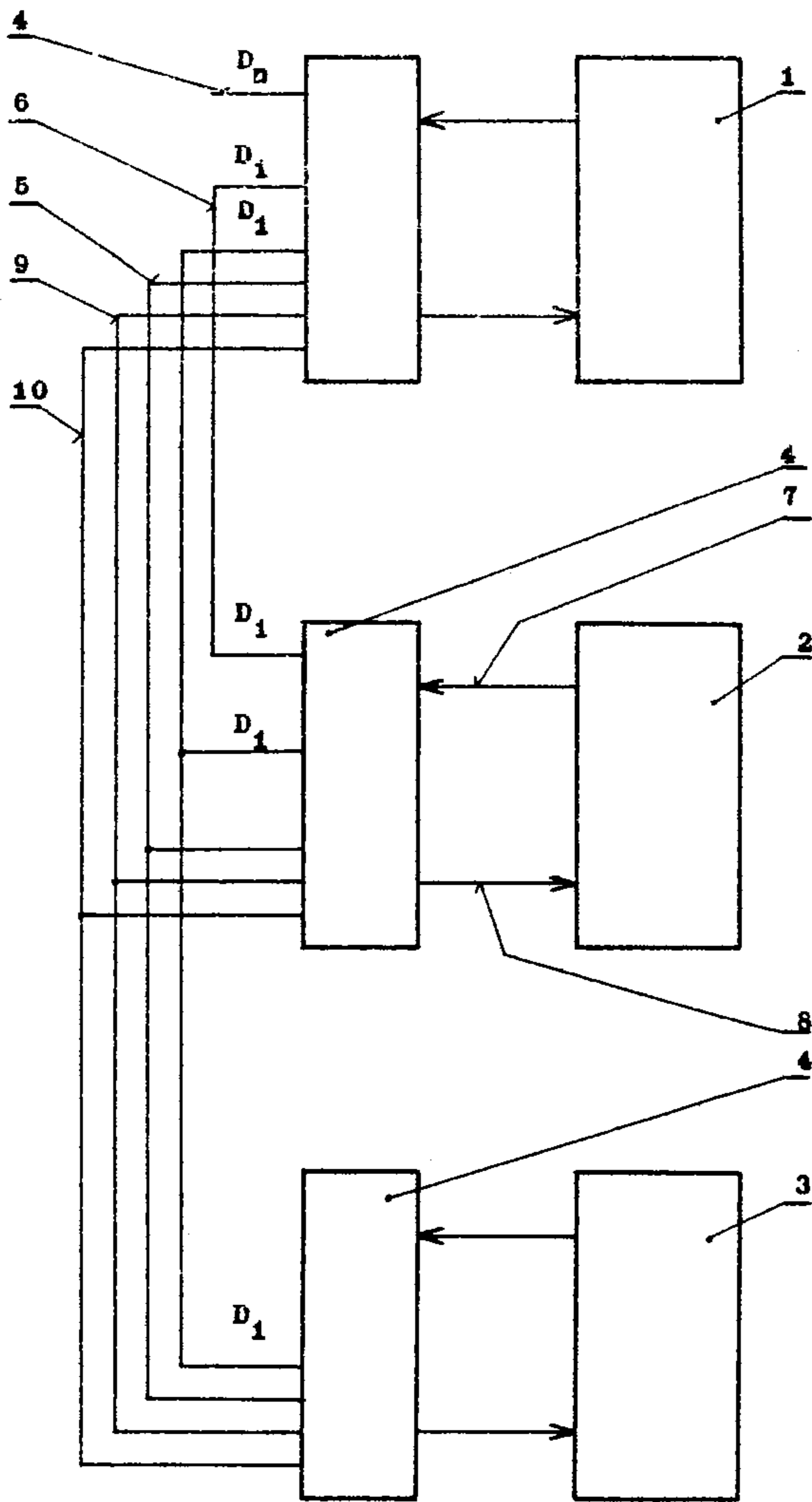


Рис. 3.1.

4. SPOSOBY REGULOWANIA OBCIĄŻENIA MAGISTRALI MINIKOMPUTERA.

4.1. Ograniczenie dostępu do magistrali minikomputera.

Magistrale systemów minikomputerowych współpracujące z wieloma modułami są wyposażone w układy rezerwacji pozwalające na rozpoczęcie współpracy kolejnego zgłaszającego się modułu.

Układ rezerwacji pozwala dzielić czasowo magistralę między wiele modułów do niego podłączonych.

Jednym ze sposobów działania układu rezerwacji jest przypisanie modułom dołączonym do magistrali określonych priorytetów. W przypadku równoczesnego zgłaszania się do magistrali kilku modułów będzie obsługiwany moduł o najwyższym priorytecie.

Zastosowanie układu rezerwacji rozstrzygać może konflikty między modułami chcącymi równocześnie uzyskać dostęp do magistrali oraz wprowadzenie elementu wskazującego zajętość magistrali umożliwi organizowanie przez magistralę współpracy wielu modułów w systemach minikomputerowych.

Przepustowość magistrali jest niższa od wymaganej do zapewnienia maksymalnej, teoretycznie możliwej ilości równoczesnych transmisji, określonej zestawem minikomputera.

Obciążenie magistrali minikomputera zbyt dużą ilością równoczesnych transmisji może spowodować na przykład awaryjne kończenie transmisji zwane zerwaniem, ze względu na nienadążanie pobierania kolejnych danych, przez układ organizujący transmisję.

Dodatkowo regulowanie obciążenia magistrali minikomputera może być dokonywane przez:

- nierozpoczynanie nowych transmisji,
- zerwanie bądź zawieszenie transmisji znacznie obciążających interfejs,
- ustalenie progowego priorytetu powyżej którego mogą być zainicjowane nowe transmisje.

Magistrala minikomputera winna być wyposażona w odpowiednie mechanizmy umożliwiające wykorzystywanie wymienionych sposobów regulowania obciążenia magistrali.

Z względu na różnorodność charakterystyk magistral systemów minikomputerowych i modułów do nich dołączonych jest celowe stosowanie bardziej precyzyjnych sposobów uwzględniania zajętości magistrali przed podjęciem obsługi kolejnego modułu.

Niektóre ze sposobów ograniczenia dostępu do magistrali dla noworzeczonych transmisji przedstawiono na przykładzie interfejsu w którym zastosowano układy rezerwacji z obserwacją sygnałów priorytetowych.

4.2. Sposób obsługi kolejnego modułu przez interfejs uwzględniający prawdopodobieństwo obsługi.

Sposób obsługi kolejnego modułu przez interfejs uwzględniający prawdopodobieństwo obsługi polega na tym, że zgłaszający się moduł jest obsługiwany przez interfejs, jeśli prawdopodobieństwo obsługi modułu o zadanej priorytecie, w zadany czas będzie większe od zadanej liczby. Priorytet, czas i liczba mogą być zmieniane przez interfejs lub moduły z nim współpracujące. Czas i liczba mogą być ustalane oddzielnie dla każdego modułu.

Sposób obsługi kolejnego modułu przez interfejs jest realizowany za pomocą układu wyznaczania prawdopodobieństwa obsługi modułu o j -tym priorytecie nazywanego dalej j -tym modułem. Interfejs jest wyposażony w układy rezerwacji z obserwacją sygnałów priorytetowych.

Schemat blokowy układu pokazano na rysunku 4.1. W skład układu wchodzi licznik zajętości interfejsu 10 do którego podawane są sygnały z szyny zajętości interfejsu 5, układ sumy logicznej 11 do którego podawane są sygnały z szyn priorytetowych D_1, \dots, D_j , rejestr zadanych dostępu 12 oraz układ porównania 13.

Dodatkowo w skład układu wchodzi układ generacji sygnału ograniczenia 14, który podaje odpowiedni sygnał na szynę ograniczenia obsługi 9, dołączoną do układu rezerwacji 4 modułów korzystających z interfejsu.

W liczniku zajętości interfejsu 10 na podstawie sygnałów z szyny zajętości interfejsu 5 zaliczane są kolejne zajętości interfejsu przez urządzenie odwołujące się.

Układ sumy logicznej 11 wypracowuje sumę logiczną sygnałów D_1, \dots, D_{j-1} , a odpowiedni sygnał jest podawany do licznika dostępów 15 modułu o j-tym priorytecie.

W ten sposób w liczniku zajętości interfejsu 10 zliczane są rezerwacje interfejsu dokonywane przez dowolne urządzenie, zaś w liczniku dostępów 15 j-tego modułu zliczane są rezerwacje, które mógłby uzyskać j-ty moduł. Stosunek zawartości obu liczników wyznacza prawdopodobieństwo zajęcia interfejsu przez moduł o j-tym priorytecie.

Zawartość licznika dostępów j-tego modułu jest porównywana z zawartością rejestru zadanych dostępów j-tego modułu 12. Wynik porównania jest zapamiętany w układzie generacji sygnału ograniczenia 14.

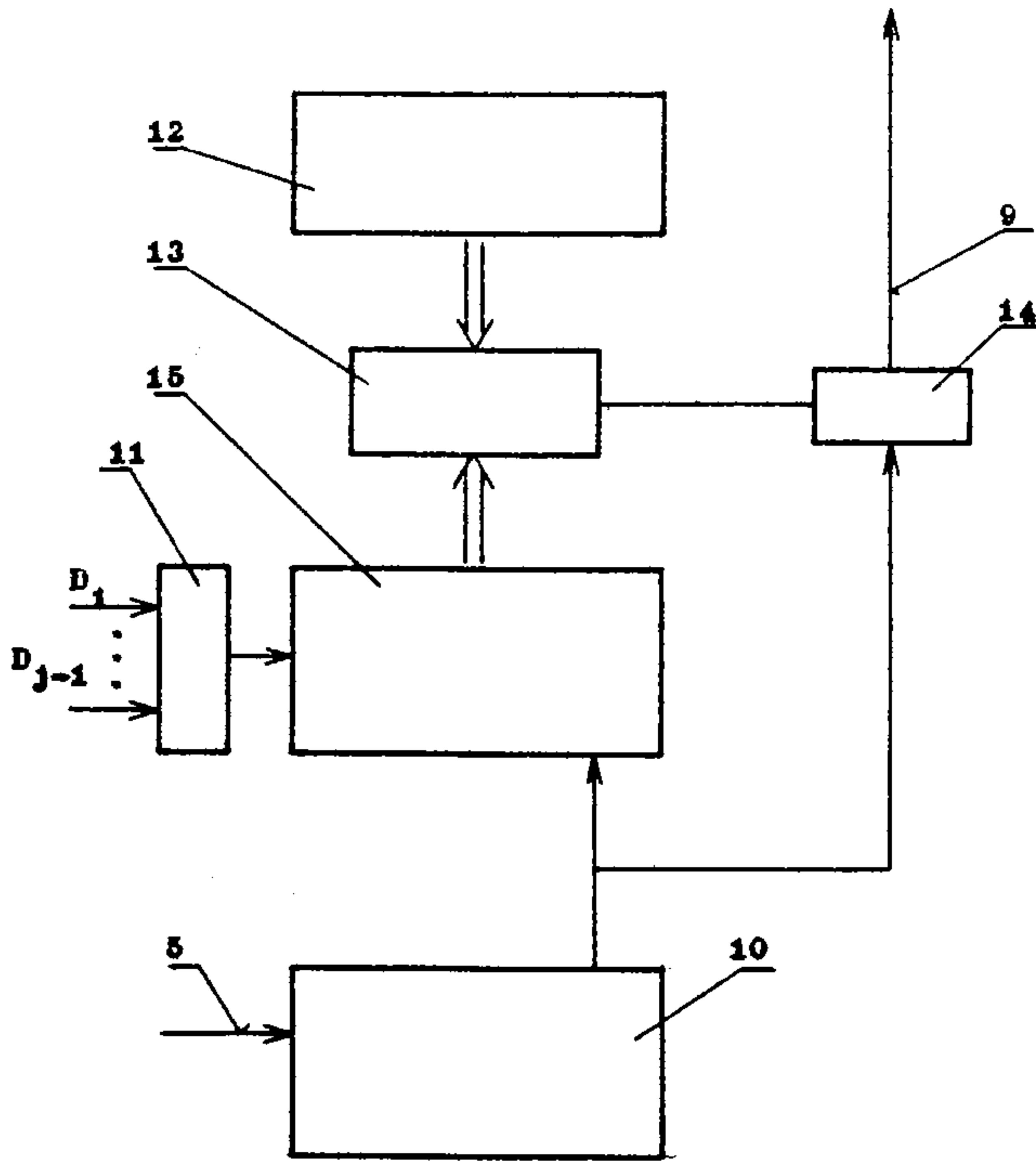
W ten sposób, gdy w zadanym okresie czasu zawartość licznika dostępów j-tego modułu 15 jest większa od zawartości rejestru dostępów j-tego modułu 12, układ generacji sygnału ograniczenia 14 podaje odpowiedni sygnał do szyny ograniczenia obsługi 9.

Każde urządzenie przed rozpoczęciem kolejnej obsługi przez równoległy interfejs minikomputera sprawdza sygnał na szynie ograniczenia obsługi 9 warunkując w ten sposób rozpoczęcie kolejnej serii dostępów do interfejsu w czasie kolejnej obsługi.

W układzie wyznaczenia prawdopodobieństwa obsługi modułu o j-tym priorytecie może być zmienny czas w którym dokonuje się oceny prawdopodobieństwa, wielkość prawdopodobieństwa i priorytet modułu.

Czas w którym dokonuje się oceny prawdopodobieństwa jest wyznaczony przez ~~sprzężenia~~ w liczniku zajętości interfejsu 10 wyznaczające okres zerowania licznika.

Wielkość prawdopodobieństwa jest deklarowana przez wpisywaną zawartość rejestru dostępów j-tego modułu 12, zaś priorytet modułu przez przełączenie w układzie sumy logicznej 11.



Rys. 4.1.

4.3. Sposób obsługi kolejnego modułu przez interfejs uwzględniający czas oczekiwania.

Sposób obsługi kolejnego modułu przez interfejs uwzględniający czas oczekiwania polega na tym, że zgłaszający się moduł jest obsługiwany przez interfejs jeśli maksymalny, lub średni, lub minimalny czas, przez który w ostatnim odcinku czasu oczekiwał na dostęp do wspólnego ogniw moduł o zadanym uprzednio priorytecie był mniejszy, od uprzednio zadanego czasu.

Interfejs lub moduły z nimi współpracujące mogą zmieniać długość ostatniego odcinka czasu, uprzednio zadany priorytet, lub uprzednio zadany czas. Dla każdego modułu mogą być ustalane oddzielnie długość ostatniego odcinka czasu, uprzednio zadany priorytet, uprzednio zadany czas. Długości kolejnych odcinków czasu w których mierzy się maksymalne, średnie, minimalne czasy oczekiwania modułu o zadanym uprzednio priorytecie oraz długości czasów oczekiwania mogą być w szczególności wyrażone przez takty pracy interfejsu.

Celowe jest to wówczas, gdy interfejs posiada stały lub prawie stały cykl pojedynczych transmisji.

Sposób obsługi kolejnego modułu przez interfejs uwzględniający czas oczekiwania zastosowano w omawianym interfejsie komputera, wyposażonym w układy rezerwacji z obserwacją sygnałów priorytetowych.

Zgłaszający się moduł jest obsługiwany przez interfejs jeśli maksymalny lub średni lub minimalny czas, który w ostatnim odcinku czasu oczekiwał na dostęp do wspólnego ogniw moduł o zadanym uprzednio priorytecie był mniejszy od uprzednio zadanego czasu. Jeśli powyższy warunek jest spełniony szyna ograniczenia dostępu do interfejsu jest wzbudzona przez układ pokazany na rysunku 4.2.

Sygnały z szyn priorytetowych D_1, \dots, D_{j-1} oraz sygnał z szyny zajętości S są podawane do układu analizującego i0 zajmowanie interfejsu na j -tym priorytecie, w którym to układzie wypracowany jest w każdym okresie zajmowania interfejsu sygnał stwierdzający, czy moduł o j -tym priory-

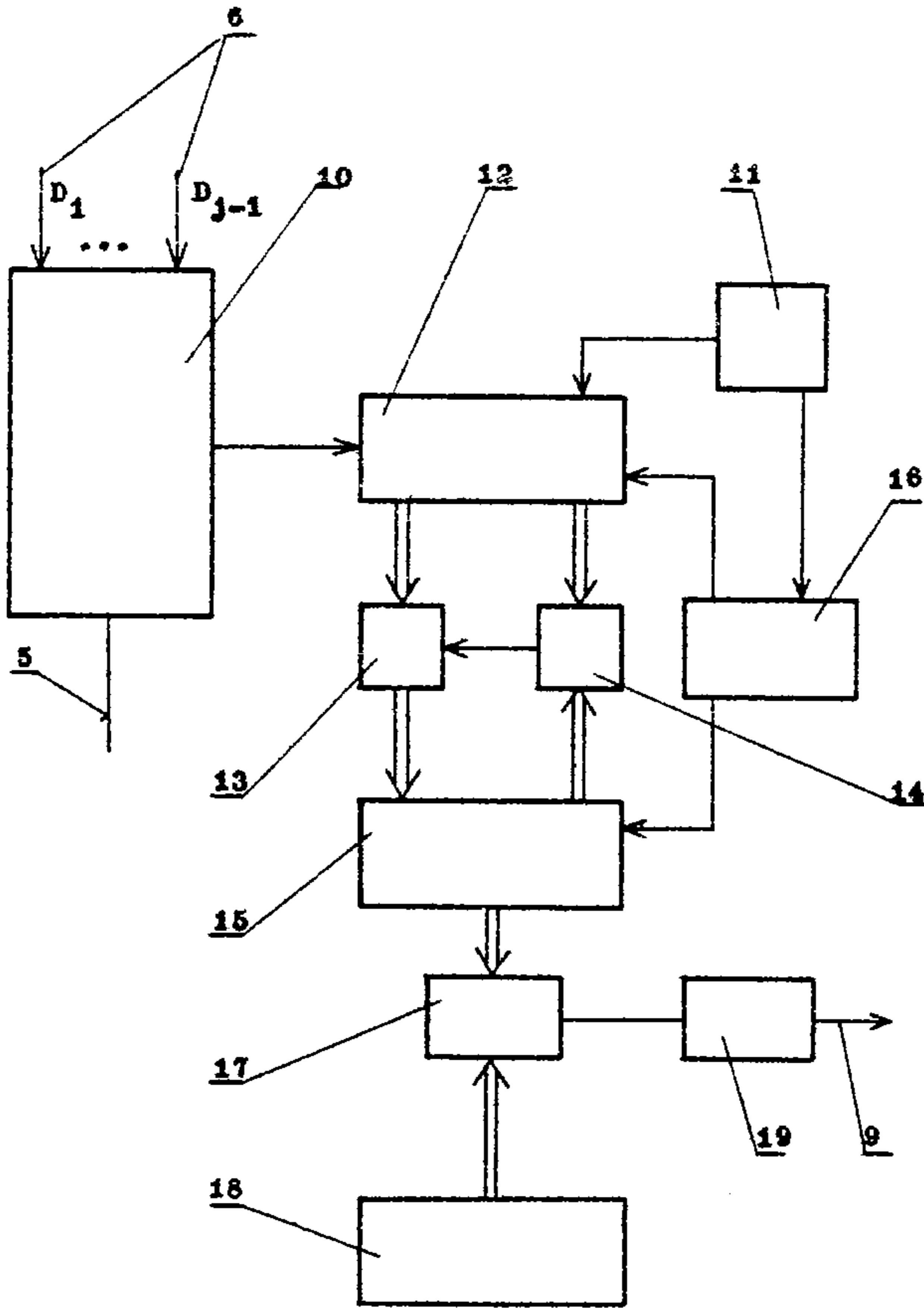


Fig. 4.2.

tecie może zająć interfejs.

Odpowiedni sygnał z układu analizującego 10 i sygnały proporcjonalne do czasu rzeczywistego są z generatora czasu rzeczywistego 11 podawane do licznika 12 aktualnego czasu oczekiwania.

Zawartość licznika 12 jest proporcjonalna do czasu, który oczekiwał by moduł o j-tym priorytecie gdyby aktualnie chciał zająć interfejs.

Licznik 12 przez układ brakujący 13 i układ porównania 14 jest połączony z układem 15 wyznaczenia maksymalnego, średniego lub minimalnego czasu oczekiwania na zajęcie interfejsu w odcinku czasu wyznaczonym przez zawartość licznika 16 wyznaczania odcinka czasu.

Licznik 16 zlicza impulsy z generatora czasu rzeczywistego 11 zaś długość odcinka czasu jest wyznaczona przez sprzężenia zerujące okresowo licznik 16.

Zawartość układu 15 jest porównywana w układzie porównania 17 z zawartością rejestru 18 uprzednio zadanego czasu.

Wynik porównania jest zapamiętywany w elemencie wzbudzającym 19 szynę ograniczania 9 dostępu do interfejsu.

W ten sposób moduły już obsługiwane przez wspólne ogniwo mają do niego dostęp stały lub cykliczny do zakończenia obsługi zaś zgłaszający się moduł, którego obsługa nie jest jeszcze podjęta przez sprawdzenie sygnału na szynie ograniczenia 9 dostępu do interfejsu jest obsługiwany przez interfejs jeśli maksymalny, lub średni, lub minimalny czas, który w ostatnim odcinku czasu oczekiwał na dostęp do interfejsu obsługiwany moduł, o uprzednio zadanym priorytecie był mniejszy od uprzednio zadanego czasu.

4.4. Sposób obsługi kolejnego modułu przez interfejs uwzględniający ilość nieobsłużonych modułów.

Sposób obsługi kolejnego modułu przez interfejs uwzględniający ilość nieobsłużonych modułów polega na tym, że zgłaszający się moduł jest obsługiwany przez interfejs jeśli maksymalna lub średnia lub minimalna ilość modułów nieobsłużonych w ostatnim okresie czasu była mniejsza od uprzednio zadanej. Uprzednio zadana ilość i długość

ostatniego okresu mogą być zmieniane przez interfejs lub moduły z nim współpracujące. Ponadto uprzednio zadana liczba i długość ostatniego okresu mogą być ustalane oddzielnie dla każdego z modułów.

Sposób obsługi kolejnego modułu przez interfejs uwzględniający ilość nieobsłużonych modułów zastosowano w omawianym interfejsie wyposażonym w układy rezerwacji z obserwacją sygnałów priorytetowych.

Urządzenie do realizacji sposobu pokazane na rysunku 4.3 zawiera dekodery 10 do którego podawane są sygnały D_1, \dots, D_n z szyn priorytetowych 6 przy zajmowaniu interfejsu. W dekoderyze pod pozycyjny jest przekształcony i wpisywany do rejestru pierwszego 11. Zawartość rejestru pierwszego jest ^{w układzie porównania 12} porównywana z maksymalną ilością modułów, które nie uzyskały zgody na dostęp przechowywaną w rejestrze drugim 13.

Jeśli zawartość rejestru pierwszego 11 jest większa od zawartości rejestru drugiego 13, wówczas przez układy bramkujące 14 jest ona przepisywana do rejestru drugiego 13. Z rejestrzem drugim 13 połączony jest element 15 generujący sygnał ograniczania dostępu wówczas gdy zawartość rejestru drugiego 13 jest większa od zadanej.

Szyba ograniczania dostępu 9 sterowana przez element 15 jest wzbudzona, gdy ilość modułów oczekujących na dostęp jest większa od uprzednio zadanej.

Urządzenie jest sterowane przez układ sterujący 16 zawierający generator impulsów czasu rzeczywistego. Układ sterujący wyznacza odcinki czasu w których są dokonywane porównania zawartości obu rejestrów.

4.5. Sposób obsługi modułów uwzględniający ocenę wagową zajętości interfejsu.

Sposób rozpoczynania transmisji blokowych w interfejsie komputera polega na tym, że analizuje się ilość i rodzaj urządzeń aktualnie prowadzących transmisje blokowe w interfejsie, a następnie w zależności od wyniku analizy zezwala się lub nie na rozpoczęcie pracy kolejnego modułu transmisji blokowej. Impulsy odpowiadające początkom transmisji blokowych w interfejsie dodaje się z odpowiednimi

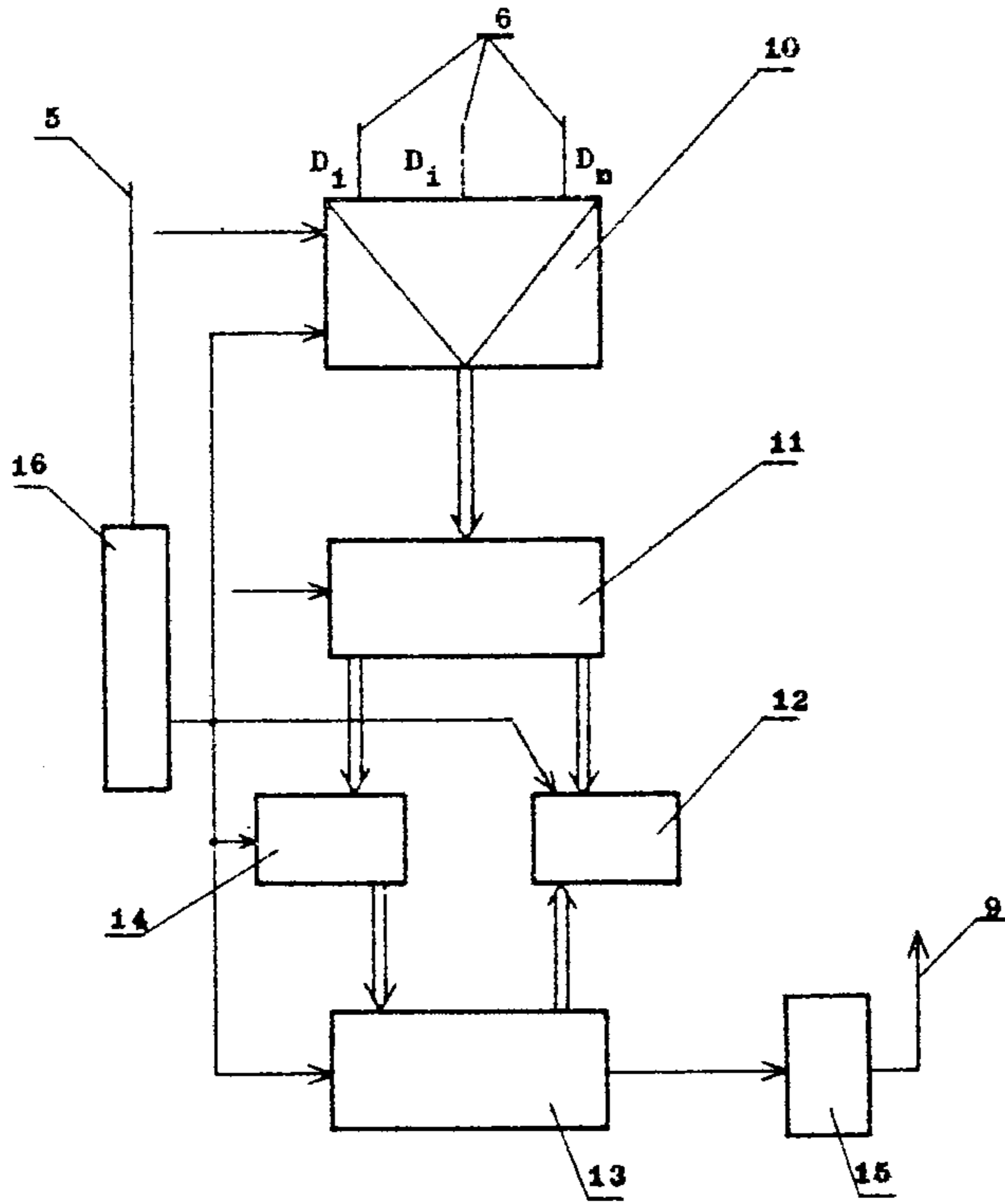


Рис. 4.3.

wagami zależnymi od rodzaju modułów transmisji blokowej i obejmuje się z takimi samymi wagami impulsy odpowiadające końcom tych transmisji blokowych. Następnie porównuje się aktualną, otrzymaną w ten sposób liczbę z zadaną liczbą „N” i zezwala się na rozpoczęcie pracy kolejnego modułu transmisji blokowej, gdy liczba ta nie jest większa od zadanej liczby „N”. Zadaną liczbę „N” koryguje się sygnałem z dowolnego modułu komputera, przy czym zmniejsza się ją w przypadku zerwania transmisji w interfejsie komputera. Sygnał zezwolenia na rozpoczęcie transmisji podaje się do modułów transmisji blokowej dołączonych do interfejsu komputera.

Urządzenie do stosowania sposobu posiada układ analizujący obciążenie interfejsu komputera transmisjami blokowymi z uwzględnieniem rodzajów biorących udział w transmisji modułów oraz układ decyzyjny porównujący wynik analizy z zadaną wartością odpowiadającą maksymalnemu dopuszczalnemu obciążeniu i generujący sygnał zezwolenia zależny od wyniku porównania. Układ analizujący ma licznik rewersyjny dodający z odpowiednimi wagami impulsy początków transmisji i obejmujący z odpowiednimi wagami impulsy odpowiadające końcom transmisji blokowych. Stan licznika rewersyjnego, porównywany jest w układzie decyzyjnym z zadaną liczbą „N”, odpowiadającą wielkości maksymalnego dopuszczalnego obciążenia interfejsu komputera i korygowaną sygnałem z dowolnego modułu. Wyjście układu decyzyjnego, na którym pojawia się sygnał zezwolenia, połączone jest z modułami komputera. Urządzenie do stosowania sposobu posiada układy reagujące na zerwanie transmisji i powodujące zmniejszenie zadanej liczby „N”, w przypadku wystąpienia zerwania.

Wariant urządzenia do stosowania sposobu przedstawia rysunek 4.4.

Każdy z modułów 1 urządzeń 1, które pracują w interfejsie przekazuje do licznika rewersyjnego 2 po szynie 4 impuls początku zainicjowanej przez siebie transmisji blokowej, który jest dodawany do stanu licznika 2 z odpowiednią wagą, zaś po szynie 5 impuls zakończenia prowadzonej transmisji blokowej, który z odpowiednią wagą odejmowany jest od stanu

licznika 2. Stan licznika 2 przez szyny 8 podawany jest na wyjście układu decyzyjnego 3 porównującego stan licznika 2 z zadaną liczbą „N” określającą maksymalne, dopuszczalne obciążenie interfejsu komputera. Sygnał z wyjścia układu decyzyjnego 3 warunkujący rozpoczęcie transmisji przez którekolwiek z urządzeń 1 podawany jest, poprzez szynę 6, na wyjście wszystkich urządzeń 1.

Wyróżnione, jedno z urządzeń 1 koryguje wartość zadanej liczby „N” przesyłając sygnały korekcji po szynie w zależności od aktualnej wielkości obciążenia interfejsu komputera.

4.6. Sposób obsługi modułów uwzględniający chwilowe obciążenie interfejsu systemowego.

Zezwolenie na rozpoczęcie transmisji przez kolejne urządzenia lub moduł dołączony do interfejsu komputera, może być udzielane po przeanalizowaniu chwilowego obciążenia interfejsu.

Sposób inicjowania pracy modułów lub urządzeń transmisji blokowej w interfejsie polega na tym, że całkuje się, lub zlicza się, w określonych impulsami zegarowymi odcinkach czasu, odpowiadające poszczególnym pojedynczym transmisjom impulsu otrzymując w ten sposób sygnał proporcjonalny do chwilowego obciążenia interfejsu. Sygnał ten porównuje się z zadanym obciążeniem progowym, przedstawionym w postaci sygnału elektrycznego, a następnie zezwala się na rozpoczęcie pracy modułu, gdy chwilowe obciążenie interfejsu komputera jest mniejsze od zadanego obciążenia progowego. Wielkość zadanego obciążenia progowego koryguje się przez wyróżniony moduł komputera, przy czym w przypadkach zerwania transmisji wielkość obciążenia progowego zmniejsza się. Sygnał zezwolenia na rozpoczęcie pracy, będący wynikiem porównania obciążenia chwilowego z zadanym obciążeniem progowym, podaje się do wszystkich urządzeń dołączonych do interfejsu.

Urządzenie do stosowania sposobu zawiera układ całkujący ładowany impulsami odpowiadającymi pojedynczym transmisjom w interfejsie komputera i rozładowywany impulsami zegarowymi, oraz układ decyzyjny porównujący sygnał wyjściowy

z układu całkującego z zadaną wielkością sygnału progowego. Wielkość sygnału progowego jest korygowana przez wyróżniony moduł komputera w zależności od potrzeb oraz w przypadku wykrycia zerwania transmisji, jest zmniejszana za pomocą sygnału wyjściowego z układu wykrywającego zerwanie transmisji i wchodzącego w skład urządzenia. Wyjście układu decyzyjnego połączone jest z urządzeniami i modułami dołączonymi do interfejsu komputera.

Urządzenie posiada również układy blokady: impulsów zegarowych podawanych na wyjście układu całkującego przy zerowym sygnale na jego wyjściu oraz impulsów ładujących układ całkujący przy przekroczeniu przez jego sygnał wyjściowy określonej wielkości.

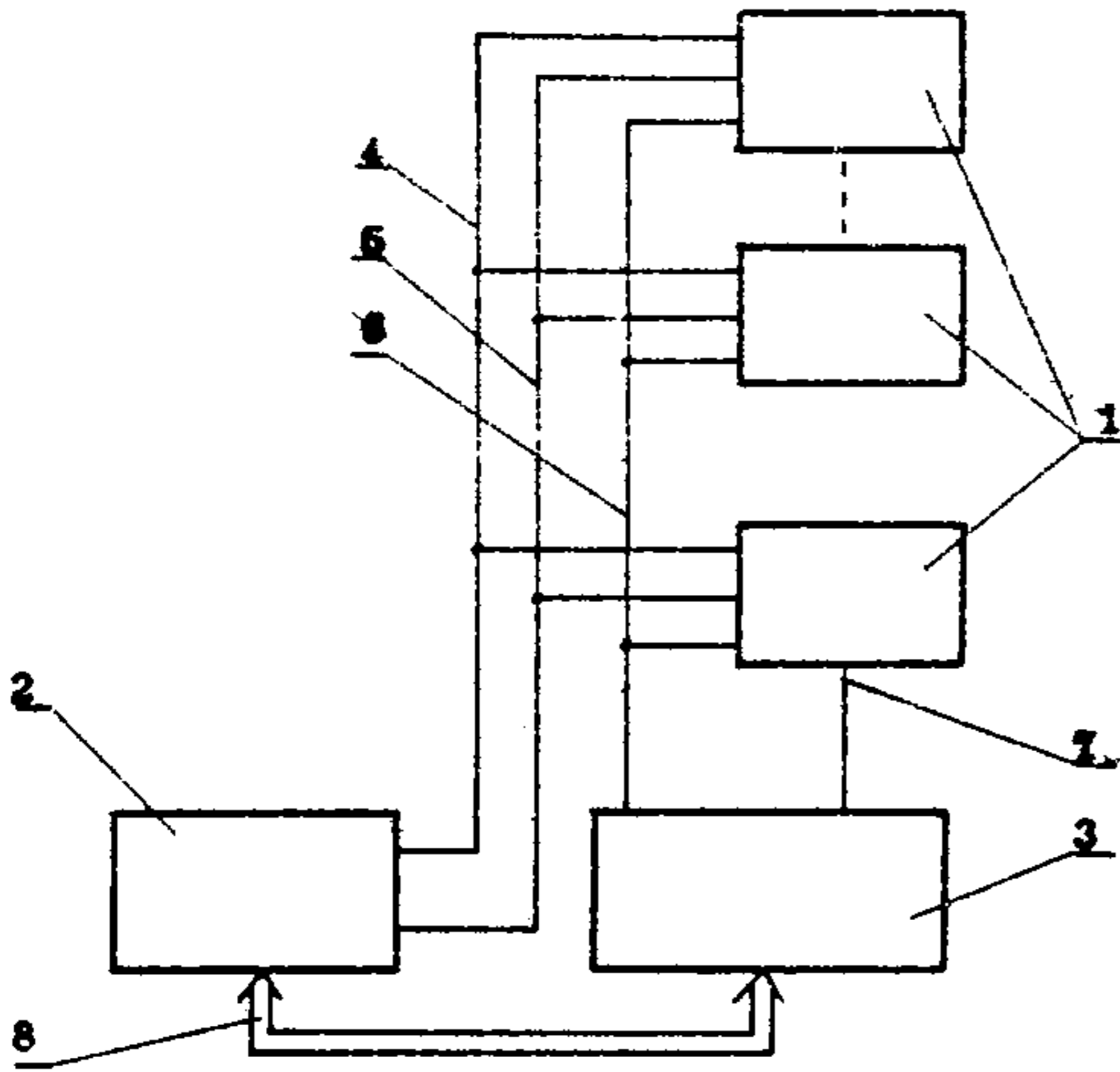
Odmiana urządzenia posiada układ całkujący w postaci licznika rewersyjnego z wejściem ładującym i wejściem rozładowującym.

Schemat blokowy urządzenia pokazano na rysunku 4.5.

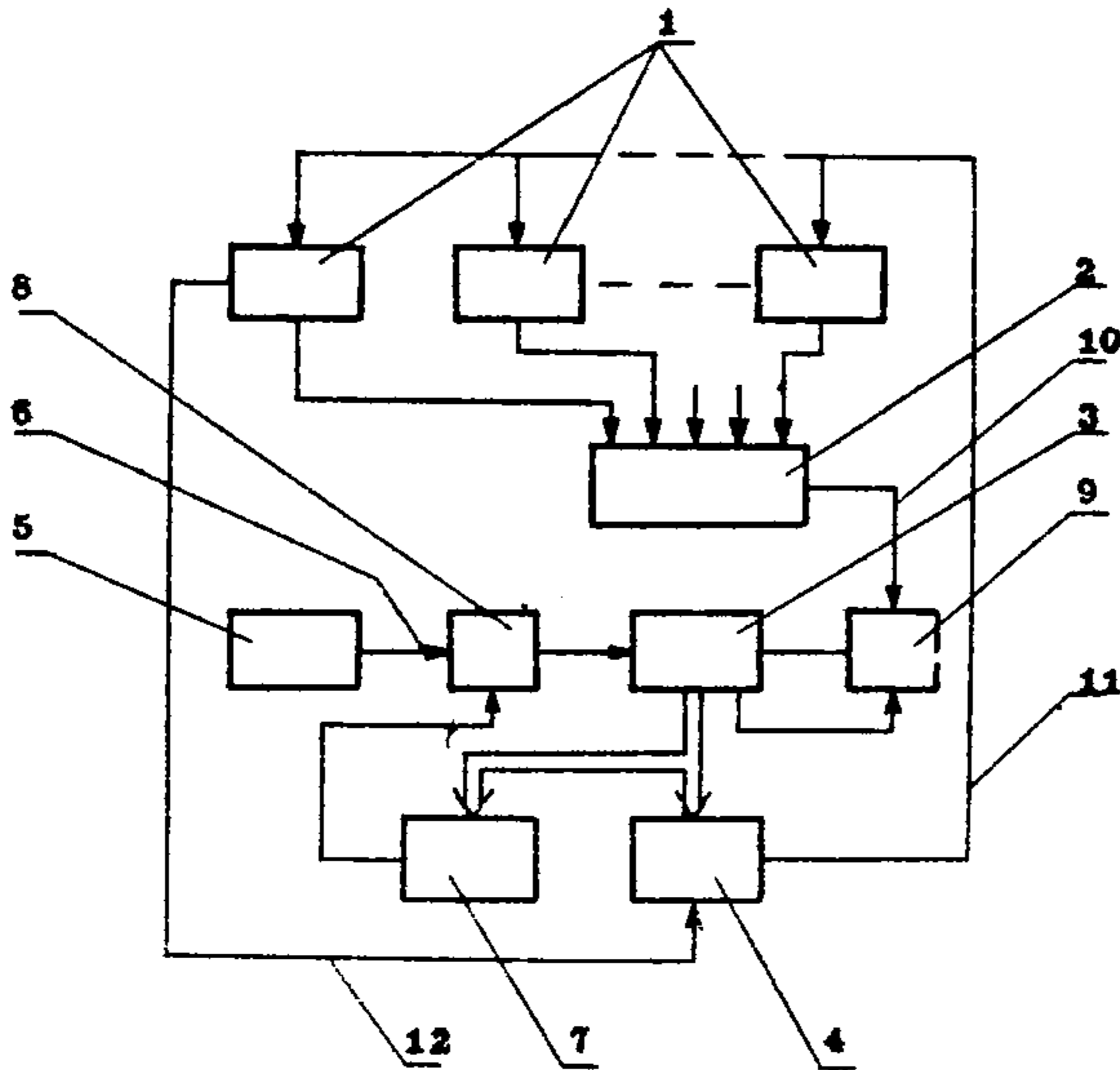
Odpowiadające pojedynczym transmisjom informacji między modułami 1 dołączonymi do interfejsu 2 komputera, impulsy 10 podawane są przez układ blokady 9 na wejście układu całkującego 3. Na wejście rozładowujące układu całkującego 3 podawane są z wyjścia generatora impulsów zegarowych 5 impulsy zegarowe 6 poprzez układ blokady 8.

Wyjście układu całkującego 3 połączone jest z wejściem układu decyzyjnego 4, w którym wypracowany jest sygnał 11 zezwolenia na rozpoczęcie pracy modułu podawany do modułów 1, oraz z wejściem układu 7 wykrywania zera, który steruje układem 8 blokady impulsów zegarowych 6. Sygnał wyjściowy z układu całkującego 3 podawany jest także do układu blokady 9, blokującego impulsy 10 w przypadku przekroczenia przez ten sygnał odpowiedniej wartości.

Korekcja obciążenia progowego w układzie decyzyjnym 4 realizowana jest za pomocą przebiegu 12 z wyróżnionego, jednego z modułów 1.



rys. 4.4.



Rys. 4.5.

5. MAGISTRALNE ZE ZMIANĄ PRIORYTETÓW URZĄDZEŃ.

5.1. Zmiana priorytetów urządzeń.

Przedstawione rozwiązania przy raz ustalonych priorytetach urządzeń nie pozwalają na zmianę priorytetu urządzenia, niezależnie od wagi aktualnie rozwiązywanego zadania, w którego rozwiązaniu dane urządzenie bierze udział.

Zmiana priorytetu urządzenia lub grupy urządzeń może być dokonywana w zależności od:

- czasu oczekiwania urządzenia na dostęp do magistrali,
- czasu, które urządzenie może oczekiwać na dostęp do magistrali,
- wagi aktualnie rozwiązywanego zadania.

Zmiana priorytetu urządzeń może być dokonywana w sposób przypadkowy dla otrzymania priorytetów równomiernych wśród wszystkich lub wśród grupy urządzeń.

Właściwe przyporządkowanie priorytetów modułom współpracującym z magistralą w każdym konkretnym przypadku winno być przedmiotem modelowania. Modułom synchronicznym przypisuje się zwykle niższy priorytet od modułów działających asynchronicznie.

5.2. Zwiększanie priorytetów urządzeń.

Zwiększanie priorytetu modułów odwołujących się do interfejsu systemowego na przykład przy przekroczeniu zadanego czasu oczekiwania może być realizowane za pomocą układów rezerwacji z obserwacją sygnałów priorytetowych.

Interfejs komputera ma, oprócz znanych szyn z przypisanymi w czasie rezerwacji interfejsu, które są indywidualnymi szynami zgłoszeń dla urządzeń mogących się do interfejsu odwoływać, dodatkowe szyny z priorytetami o wagach większych niż największa z wag

indywidualnych szyn priorytetowych. Szyny dodatkowe pobudzone są przez urządzenia, które ze względu na wagę problemów, w rozwiązaniu których biorą udział, powinny mieć zwiększony priorytet w porównaniu z priorytetem wynikającym z priorytetu przypisanego indywidualnej dla danego urządzenia szynie zgłoszenia.

W czasie rezerwacji interfejsu układy rezerwacji urządzeń, które zgłosiły chęć zajęcia interfejsu pobudzają, każdy swoją, indywidualną szynę zgłoszenia, a także - w razie potrzeby - jedną z dodatkowych szyn o zwiększonym priorytecie i badają stan indywidualnych szyn zgłoszeń urządzeń o wyższych priorytetach oraz stan tych szyn dodatkowych, których priorytet jest wyższy niż priorytet dodatkowej szyny, która została pobudzona przez układ rezerwacji danego urządzenia.

Wykrycie pobudzania szyn o wyższym priorytecie przez układ rezerwacji urządzenia, która zgłosiła chęć rezerwacji interfejsu, powoduje natychmiastowe zdjęcie pobudzeń szyn generowanych przez ten układ. Urządzenie zajmuje interfejs, jeżeli żadna z linii, których stan jest badany przez układ rezerwacji tego urządzenia, nie została pobudzona. Po zakończeniu rezerwacji, w fazie transmisji indywidualne szyny zgłoszeń oraz szyny dodatkowe mogą być wykorzystane do przekazywania adresów lub danych.

Przedstawione rozwiązanie pozwala w prosty sposób sterować dostępem do interfejsu, poprzez zwiększenie szansy uzyskania dostępu do interfejsu w takich przypadkach jak na przykład: konieczność zwiększenia dostępu dla urządzenia wykonującego najważniejsze w danym momencie funkcje ze względu na wagę realizowanego zadania, zwiększenie szansy uzyskania rezerwacji przez urządzenie, które w określonym odcinku czasu nie uzyskało dostępu do interfejsu, czy też zwiększenie priorytetu urządzeń transmisji synchronicznej w momentach krytycznych, grożących zerwaniem transmisji. Ponadto dodatkowe szyny zwiększonego priorytetu mogą być wykorzystywane do zajmowania interfejsu w przypadkach zgłaszania przerw awaryjnych za pośrednictwem interfejsu.

5.3. Naprzemienna zmiana priorytetów.

Priorytety urządzeń odwołujących się do interfejsu mogą być przedstawione na przykład jako kolejne liczby $1, \dots, n$ gdzie n - priorytet najmniej znaczący. Interfejsy z tak wyrażonymi priorytetami posiadają tę właściwość, że urządzenie z ważniejszym priorytetem może nie zezwolić na korzystanie z interfejsu urządzeniom z mniej ważnymi priorytetami. Dla uniknięcia tego, mogą być stosowane interfejsy z naprzemienną zmianą priorytetu.

Liczbom $1, \dots, n$ przypisujemy odpowiednio najważniejszy, \dots , najmniej ważny priorytet lub po zmianie kierunku priorytetu odwrotnie, liczbom $1, \dots, n$ przypisujemy najmniej ważny, \dots , najważniejszy priorytet.

Naprzemienna zmiana priorytetu jest realizowana w interfejsie za pomocą układów: rezerwacji z obserwacją sygnałów priorytetowych.

Interfejs komputera ma w każdym układzie rezerwacji oprócz znanego układu sumy logicznej sygnałów na liniach zgłoszeń, którym w danym momencie przypisywany jest wyższy priorytet, drugi układ sumy logicznej sygnałów na liniach zgłoszeń, którym w danym momencie czasowym przypisywany jest niższy priorytet. Przy rezerwacji interfejsu przez urządzenie uwzględniany jest stan pierwszej lub drugiej sumy logicznej w zależności od tego czy grupie urządzeń dołączonych do wejść pierwszej sumy logicznej, czy grupie urządzeń dołączonych do wejść drugiej sumy logicznej przypisywany jest w danym momencie czasowym wyższy priorytet.

Przedstawione rozwiązanie pozwala kosztem na przykład jednej szyny pobudzonej przez układ sterujący w ściśle określony sposób sterować czasowo kierunkiem priorytetów urządzeń dołączonych do interfejsu, przez odwracanie tego kierunku, przy czym różne sposoby sterowania pozwalają na uzyskiwanie różnych rozkładów priorytetów w zależności od aktualnych potrzeb i priorytetów zadań realizowanych przez komputer.

5.4. Rotacyjna zmiana priorytetu.

Priorytety urządzeń odwołujących się do interfejsu, przedstawione jako ciąg kolejnych liczb 1, ..., n, gdzie n priorytet najmniej znaczący, mogą być zmieniane przez przełączanie priorytetów wszystkich urządzeń pracujących w interfejsie o taką samą ilość pozycji w ciągu priorytetowym w kierunku wyższych lub niższych priorytetów. Pozwala to przypisać zadany priorytet dowolnemu urządzeniu, odpowiednio przełączając priorytety innych urządzeń.

Można to dokonać w szczególności w interfejsie z rotacyjną zmianą priorytetu w którym są zastosowane układy rezerwacji z obserwacją szyn priorytetowych.

Interfejs posiada, oprócz znanych szyn zgłoszeń, w którym w procesie rezerwacji przypisane są określone priorytety i znanych układów rezerwacji dla każdego urządzenia, które może się do interfejsu odwoływać, w każdym układzie rezerwacji sterowany układ komutujący, który zapewnia możliwość sekwencyjnego połączenia każdej priorytetowej szyny zgłoszenia z wyjściem układu pobudzania szyn zgłoszenia danego urządzenia. W danym momencie czasowym układy komutujące dołączają do jednej szyny zgłoszenia wyjście tylko jednego układu pobudzania szyn zgłoszenia, oraz połączony z szyną zajętości układ sterowania układem komutującym indywidualny, w każdym układzie rezerwacji lub jeden, centralny dla wszystkich układów komutujących, przy czym centralny układ komutujący połączony jest z układami komutującymi szyną sterującą.

Przedstawione rozwiązanie zapewnia przełączanie priorytetów wszystkich urządzeń pracujących w interfejsie o taką samą ilość pozycji w ciągu priorytetowym w kierunku wyższych priorytetów lub niższych. Przy sekwencyjnym przesuwaniu w kierunku wyższych priorytetów, przy każdym przesunięciu o jedną pozycję urządzenie, które miało najwyższy priorytet otrzymuje priorytet najniższy, zaś przy sekwencyjnym przesuwaniu w kierunku niższych priorytetów przy każdym przesunięciu o jedną pozycję urządzenie, które miało najniższy priorytet otrzymuje pozycję o najwyższym priorytecie.

Schemat blokowy interfejsu przedstawiony jest na rysunku 5.1.

Poszczególne priorytetowe szyny zgłoszeń $D_1, D_2, \dots, D_{n-1}, D_n$ połączone są z układami 1 pobudzenia szyn zgłoszeń znajdujących się w każdym, indywidualnym dla urządzenia układzie rezerwacji 2 poprzez układy komutujące 3 tak sterowane przez indywidualne układy sterujące 4, że do wyjścia układu 1 pobudzenia szyn zgłoszeń dołączona jest tylko jedna z priorytetowych szyn zgłoszeń $D_1, D_2, \dots, D_{n-1}, D_n$. Zmiana priorytetu urządzenia następuje w momencie dołączenia do wyjścia układu 1 odpowiadającego danemu urządzeniu innej szyny zgłoszenia. Pod wpływem sygnałów występujących na szynie zajętości interfejsu 5 układy sterujące 4 zmieniają stany układów komutujących 3 przełączając każdy z nich o taką samą ilość pozycji i w tym samym kierunku.

5.5. Adaptacyjna zmiana priorytetu.

Zwiększanie przepustowości interfejsu może być dokonywane przez elastyczne przypisywanie urządzeniom różnych priorytetów.

Można to zapewnić w interfejsach z adaptacyjną zmianą priorytetów. W takich interfejsach mogą być stosowane układy rezerwacji z obserwacją szyn priorytetowych.

Interfejs w komputerze posiada, oprócz znanych szyn zgłoszeń, którym w procesie rezerwacji przypisane są określone priorytety i znanych układów rezerwacji dla każdego urządzenia, które może się do interfejsu odwoływać, w każdym układzie rezerwacji sterowany układ komutujący, który zapewnia możliwość połączenia każdej priorytetowej szyny zgłoszenia danego urządzenia. W danym momencie czasowym układy komutujące dołączają do jednej szyny zgłoszenia wyjścia układu pobudzenia szyny zgłoszenia tylko jednego urządzenia, oraz indywidualny dla każdego układu rezerwacji układ sterowania układem komutującym. Do układu sterowania układem komutującym doprowadzone są sygnały ze wszystkich indywidualnych szyn zgłoszeń oraz sygnał z szyny zajętości interfejsu.

Przedstawione rozwiązanie pozwala na zmianę priorytetu urządzeń odwołujących się do interfejsu poprzez dołączanie układu rezerwacji danego urządzenia do szyny rezerwacji o innym priorytecie, wyższym lub niższym, w zależności od

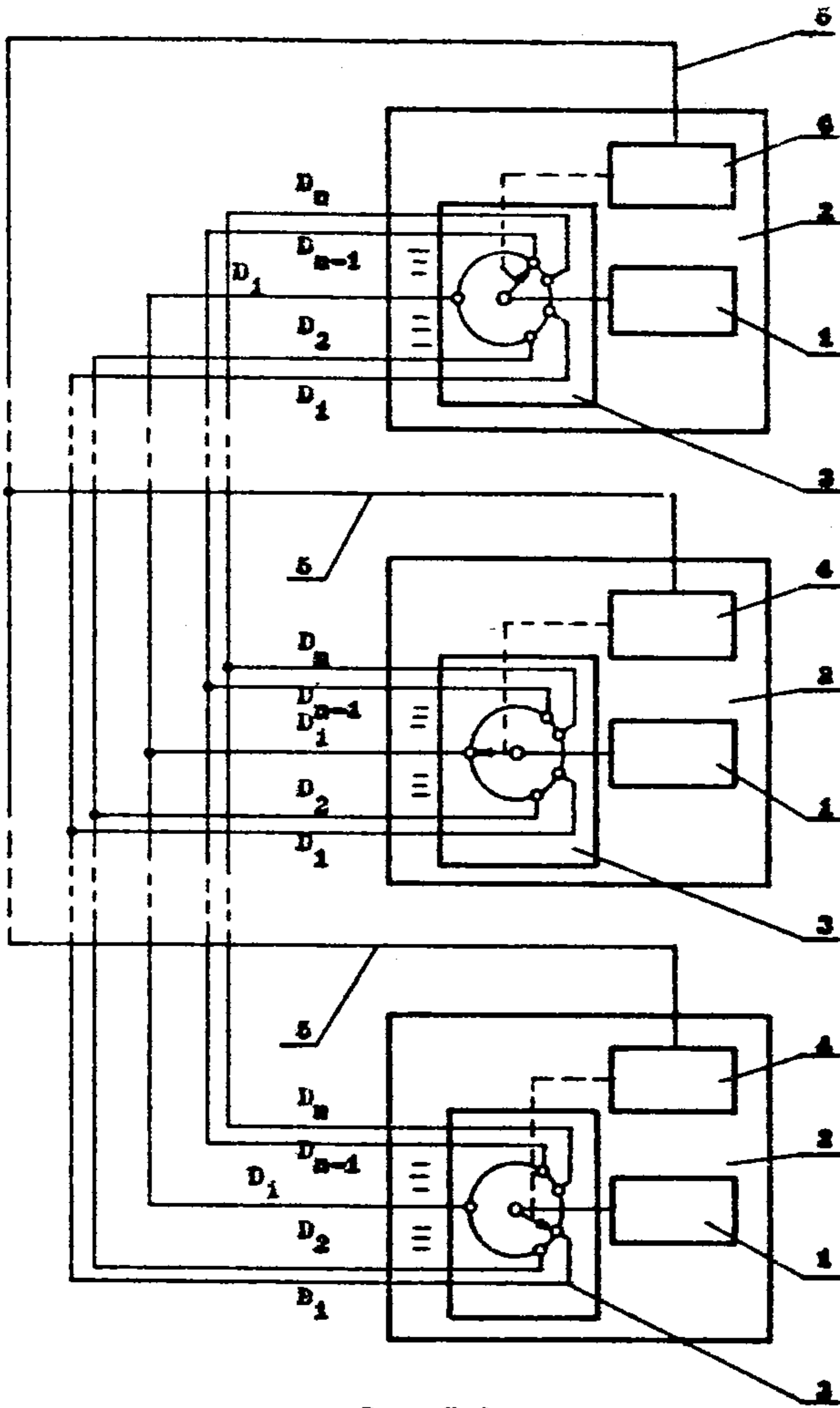


Fig. 5.1.

potrzeb. Zapewnia to na przykład możliwość dołączenia do szyn zgłoszeń o najwyższych priorytetach tych urządzeń, które często korzystają z interfejsu.

Schemat funkcjonalny interfejsu jest przedstawiony na rysunku 5.2.

Poszczególne priorytetowe szyny zgłoszeń $D_1, D_2 \dots D_i \dots D_{n-1}, D_n$ połączone są z układami 1 pobudzające szyn zgłoszeń znajdującymi się w każdym, indywidualnym dla urządzenia układzie rezerwacji 2 poprzez układy komutujące 3 tak sterowane przez indywidualne układy sterujące 4, że do wyjścia każdego układu 1 pobudzenia szyn zgłoszeń dołączona jest tylko jedna z priorytetowych szyn zgłoszeń $D_1, D_2 \dots D_i \dots D_{n-1}, D_n$. W zależności od wycuszonego przez układ sterujący 4 na podstawie analizy stanów priorytetowych szyn zgłoszeń $D_1, D_2 \dots D_i \dots D_{n-1}, D_n$ i stanu szyny zajętości 5, stanu układu komutującego 3, każdemu z urządzeń może być przypisany różny priorytet na etapie rezerwacji interfejsu, określony przez priorytet dołączonej w czasie procesu rezerwacji szyny zgłoszenia do wyjścia układu 1.

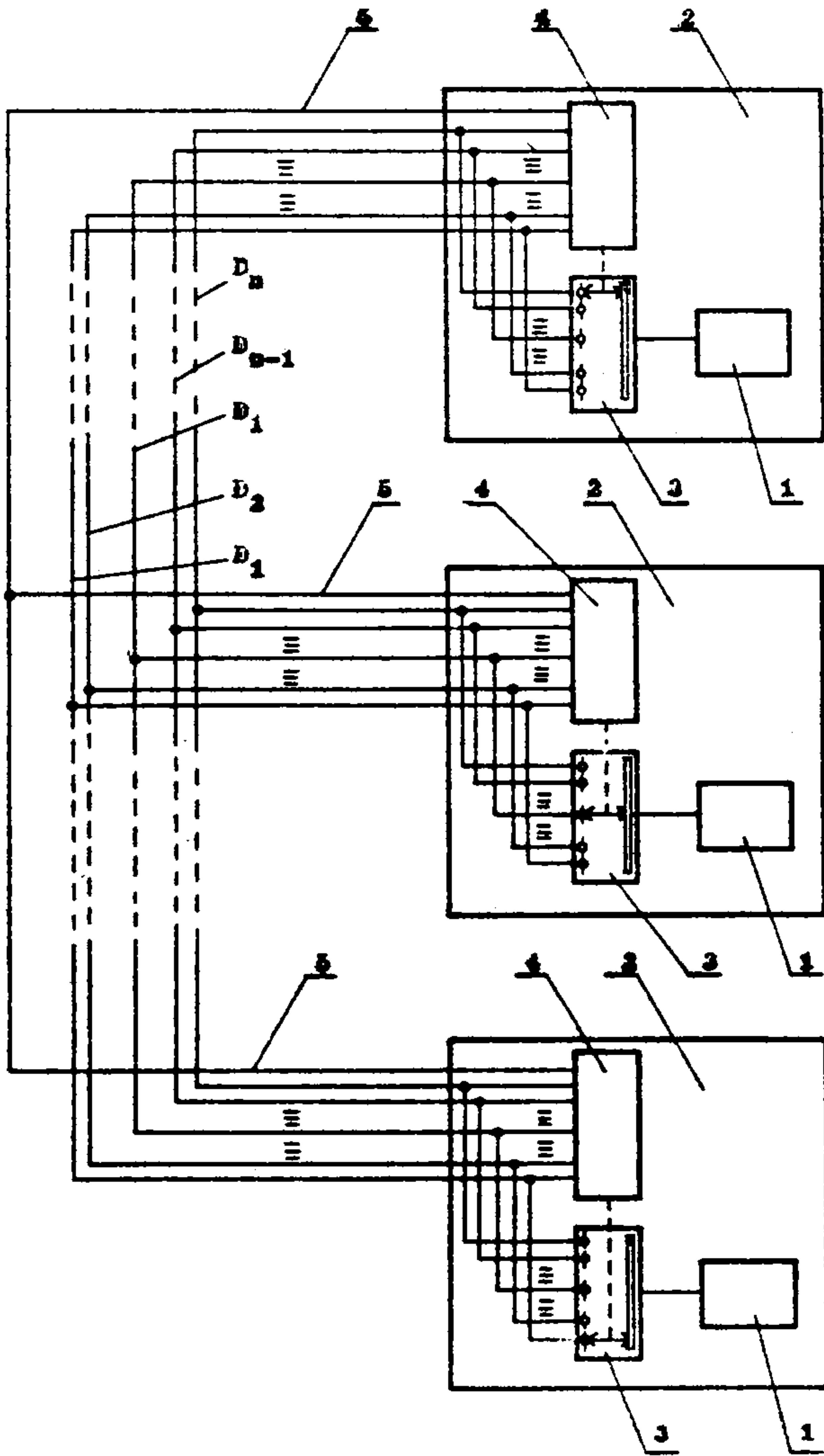


Рис. 5.2.

6. INTERFEJSY KANAŁOWE I URZĄDZENIOWE.

6.1. Podłączenie urządzeń.

Urządzenia bądź pamięci zewnętrzne w systemie komputerowym są podłączane głównie przez jednostki sterujące podłączone do kanału znakowego/programowanego/, multi - pleksowego bądź selektorowego.

W niektórych systemach komputerowych urządzenia dołączone są przez procesory wejścia-wyjścia. W innych systemach minikomputerowych jednostki sterujące są dołączone bezpośrednio do interfejsu systemowego minikomputera.

Zlecenie do urządzenia zewnętrznego jest wysyłane po napotkaniu w programie realizowanym przez komputer rozkazu wymagającego kontaktu z urządzeniem zewnętrznym. Procesor wysyła po interfejsie systemowym odpowiednią instrukcję, będącą odpowiednią kombinacją bitów, która określa warunki i wymagania na współpracę urządzenia zewnętrznego z komputerem. Warunki te i wymagania dotyczą układów znajdujących się w urządzeniach zewnętrznych.

Instrukcja stanowi informację określoną kodem operacji efektywnego rozkazu współpracy z urządzeniem zewnętrznym, który jest pobierany z określonego obszaru pamięci operacyjnej, na przykład z obszaru zajętego przez system operacyjny. Wszystkie rozkazy mogące mieć wpływ na prawidłową pracę komputera, a w szczególności rozkazy do urządzeń zewnętrznych podlegają kontroli. Rozkazy są wysyłane do urządzeń zewnętrznych w zależności od stanu wskaźników określających mod pracy komputera. Decyzja o wysłaniu jest podejmowana w układach procesora. Z reguły w czasie realizacji programu użytkowego komputer jest w stanie uniemożliwiającym wykonywanie rozkazu wejścia-wyjścia, które mogą być wykonane wyłącznie wtedy, gdy komputer realizuje system operacyjny. Nawiązanie współpracy z urządzeniem zewnętrznym od strony programu użytkowego następuje jedynie przez odwołanie się tego programu do systemu operacyjnego, który realizuje rozkaz wejścia-wyjścia. Dołączenie dowolnego urządzenia zewnętrznego do komputera musi być kontrolowane

przez system operacyjny stwarzając konieczność ingerencji w strukturę systemu operacyjnego.

W minikomputerze MERA-400 zastosowano sposób wykonywania rozkazów współpracy z urządzeniami zewnętrznymi polegający na tym, że każda instrukcja współpracy z urządzeniami zewnętrznymi jest przesyłana z ominięciem systemu operacyjnego do urządzenia zewnętrznego wraz z informacją o obszarze pamięci, z którego dany rozkaz pochodzi. Urządzenie zewnętrzne na podstawie tej informacji podejmuje decyzję odnośnie akceptacji instrukcji współpracy.

Dołączenie nowego urządzenia zewnętrznego do komputera nie wymaga kontroli systemu operacyjnego. Taka kontrola może być realizowana przez program użytkowy. Decyzja o tym, czy dane urządzenie jest obsługiwane przez program użytkowy jest podejmowana w jednostce sterującej urządzenia zewnętrznego.

Na rysunku 6.1. jest przedstawiony schemat blokowy komputera realizującego opisany sposób.

Komputer składa się z jednostki centralnej 1 współpracującej przez interfejs systemowy 2 z kanałami 3a i 3, do których poprzez interfejsy kanałowe 4 dołączone są jednostki sterujące urządzeń zewnętrznych 5 i 6. Jednostki sterujące urządzeń zewnętrznych 5 dołączone do kanału 3a mają indywidualne szyny 7 łączące je z kanałem 3a.

Informacja o obszarze pamięci wypracowana w układzie 8 jednostki centralnej 1 jest przekazywana dodatkowymi szynami 9 do kanałów równocześnie z instrukcją współpracy z urządzeniami zewnętrznymi przesyłaną poprzez interfejs.

Informacja ta następnie dochodzi do układów 10 i układów decyzyjnych 11 znajdujących się w jednostkach sterujących 5, gdzie podejmowana jest decyzja odnośnie akceptacji instrukcji współpracy.

Jednostka sterująca 6 nie posiada możliwości odrzucenia instrukcji współpracy z wyjątkiem sytuacji awaryjnych i przyjmuje do realizacji każdą instrukcję, która zostanie skierowana do niej przez jednostkę centralną 1.

Szczególnym przypadkiem realizacji tego sposobu jest komputer, którego pamięć została podzielona na dwa obszary i informację o obszarze pamięci stanowi jeden bit zrany Q w interfejsie systemowym minikomputera MERA-400.

Przykład takiego rozłączenia przedstawia rysunek 6.2.

Pojedyńcza szyna 9 służy do przekazywania jednostkowej informacji o obszarze pamięci pobieranej z przerzutnika 14 układu 8.

Informacja jest przekazywana z jednostki centralnej 1 do kanału 3 i autonomicznych jednostek sterujących urządzeń zewnętrznych 12.

Z kanału 3 poprzez układ 10 informacja o obszarze pamięci szyną 9a jest przekazywana do jednostek sterujących 5 dołączonych do kanału 3.

W układach decyzyjnych 11 jednostek sterujących 5

i układach decyzyjnych 13 autonomicznych jednostek sterujących 12 jest podejmowana decyzja o akceptacji instrukcji współpracy przez daną jednostkę sterującą.

Informacja o obszarze pamięci jest jednym z istotnych warunków

określających stan wyjść dekodera stanu 15.

6.2. Interfejs kanału znakowego minikomputera MERA-400.

6.2.1. Określenie interfejsu znakowego.

Interfejs kanału znakowego minikomputera MERA-400 służy do podłączenia jednostek sterujących do tego kanału i jest dalej zwany interfejsem znakowym.

Poprzez kanał znakowy mogą współpracować urządzenia start-stopowe lub synchroniczne pracujące jedynie z niewielką szybkością przesyłania danych, ponieważ kanał znakowy jest kanałem programowanym umożliwiającym przesyłanie danych pomiędzy rejestrami uniwersalnymi jednostki centralnej, a jednostkami sterującymi urządzeń zewnętrznych. Do kanału znakowego może być dołączone od jednej do ośmiu jednostek sterujących.

W interfejsie znakowym są odzwierciedlone mechanizmy systemowe charakterystyczne dla interfejsu systemowego minikomputera MERA-400:

- wysyłanie 16 bitów informacji zgodnie z parametrami wskazanymi na dodatkowych liniach,
- pobieranie 16 bitów informacji zgodnie z parametrami wskazanymi na dodatkowych liniach,
- zgłoszenie przerwania i pobieranie jego specyfikacji.

Unieszkodliwienie interfejsu znakowego w minikomputerze MERA-400 pokazane na rysunku 6.3.

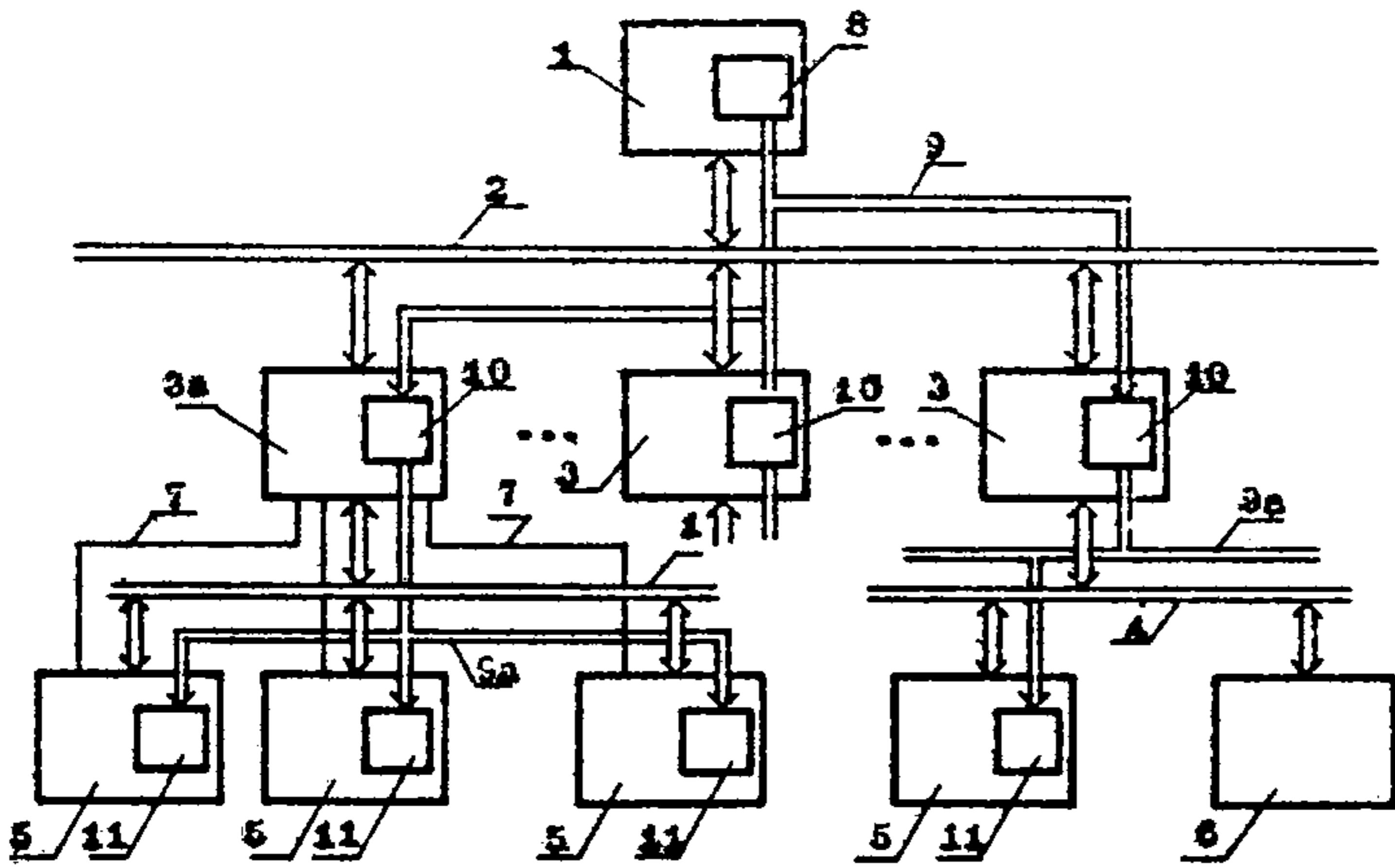


Рис. 6.1.

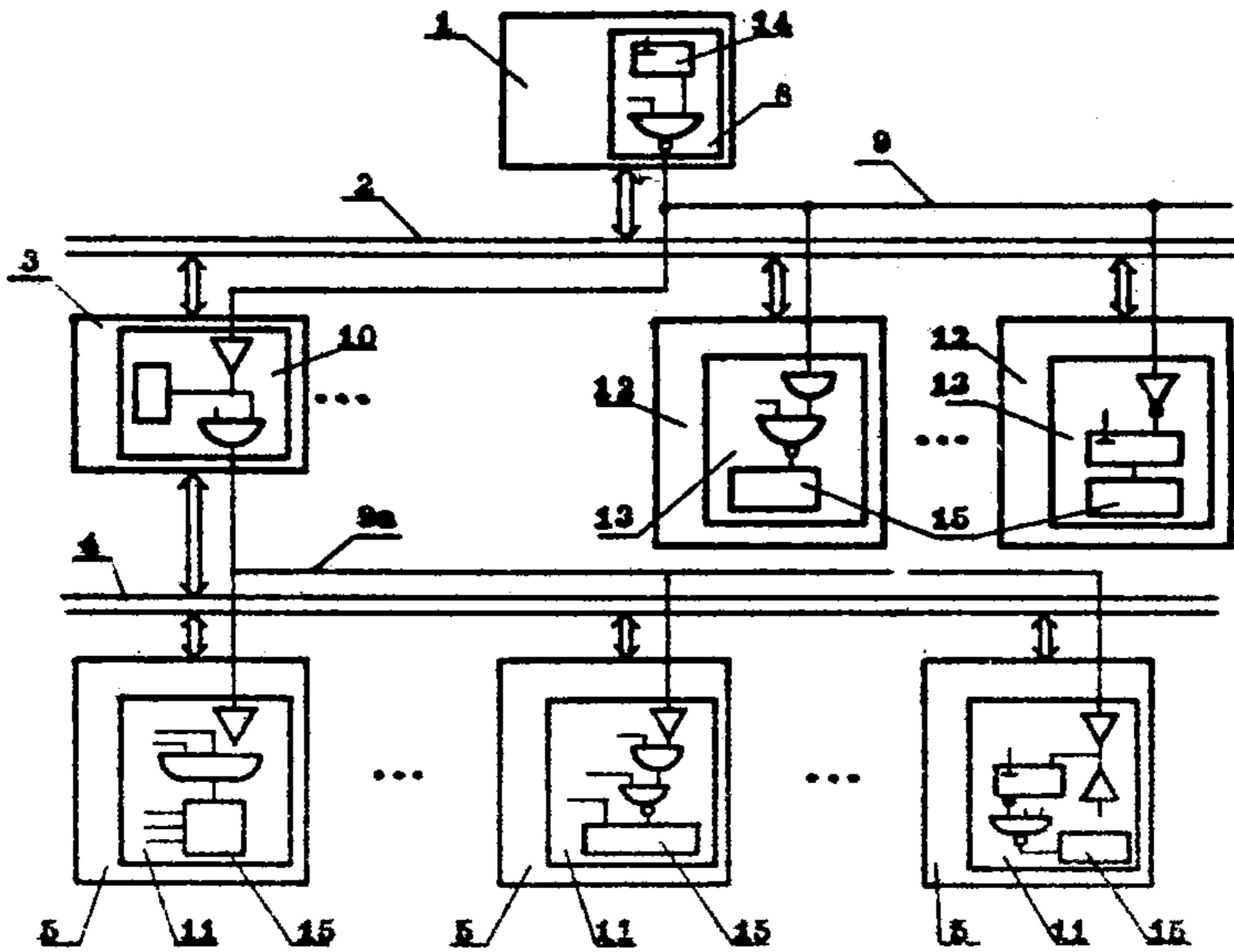
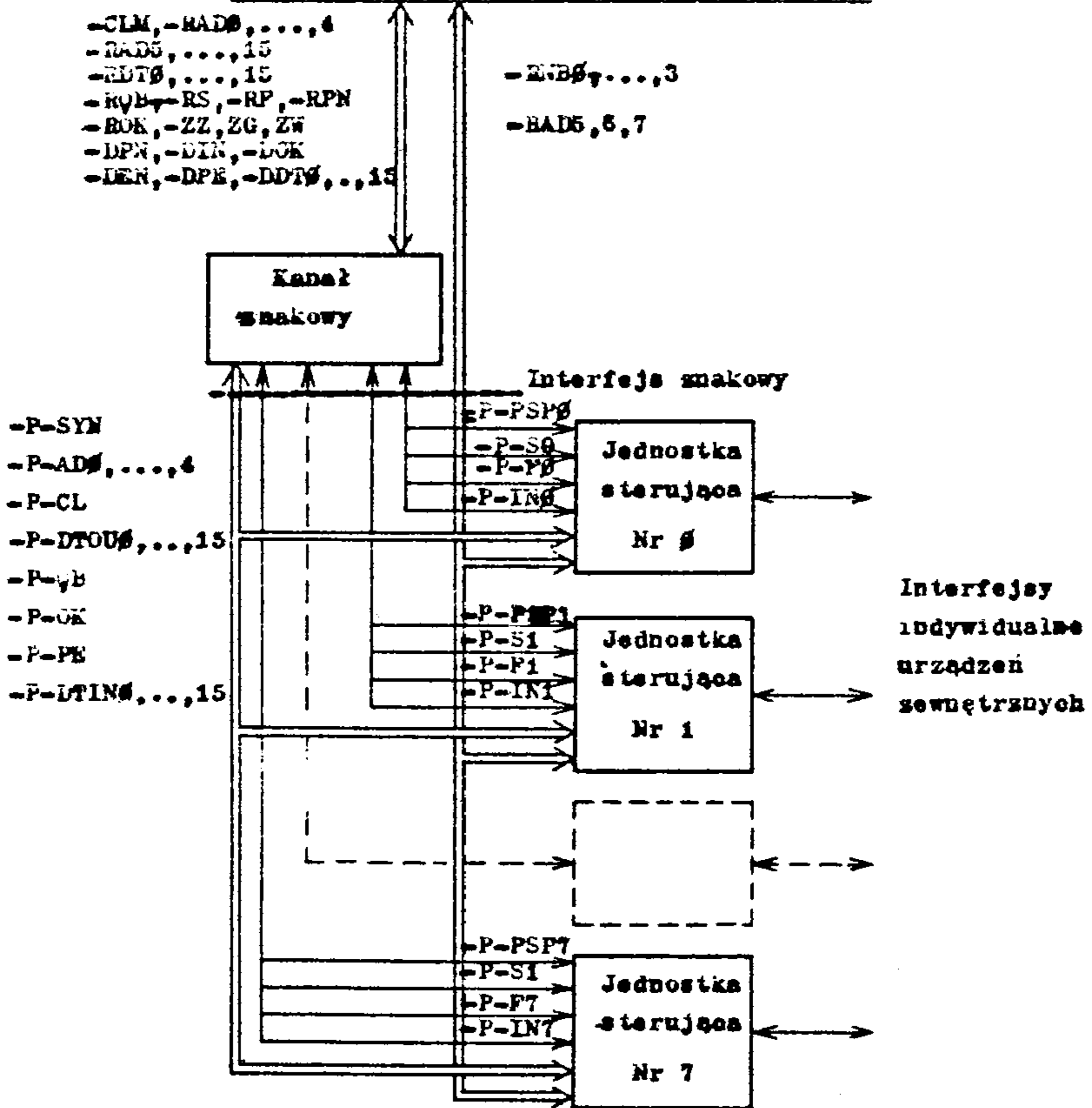


Рис. 6.2.

Interfejs systemowy minikomputera MERA 400



Rys. 6.3. Interfejs znakowy minikomputera MERA 400

Interfejs znakowy posiada następujące właściwości:

1. Zmiana numerów fizycznych jednostek sterujących może być wykonana przez zamianę miejsc pakietów, ponieważ wszystkie sygnały kanału znakowego są jednakowo doprowadzone do wszystkich pozycji jednostek sterujących urządzeń.
2. Doprowadzenie sygnałów Q, NB do jednostki sterującej poprzez interfejs znakowy umożliwia dołączenie urządzeń obsługiwanych poza systemem operacyjnym.
3. Interfejs poza 5 liniami kodu operacji, trzema liniami transmituje rozszerzenie kodu operacji. Pozwala to na zwiększenie kodów operacji wejścia-wyjścia.
4. Procesor jest odciążony od obsługi części przerw, ponieważ zamiast potwierdzenia każdej transmisji może być wysłane przerwanie ponownej gotowości.
5. Istnienie przerwanienia nieaktualnego umożliwia obsługę pozostałych przerw bez badania ich aktualności.
6. Dane mogą być przesyłane 16 liniami, co umożliwia pracę nie tylko znakami.
7. Unifikacja kodów operacji dla wszystkich jednostek sterujących oraz ujednoczenie kodów specyfikacji przerw ułatwia standaryzację obsługi urządzeń.
8. Przerwania w kanale znakowym mają priorytet bezwzględny. Dla uniknięcia zablokowania kanału przez szybkie urządzenie należy umieszczać je w oddzielnym kanale.

6.2.2. Sygnały w interfejsie znakowym.

W interfejsie znakowym występują następujące sygnały:

- P - S - strob operacji przesłania, umożliwiający prawidłowe dekodowanie kodu operacji z linii - P - AD₀, ..., 4, - RAD_{5,6,7}, wskaźnika legalności rozkazu - P-QB, oraz umożliwiający prawidłowe odczytanie informacji z linii - P - DTOUT₀, ..., 15.
- P - F - strob operacji pobrania umożliwiający prawidłowe dekodowanie kodu operacji z linii - P - AD₀, ..., 4, wskaźnika legalności rozkazu - P - QB oraz linii rozszerzenia kodu operacji - RAD 5,6,7.

- P - ADP, ..., 4 - kod operacji przesłania lub pobrania podawany na pięciu liniach.
- RAD 5,6,7 , - rozszerzenie kodu operacji podawane na 3 liniach doprowadzonych do jednostek sterujących z interfejsu systemowego.
- P - DTOU, ..., 15 - dane do jednostki sterującej podawane na szesnastu liniach
- P - DTIN, ..., 15 - dane z jednostki sterującej pobierane z szesnastu linii.
- P - OK - potwierdzenie przyjęcia do wykonania operacji przesłania lub pobrania.
- P - EN - potwierdzenie niwykonania operacji przesłania lub pobrania.
- P - PE - błąd parzystości generowany przy wykryciu błędu parzystości w informacji odebranej z urządzenia.
- P - IN - przerwanie zgłaszane poziomem.
- P - PSP- sygnał zadaną specyfikacji przerwania.
- P - CL - sygnał zezwolenia, wykorzystywany do ustawiania stanu jednostek sterujących.
- P - QB - wskaźnik legalności rozkazu.
- RNBO, ..., 3 - czterobitowy numer bloku pamięci operacyjnej, z którego jest wysyłany rozkaz.
- P - SYNCH - impulsy synchronizacji o częstotliwości powtarzani 3,4 MHz generowane w kanale znakowym i wykorzystywane przez niektóre jednostki sterujące.

6.2.3. Harmonogramy operacji w interfejsie znakowym.

Przy wykonywaniu operacji jednostka sterująca pobiera z linii interfejsu znakowego kod operacji - P - ADP, ..., 4 wskaźnik legalności rozkazu - P - QB oraz ewentualnie rozszerzenie kodu operacji z linii RAD 5,6,7 z pakietu interfejsu systemowego. Po około 150 ns do jednostki sterującej dociera rozkaz z kanału znakowego, w postaci indywidualnego dla danej jednostki strobu rozkazowego - P - S lub - P - F.

Po odebraniu stroju rozkazowego i zdekodowaniu kodu operacji jednostka sterująca sprawdza możliwość wykonania operacji i przygotowuje polecenie do kanału znakowego.

Jednostka sterująca nie odpowiada na rozkaz przypadku niezidentyfikowanego kodu rozkazu, lub gdy urządzenie jest niesprawne.

Ponadto jednostka sterująca sprawdza sygnał - P - QB. Jeśli - P - QB : 0, to rozkaz jest wysyłany z bloku systemowego i powinien być wykonany. Gdy rozkaz jest wysyłany z bloku użytkownika i - P - QB : 1, to porównuje się numer zaszyty w jednostce sterującej z numerem bloku pamięci operacyjnej podawanym na liniach - RN30, ..., 3.

Przyjmowanie rozkazów przesyłanych z określonego bloku umożliwia oprogramowanie niektórych jednostek sterujących poza systemem operacyjnym, zapewniając ochronę przed wzajemną ingerencją programów użytkownika.

Odpowiedzi jednostki sterującej na przesłany rozkaz mogą być następujące:

- sygnał - P - OK, jeżeli rozkaz został przyjęty do wykonania,
- sygnał - P - EN, gdy rozkaz nie może być przyjęty do wykonania, gdyż jednostka sterująca, lub urządzenie są chwilowo zajęte.

Na rysunku 6.4. pokazano harmonogram czasowy operacji przesłania w interfejsie znakowym. Jednostka sterująca odbiera sygnały - P - AD0, ..., 4, - P - QB, - RAD 5,6, - P - S oraz informację z linii - P - DTOU0, ..., 15.

Urządzenia pracujące znakami wykorzystują linie - P - DTOU 8, ..., 15. Czas pobrania informacji z linii - P - DTOU przez jednostkę sterującą nie powinien przekraczać 1500 ns.

Jednostka sterująca generuje sygnał odpowiedzi - P - OK lub - P - EN, powodujący zanik sygnału - P - S, a następnie zanik sygnału odpowiedzi.

Sygnał odpowiedzi powoduje zanik sygnałów na liniach - RAD 5,6, - P - DTOU0, ..., 15.

Sygnały na liniach - P - AD0, ..., 4 nie zmieniają się przez co najmniej 200 ns po zaniku - P - S, aż do wysłania przez procesor następnego rozkazu do danego kanału znakowego.

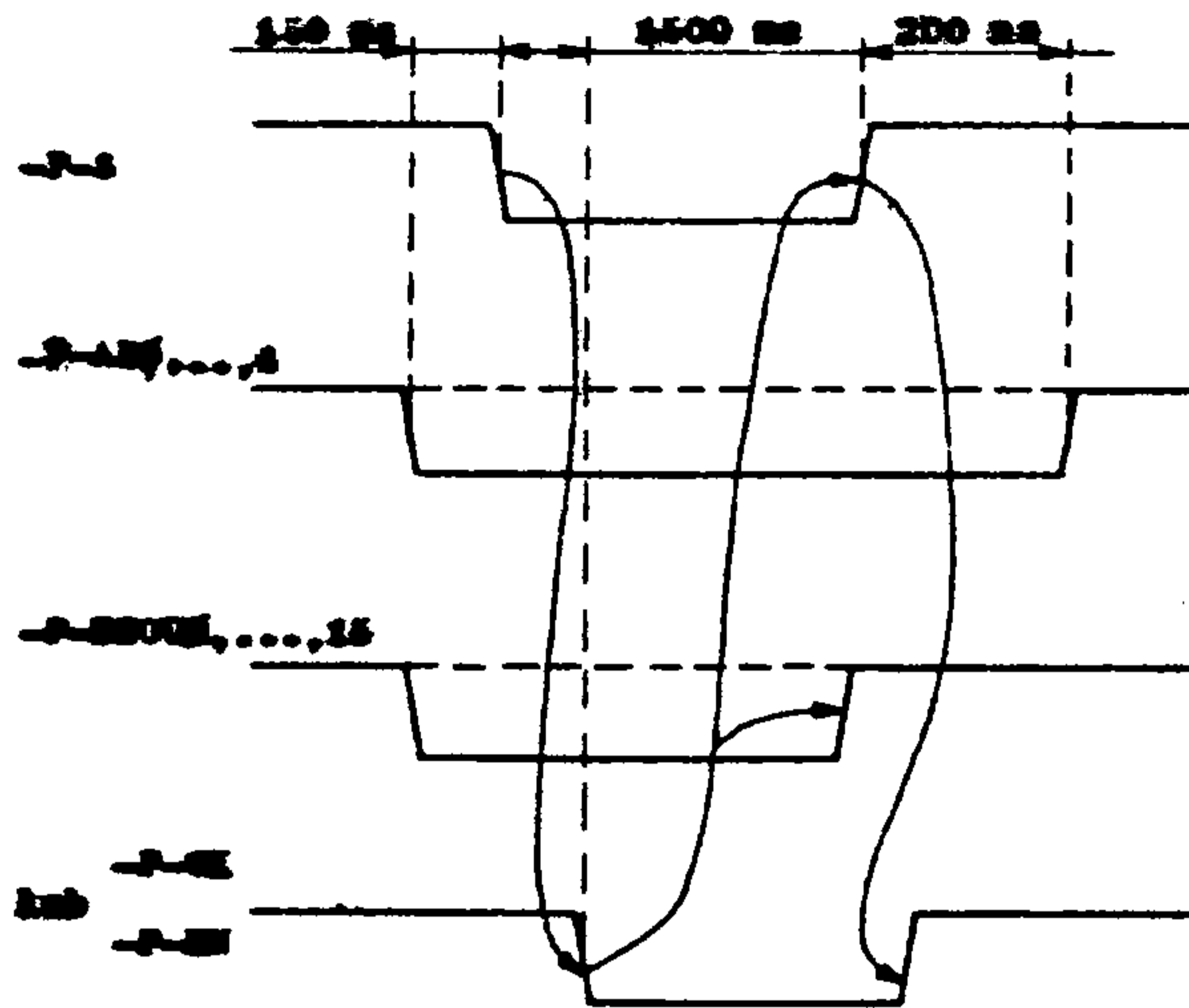


Fig. 6.4. Operacja przesłania

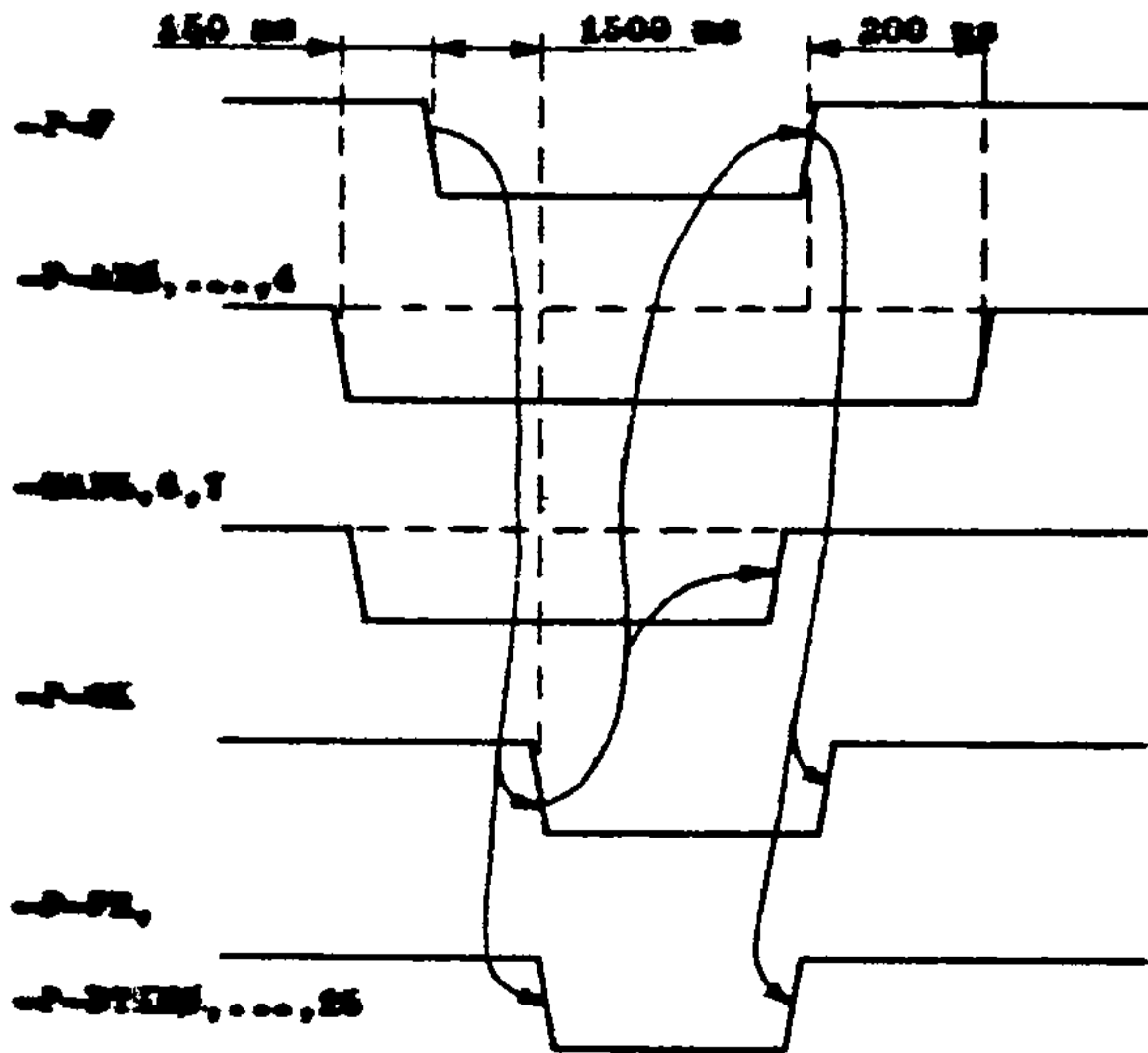


Fig. 6.5. Operacja pobrania maksymalna potwierdzeniem jej wykonania

Na rysunku 6.5 pokazano harmonogram czasowy operacji pobrania zakończonej potwierdzeniem jej wykonania. Jednostka sterująca odbiera sygnały - P - AD \emptyset ,4, - P - QB, - RAD 5,6,7 oraz impuls sterujący - P - F indywidualny dla jednostki sterującej. Po czasie nie przekraczającym 1500 ns jednostka sterująca podaje informację na liniach - P - DTIN \emptyset ,...,15 wraz z odpowiedzią - P - OK.

W przypadku wykrycia błędu parzystości w informacji odebranej z urządzenia, jednostka sterująca generuje sygnał - P - PE wraz z sygnałem - P - OK.

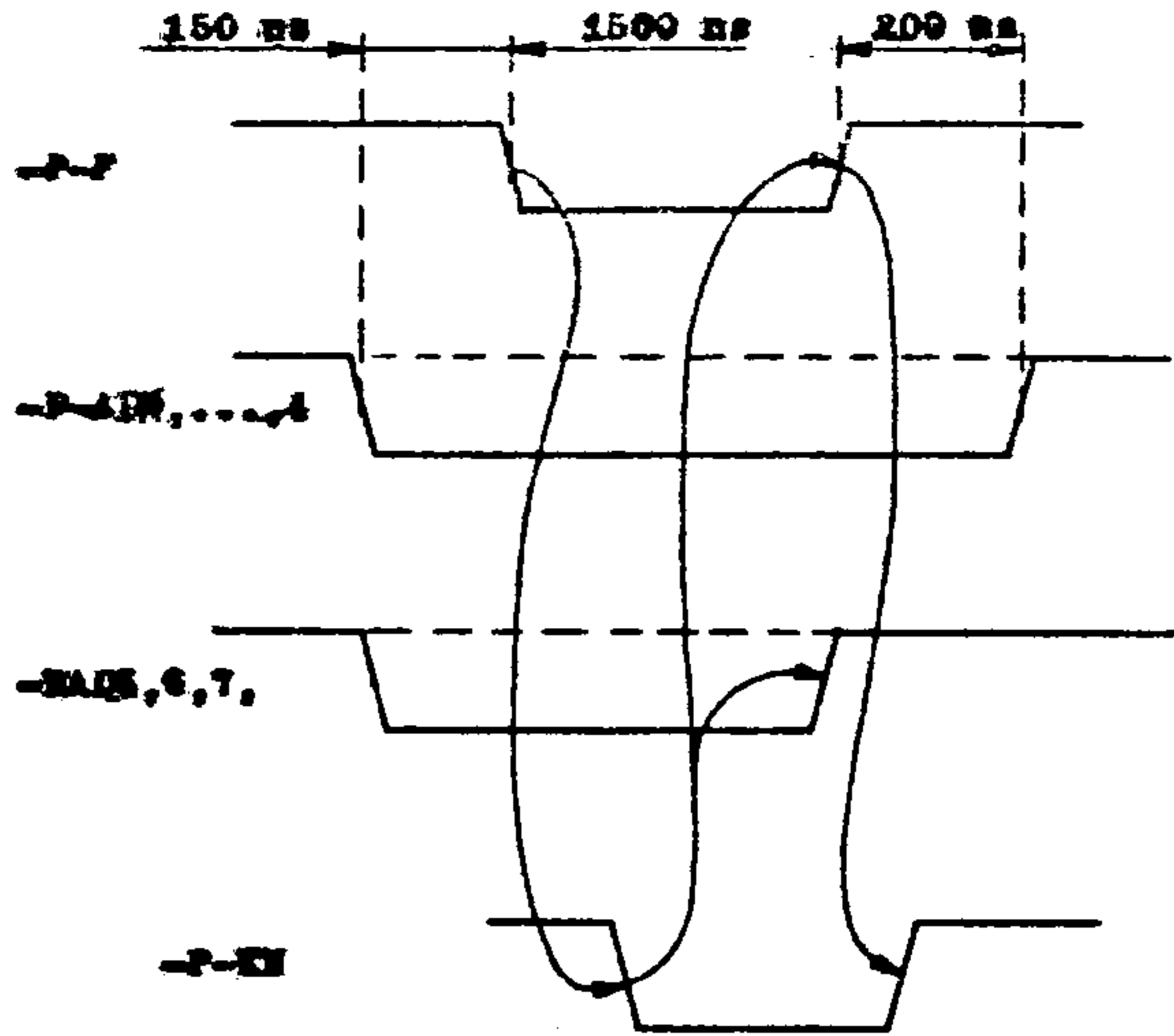
Sygnał - P - OK powoduje zdjęcie sygnałów na liniach - RAD 5,6,7 - P - QB, - P - F. Z kolei zanik sygnału - P - F powoduje zdjęcie sygnałów na liniach - P - DTIN \emptyset ,...,15, - P - PE, - P - OK. Sygnały na liniach - P - AD \emptyset ,...,4 nie zmieniają się przez co najmniej 200 ns po zaniku - P - F, do wysłania przez procesor następnego rozkazu do danego kanału znakowego.

Na rysunku 6.6. pokazano harmonogram czasowy operacji pobrania zakończonej potwierdzeniem jej nierykonania. Jednostka sterująca w tym przypadku nie podaje informacji na liniach - P -DTIN.

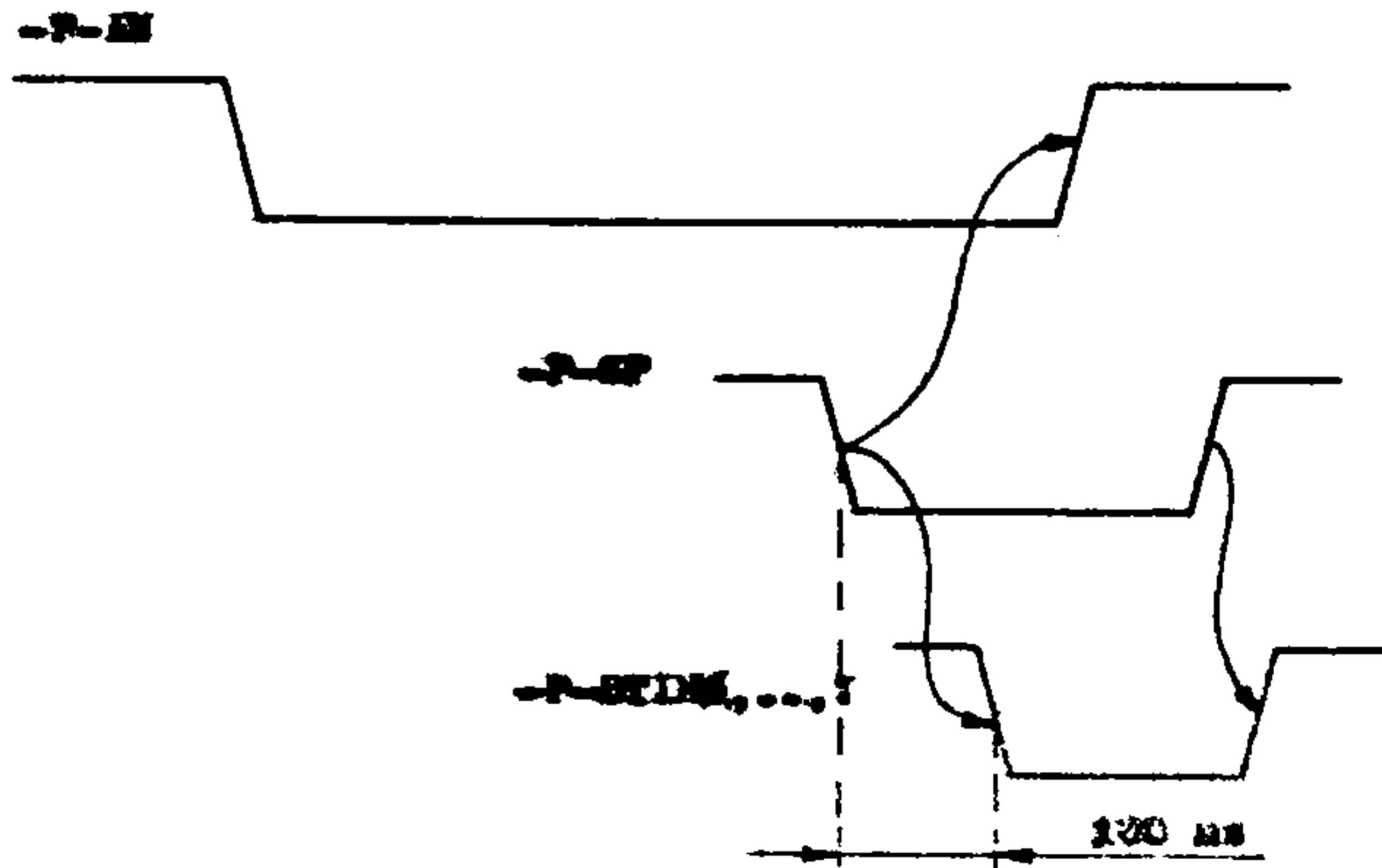
Na rysunku 6.7. pokazano harmonogram czasowy zgłoszenia i obsługi przerwania. Przerwanie jest zgłaszane sygnałem stałoprądotycznym - P - IN indywidualnym dla każdej jednostki sterującej. Kanał znakowy zapytuje o specyfikację przerwania sygnałem - P - PSP i otrzymuje ją na liniach - P - DTIN \emptyset , ...,7.

Indywidualny dla każdej jednostki sterującej sygnał - P - PSP wywołuje zdjęcie sygnału - P - IN.

Specyfikacja przerwania powinna być podana w czasie nieprzekraczającym 100 ns od przyjęcia sygnału - P - SP i zdjęta po jego zaniku.



Rys. 4.5. Operacja pobrania zakońzona potwierdzeniem jej wykonania



Rys. 4.7. Zgłoszenie i obsługa przerwania

6.2.4. Operacje i przerywanie.

Przyjęto następujące kody operacji:

Kod operacji na liniach - P-AD					Strob	Odpowiedź	Treść
0	1	2	3	4			
0	0	1	x	x	P-S		„Steruj”
0	1	0	x	x	P-S	P-OK, P-EN	
0	1	1	x	x	P-S		
1	0	0	x	x	P-S	P-OK	„Zeruj”
1	0	1	x	x	P-S	P-OK, P-EN	„Odłącz”
1	1	0	x	x	P-S	P-OK, P-EN	„Pisz” do urządzenia
1	1	1	x	x	P-S	P-OK, P-EN	„Steruj”
1	0	0	x	x	P-F	P-OK	„Sprawdź” istnienie urządzenia”
1	0	1	x	x	P-F	P-OK, P-EN	„Czytaj” z urządzenia

Operacje „Steruj” służą do przesyłania operacji indywidualnie rozumianych przez urządzenie.

Mogą służyć do ustawiania rodzaju parzystości, wysuru papieru itd.

Operacja „Zeruj” powoduje wyzerowanie jednostki sterującej niezależnie od stanu w jakim się ona znajduje. Jednostka sterująca odpowiada - P - OK.

Operacja „Odłącz” jest przeznaczona do wyłączania jednostki sterującej bez zakłócenia cyklu pracy wykonywanego przez urządzenie.

Operacje „Czytaj” i „Pisz” są wykorzystywane przy transmisji danych z i do urządzenia.

W przypadku konieczności wykonywania większej liczby operacji, kod operacji można rozszerzyć o - P - AD 3,4 oraz - RAD 5,6,7.

Ujednolicone specyfikacje przerwań są następujące:

Kod przerwania na liniach -P-DTIN								Symbol	Treść przerwania
Ø	1	2	3	4	5	6	7		
Ø	Ø	Ø	Ø	Ø	Ø	Ø	Ø	NI	Przerwanie nieaktualne
Ø	Ø	Ø	Ø	Ø	Ø	Ø	1	R	Gotowość
Ø	Ø	Ø	Ø	Ø	Ø	1	Ø	F	Awaria
Ø	Ø	Ø	Ø	Ø	Ø	1	1	OPRQ	Zgłoszenie operatota
Ø	Ø	Ø	Ø	Ø	1	Ø	Ø	W0	Ostrzeżenie
Ø	Ø	Ø	Ø	Ø	1	Ø	1	LCH	Nienadążanie transmisji

- NI - specyfikacja przerwania wysyłania po dezaktualizacji uprzednio zgłoszonego przerwania. Dezaktualizacja przerwania może nastąpić po wysłaniu przez procesor rozkazu zmieniającego stan jednostki sterującej w okresie oczekiwania na obsługę przerwania.
- R - przerwanie gotowości jednostki sterującej do wykonania operacji uprzednio pokwitowanej sygnałem - P-EN.
- F - przerwanie awarii informujące, że dalsza współpraca z urządzeniem jest niemożliwa.
- OPRQ - przerwanie zgłaszane przez operatora.
- W0 - przerwanie informujące o czasowej zdolności urządzenia do pracy kończąca się taśmą perforowaną itd./
- LCH - przerwanie zgłaszane po wykryciu przez jednostkę sterującą nienadążania transmisji.

6.2.5. Automat współpracy kanał - jednostka sterująca.

W kanale znakowym przyjęto założenie, że jednostki sterujące urządzeń zewnętrznych powinny zapewniać określoną i jednakową reakcję na rozkazy wysyłane z procesora, zapytania o przerwanie itd. Każda jednostka sterująca zawiera więc funkcjonalnie jednakowy układ, który przyjęto nazywać automatem współpracy kanał - jednostka sterująca. Takie podejście ułatwia oprogramowanie systemów współpracy jednostek sterujących i urządzeń.

Rysunek 6.8. przedstawia wykres stanów i przejść automatu, natomiast tabela definiuje wybór jednej z odpowiedzi automatu w zależności od jego stanu i rodzaju operacji. Automat posiada następujące stany: W - wyłączony, N - neutralny, E - stan po potwierdzeniu niewykonania operacji sygnałem - P - EN.

W stanie W jednostka sterująca ma zablokowane nadajniki do interfejsu zankowego, co pozwala na prowadzenie czynności serwisowych. Jedynym przerwaniem zgłaszanym w stanie W jest zgłoszenie operatora OPRQ.

W stanach N i E jednostka sterująca jest włączona do systemu i przydzielona do określonego procesora. Przejście ze stanu W do stanu N realizuje operacja skwitowana odpowiedzią -P-OK, natomiast przejście ze stanu W do E - operacja pokwitowana sygnałem -P-EN, Operacje „Odłącz” i „Zeruj” są kwitowane w stanie W odpowiedzią -P-OK, lecz nie zmieniają stanu automatu. Przejście ze stanu N do E ma miejsce po pokwitowaniu operacji sygnałem -P-EN.

W stanie E jest zgłaszane dodatkowe przerwanie R o gotowości do wykonania operacji uprzednio pokwitowanej sygnałem -P-EN.

Zapytanie o przerwanie -P-PSP wyczytuje specyfikację przerwania i powoduje przejście automatu w stan N lub W.

Operacja „Zeruj” jest wykonywana niezależnie od stanu jednostki sterującej i kwitowana sygnałem -P-OK.

Operacja „Sprawdź istnienie urządzenia” nie zmienia stanu jednostki sterującej i jest kmitowana sygnałem -P-OK.

Każda operacja z wyjątkiem operacji „Odłącz” i „Zeruj” powoduje włączenie automatu jednostki sterującej.

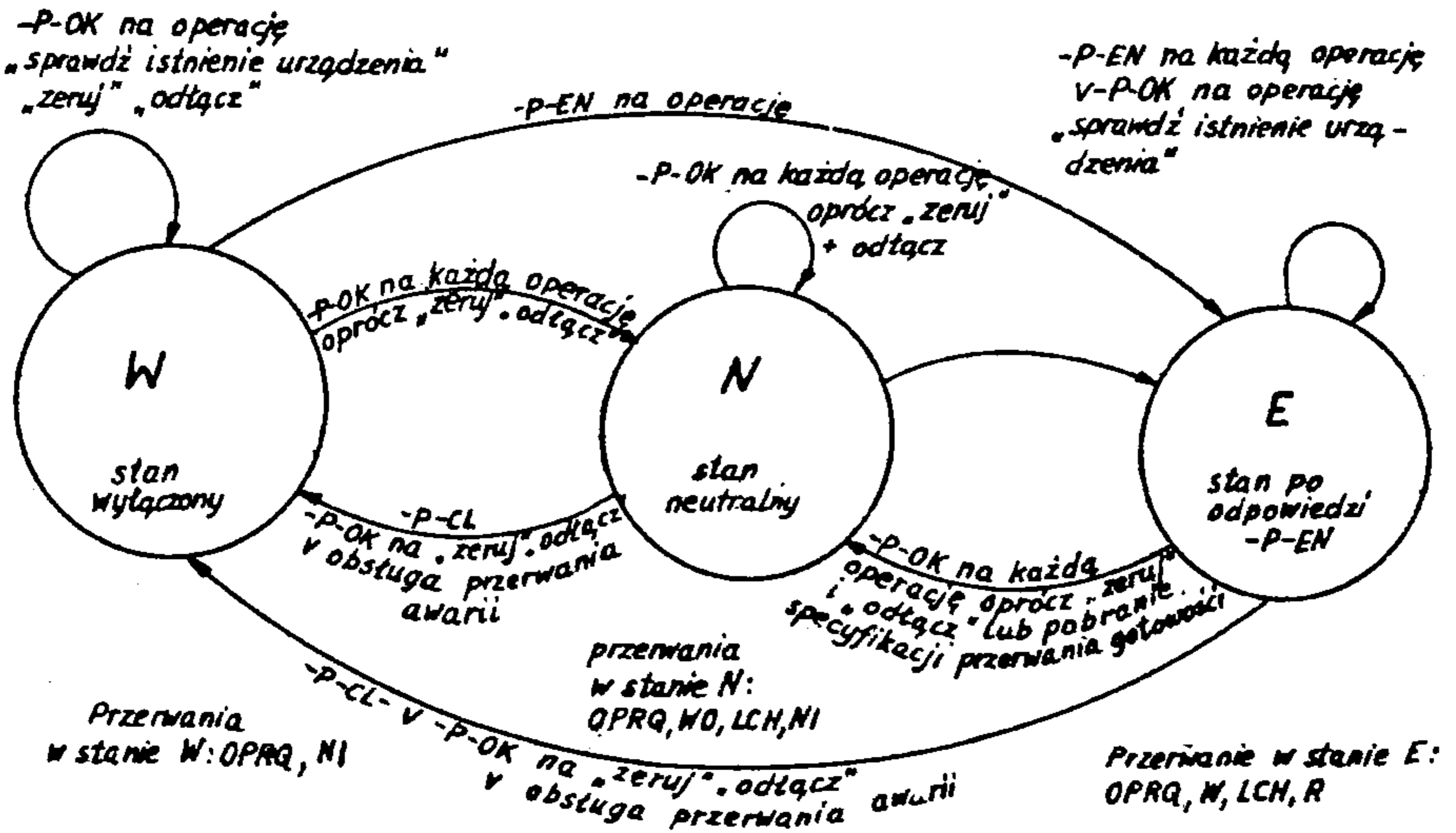


Fig. 6.8. Stany i przejścia automatu współpracy kanał znakowy - jednostka sterująca.

Tabela zestawienie alternatywnych odpowiedzi

-P-OK, -P-EN

Okoliczności przyjęcia operacji	Zgodny warunek -P-QB	Jednostka sterująca w stanie W	Jednostka sterująca w stanie N lub E
Operacje	Jednostka sterująca gotowa do wykonania operacji	Jednostka sterująca niegotowa do wykonania operacji	Jednostka sterująca niegotowa do wykonania operacji
„Piez”	-P-OK	-P-EN	-P-OK
„YCzytaj”	-P-OK	-P-OK	-P-OK
„Sprawdź ietnienie	-P-OK	-P-OK	-P-OK
urządzenie”	-P-OK	-P-OK	-P-OK
„Odłącz”	-P-OK	-P-OK	-P-OK
„Zeruj”	-P-OK	-P-OK	-P-OK
„Steruj”	-P-OK	-P-EN	-P-EN
Brak odpowiedzi	-P-OK	-P-EN	-P-OK

6.3. Interfejs blokowy minikomputera MERA-400

6.3.1. Określenie interfejsu blokowego.

Interfejs blokowy minikomputera MERA-400 jest to zespół linii i sygnałów pomiędzy jednostkami sterującymi szybkich urządzeń pamięciowych a kanałem selektorowym minikomputera, zwanym dalej kanałem pamięciowym.

Jednostki sterujące szybkich urządzeń pamięciowych kontaktują się z resztą systemu za pośrednictwem kanału pamięciowego. Kanał przekazuje do jednostek sterujących rozkazy od procesora i pośredniczy w autonomicznym przekazywaniu informacji z lub do pamięci operacyjnej. Jednostki sterujące zgłaszają do kanału przerwania i wysyłają specyfikację przy obsłudze przerwania. Do kanału pamięciowego może być dołączone do ośmiu pamięci zewnętrznych.

Umiejscowienie interfejsu pamięciowego w minikomputerze MERA-400 pokazano na rysunku 6.9.

W interfejsie pamięciowym podobnie jak w interfejsie znakowym są odzwierciedlone mechanizmy systemowe charakterystyczne dla interfejsu systemowego minikomputera MERA-400.

Są to:

- wysyłanie 16 bitów informacji do jednostki sterującej zgodnie z parametrami ukazanymi na dodatkowych liniach,
- pobieranie 16 bitów informacji zgodnie z parametrami ukazanymi na dodatkowych liniach,
- zgłaszanie przerwania i pobieranie jego specyfikacji.

Dodatkowo w interfejsie blokowym minikomputera MERA-400 występują mechanizmy systemowe związane z wykorzystaniem pola sterującego. Przy projektowaniu kanału pamięciowego przyjęto zasadę, że transmisja bloku informacji jest inicjowana jednym rozkazem, natomiast kanał pamięciowy pobiera dodatkowo parametry charakteryzujące transmisję z wydzielonych miejsc pamięci operacyjnej nazwanych

Interfejsy systemowy mikrokomputera MERA 400

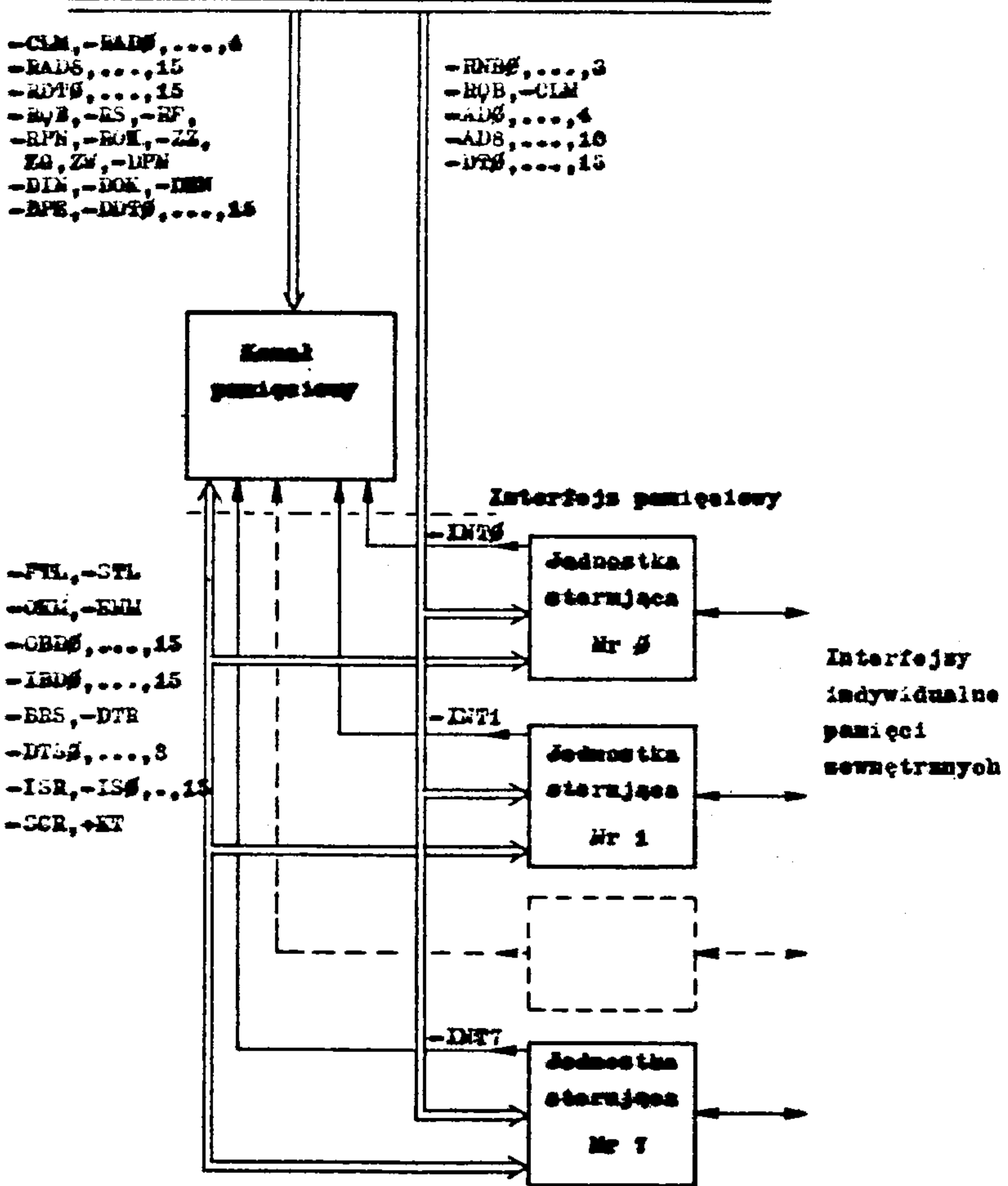


Fig. 4.0. Schematyczne interfejsy pamięciowe w mikrokomputerze MERA 400.

słowa mi pola sterującego lub słowami sterującymi. W rozkazie inicjującym transmisję wsazany jest adres w bloku systemowym minikomputera, skąd kanał pamięciowy pobierze kolejne słowa sterujące.

Ponadto w interfejsie blokowym minikomputera jest odzwierciedlenie mechanizmu automatycznego przesyłania bloku słów między pamięcią zewnętrzną, a pamięcią operacyjną. Dodatkowo w kanale pamięciowym jest wprowadzony rejestr buforowy wykorzystywany przy przesyłaniu bloku danych.

Kanał pamięciowy jest tak skonstruowany, że

- może przyjmować rozkazy od dowolnego z dwu procesorów pracujących w jednym systemie,
- może przekazywać lub pobierać informację z dodatkowego bloku pamięci informacyjnej.

W kanale pamięciowym mogą być realizowane transmisje:

- czytanie informacji z pamięci zewnętrznej i zapisywanie jej do pamięci operacyjnej,
- przepisywanie informacji z pamięci operacyjnej do pamięci zewnętrznej,
- czytanie z porównaniem służące do sprawdzania prawidłowości dokonanego poprzednio zapisu, w trakcie operacji kanał czyta kolejne słowa jednocześnie z pamięci operacyjnej i pamięci zewnętrznej celem ich porównania.

Kanał może prowadzić transmisję w kierunku zwiększających się bądź zmniejszających się adresów w pamięci operacyjnej.

Kanał pamięciowy prowadząc transmisję z jednym urządzeniem, w czasie jej trwania może przyjmować rozkazy nietransmisyjne oraz zgłaszać i obsługiwać przerwania pochodzące z jednostek sterujących.

Kanał pamięciowy realizując operację „Podaj stan kanału” przekazuje do procesora ilość słów nieprzetrasmitowanych w czasie ostatnio prowadzonej transmisji.

Kanał pamięciowy realizując operację „Podaj stan rejestru alokacji” przekazuje do procesora zawartość rejestru alokacji mówiącego o tym, z którym procesorem współpracują poszczególne urządzenia.

6.3.2. Sygnały w interfejsie pamięciowym.

W interfejsie pamięciowym występują następujące sygnały:

- STL - strob operacji przesłania umożliwiający w jednostce sterującej prawidłowe dekodowanie kodu operacji z linii - AD₀,...,4, wskaźnika legalności rozkazu - QB, numeru jednostki sterującej z linii
- AD_{8,9,10} Strob operacji umożliwia prawidłowe odczytanie informacji z linii - OBD₀,..., -OBD 15 bądź informacji pobieranych bezpośrednio z linii - DT₀,...,15.
- FTL - strob operacji pobrania umożliwiający w jednostce sterującej prawidłowe dekodowanie kodu operacji pobieranego z linii
- AD₀,...,4 wskaźnika legalności rozkazu - QB, oraz numeru jednostki sterującej z linii - AD_{8,9,10}.
- AD₀,...,4 - kod operacji przesłania lub pobrania podawany na pięciu liniach.
- AD_{8,9,10} - binarny numer jednostki sterującej pamięci zewnętrznej przekazywany na trzech liniach.
- OBD₀,..., -OBD 15 - dane do jednostki sterującej podawane na szesnastu liniach z bufora kanału pamięciowego.
- IBD₀,..., -IBD15 - dane do bufora kanału pamięciowego podawane na szesnastu liniach z jednostki sterującej.
- DT_{S0} - strob starszego znaku danych podawanych do bufora kanału z jednostki sterującej.
- DT_{S 2} - strob młodszego znaku danych podawanych do bufora kanału z jednostki sterującej.
- BRS - sygnał informujący jednostkę sterującą, że bufor kanału pobrał informację z pamięci operacyjnej lub przesłał informację do pamięci operacyjnej.

- DT0, ..., 15 - sygnały informacji przesyłanej od procesora do jednostki sterującej oraz od jednostki sterującej do procesora.
- INT0, ..., INT7 - sygnały zgłoszenia przerwania.
- IS0, ..., IS5 - sygnały specyfikacji przerwania.
- DTR - sygnał z kanału do jednostek sterujących wyznaczający czas trwania transmisji.
- OKM - potwierdzenia przyjęcia do wykonania operacji przesłania lub pobrania.
- ENM - potwierdzenie nierykonania operacji przesłania lub pobrania z powodu zajętości jednostki sterującej bądź pamięci zewnętrznej.
- ISR - sygnał żądania wysłania przez jednostkę sterującą specyfikacji przerwania.
- SCR - sygnał z kanału pamięciowego żądający awaryjnego zakończenia transmisji przez jednostkę sterującą.
- KT - sygnał z kanału informujący jednostkę sterującą o wykryciu zerowej zawartości licznika długości transmisji kanału.
- QE - wskaźnik legalności rozkazu.
- RNDC, ..., 3 - czterobitowy numer bloku pamięci operacyjnej, z którego jest wysyłany rozkaz.
- CLM - sygnał zerowania wykorzystywany do ustawiania stanu jednostek sterujących.

6.3.3. Realizacja operacji w interfejsie pamięciowym.

Realizacja operacji w interfejsie pamięciowym przebiega podobnie jak i w interfejsie znakowym, choć nie identycznie.

Przy realizacji operacji jednostka sterująca pobiera z linii interfejsu pamięciowego kod operacji -ADD, ..., 4, wskaźnik legalności rozkazu - QE oraz zakodowany sygnałem -AD0, 9, 10 numer jednostki sterującej.

Po odebraniu opóźnionego strobu rozkazowego - STL lub -FTL ta jednostką sterującą, która rozpozna swój numer

przystępuje do wysłania odpowiedzi do kanału.

Jednostka sterująca nie odpowiada na rozkaz w przypadku niezidentyfikowanego kodu rozkazu, lub gdy urządzenie jest niesprawne. Warunkiem wysłania odpowiedzi jest sprawdzenie bitu Q, wykonywane identycznie jak w przypadku kanału znakowego. Umożliwia to oprogramowanie jednostek sterujących w kanale pamięciowym, poza systemem operacyjnym.

Odpowiedzi jednostki sterującej na przesłany rozkaz mogą być następujące:

- sygnał - OKM, jeżeli rozkaz został przyjęty do wykonania,
- sygnał - ENM, gdy rozkaz nie może być przyjęty do wykonania, gdyż jednostka sterująca lub urządzenie są chwilowo zajęte.

Dla rozkazów skierowanych do niektórych urządzeń zewnętrznym jest niemożliwe natychmiastowe sprawdzenie, czy dany rozkaz może być wykonany.

W takich sytuacjach rozkaz winien być kwitowany sygnałem -OKM, a gdy się okaże, że rozkaz nie może być wykonany, to jednostka sterująca powinna zgłosić przerwanie.

Sygnały - OKM, -ENM długości około 150 ns powinny pojawiać się w kilkaset ns po przyjściu strobu rozkazowego. Spełnienie ostatniego warunku wymaga przechowywania niektórych parametrów pamięci zewnętrznej w jednostce sterującej.

Na rysunku 6.10 pokazano harmonogram wykonywania operacji przesłania, gdy jednostka sterująca pobiera informację z linii - DT0, ..., 15.

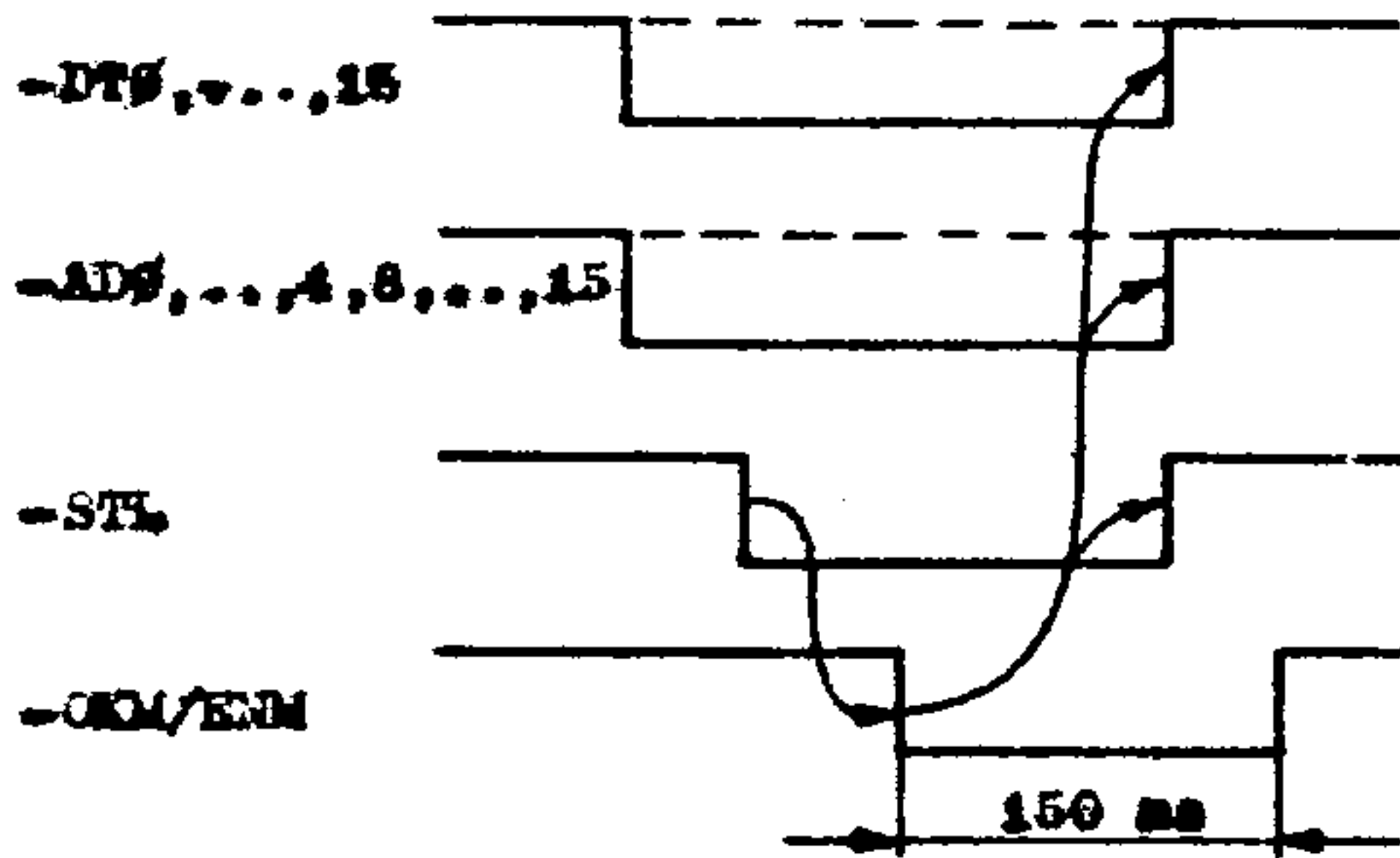
W tym przypadku jednostka sterująca odbiera sygnały

- QB, -AD0, ..., 4, -AD8, 9, 10, - STL oraz informację z linii
- DT0, ..., 15, po czym generuje odpowiedź - OKM lub ENM.

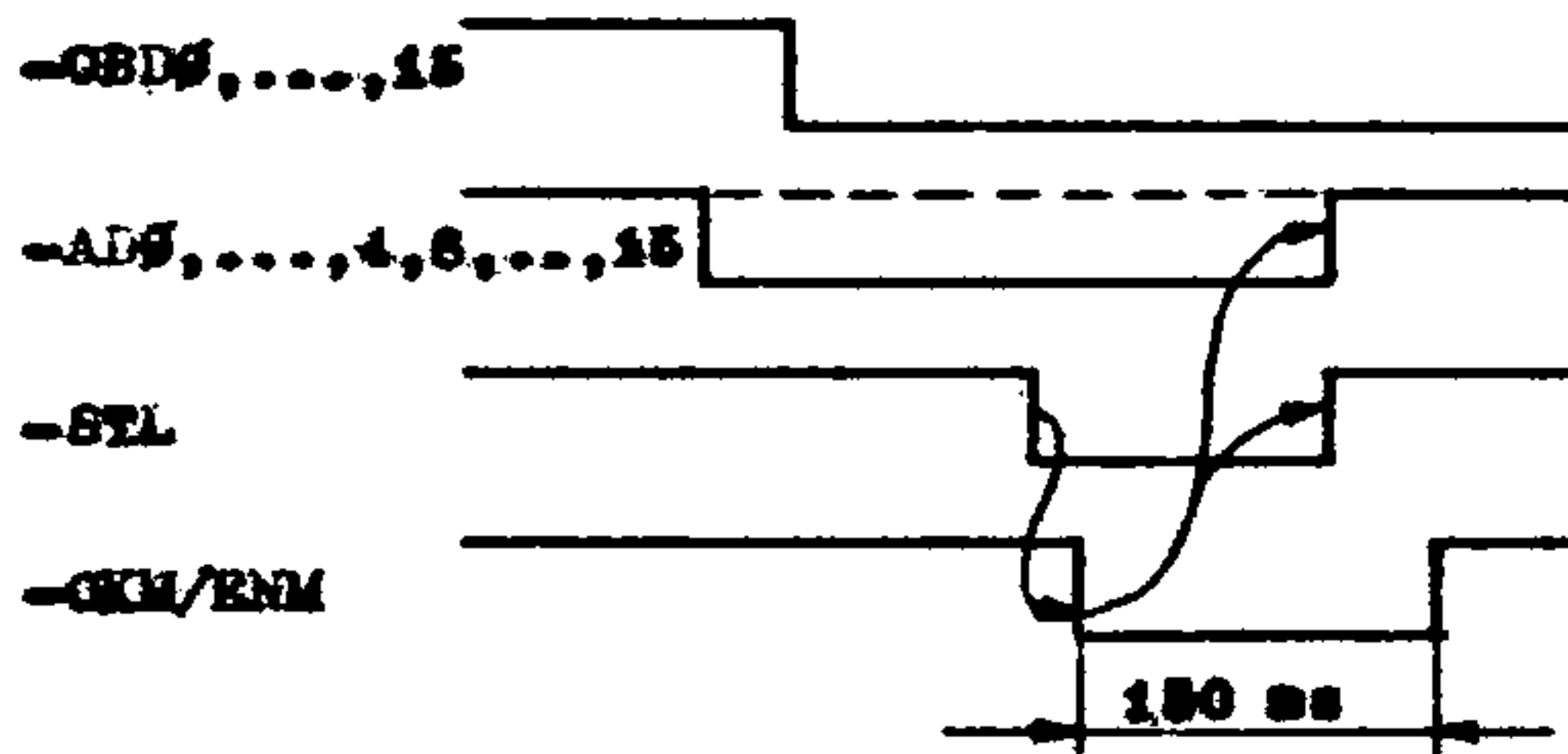
Początek sygnału odpowiedzi powoduje zanik sygnałów już odebranych.

Na rysunku 6.11 pokazano harmonogram operacji przesłania, gdy jednostka sterująca pobiera informację z bufora. W tym przypadku jednostka sterująca odbiera sygnały - QB, -AD0, ..., 4, -AD8, 9, 10, -STL, oraz informację z linii - OBD0, ..., -OBD15, a następnie generuje odpowiedź - OKM lub - ENM.

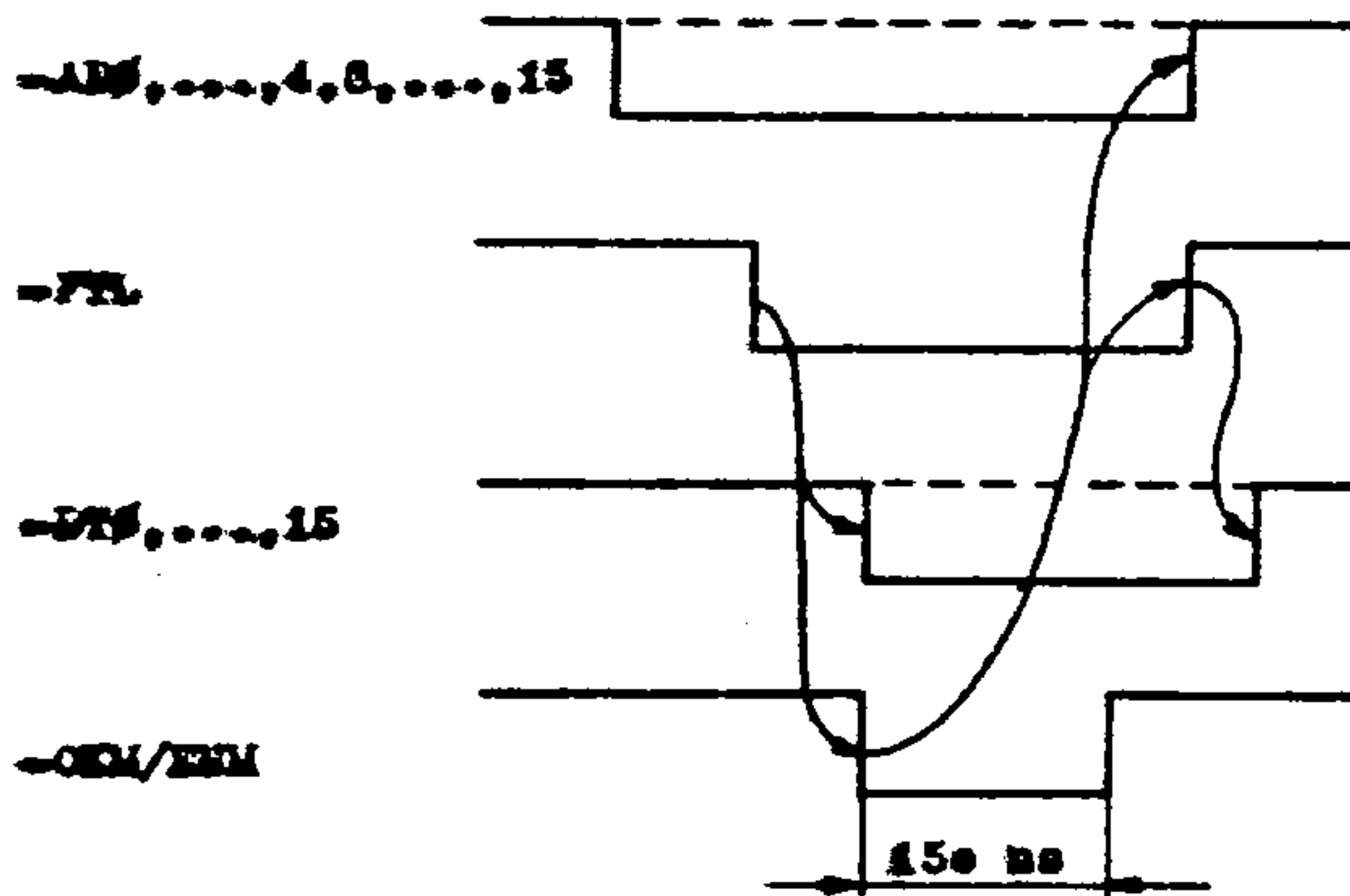
Początek sygnału odpowiedzi powoduje zanik sygnałów już odebranych



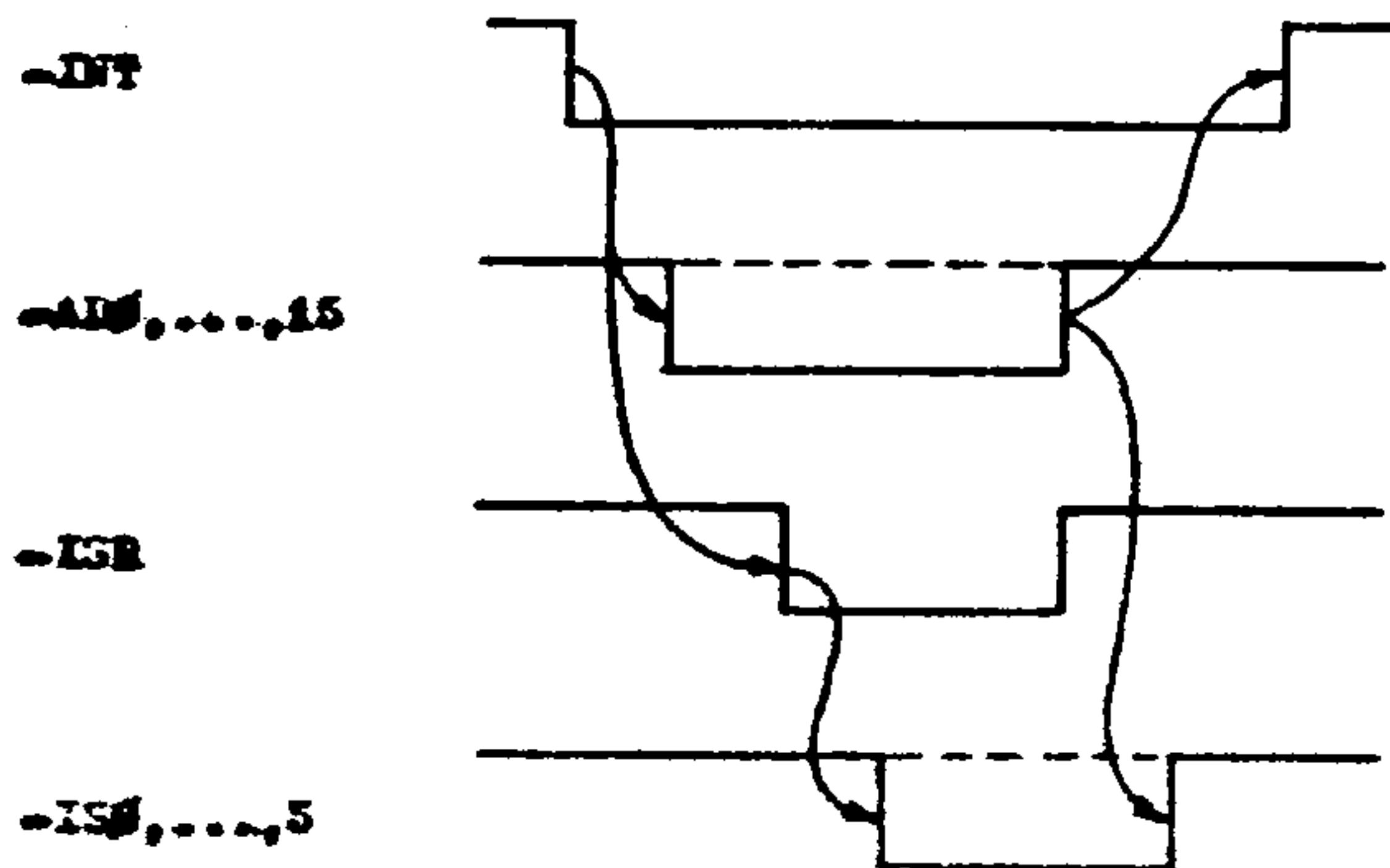
Rys. 5.10. Operacja przesłania z pobraniem przez jednostkę sterującą.



Rys. 5.11. Operacja przesłania z pobraniem przez jednostkę sterującą.



Rys. 6.12. Operacja pobrania.



Rys. 6.13. Ignośnienie przerwania oraz obsługa przerwania.

z wyjątkiem informacji z bufora na liniach - $OB\emptyset, \dots, 15$, która pozostaje w buforze aż do przyjęcia przez kanał innego rozkazu, wymagającego zajęcia rejestru buforowego.

Na rysunku 6.12 pokazano harmonogram operacji pobrania. Jednostka sterująca odbiera sygnały - OB , - $AD\emptyset, \dots, 4$, $AD8, 9, 10$, - FTL .

Jeśli jednostka sterująca odpowiada - ENM to nie przekazuje informacji. W przypadku odpowiedzi - OKM jednostka sterująca podaje informację na linii - $IB\emptyset, \dots, 15$.

Na rysunku 6.13. pokazano harmonogram zgłoszenia i obsługi przerwania. Jednostki sterujące wysyłają do kanału przerwania w postaci poziomów na indywidualnych liniach przypisanych tym jednostkom. Przerwania są zgłaszane niezależnie od innych operacji i zależne są od momentu wystąpienia przyczyny wymagającej przerwania. Sygnał przerwania - INT winien być podtrzymywany aż do zakończenia obsługi przerwania. W momencie obsługi przerwania przez procesor kanał przesyła do jednostki sterującej sygnał - ISR . Wraz z sygnałem zapytania o specyfikację przerwania podawany jest numer jednostki sterującej na liniach - $AD8, 9, 10$.

W momencie zdjęcia przez kanał sygnału - ISR jednostka sterująca powinna zakończyć nadawanie przerwania w czasie nieprzekraczającym 200 ns.

Wraz ze specyfikacją przerwania, jednostka sterująca przesyła na linii - $IS5$ informację o otrzymaniu rozkazu, na który odpowiedziała - ENM na skutek wykonywania innej operacji.

Jeżeli zaistnieje kilka przyczyn przerwania, jednostka sterująca wysyła specyfikację przerwania o najwyższym priorytecie.

6.3.4. Transmisja.

Transmisja jest inicjowana odpowiednim rozkazem przesłanym z procesora do kanału pamięciowego.

Do jednostki sterującej transmisja dociera w postaci strobu - STL z odpowiednim kodem operacji na liniach - $AD\emptyset, \dots, 4$.

Jeżeli jednostka sterująca może rozpocząć transmisję to odpowiada na sygnał - STL sygnałem - OKM .

Z linii - DT0, ..., 15 kanał pobiera adres początku pola sterującego. Zgodnie z tym adresem, kanał rozpoczyna transmisję od pobrania pola sterującego składającego się z pewnej ilości słów w pamięci operacyjnej, bliżej definiujących parametrów transmisji. Ilość słów sterujących zawarte jest w granicach 4, ..., 16 i zależy od typu urządzenia, które ma prowadzić transmisję.

W słowie Nr 1 zawarta jest informacja o charakterze transmisji:

- na bicie 3 zakodowana jest operacja czytania z porównaniem /„1”/ lub bez porównania /„0”/,
- bit 4 wskazuje czy operacja z taśmami pamięciowymi odbywa się do przodu czy do tyłu,
- bit 5 określa czy mamy do czynienia z operacją czytania /„0”/, czy pisania /„1”/.

Bity nie opisane mogą zawierać informacje skierowane do jednostki sterującej.

Ilość słów transmisji jest podana w drugim słowie sterującym. Słowa trzecie aż do przedostatniego są do dyspozycji jednostki sterującej.

W ostatnim słowie pola sterującego znajduje się adres początku transmisji w pamięci operacyjnej wykorzystywany przez kanał.

Pole sterujące znajduje się zawsze w bloku systemowym procesora wysyłającego rozkaz. Transmisja może odbywać się z blokiem systemowym procesora o numerze podanym na pozycji 11 słowa zerowego, lub z dowolnym blokiem użytkowym pamięci operacyjnej.

Gdy po zaakceptowaniu rozkazu transmisji kanał przystępuje do przesyłania kolejnych słów pola sterującego, jednostka sterująca pobiera tylko interesującą ją informację.

Musi jednak potwierdzić sygnałami - DT0, - DT8 odbiór wszystkich słów. Po pobraniu ostatniego słowa pola sterującego kanał wysterowuje linię - DTR i od tego momentu rozpoczyna się właściwa transmisja.

Zliczanie słów transmitowanych jest prowadzone przez kanał.

Przesłanie informacji w obu kierunkach rozpoczyna zawsze kanał sygnałem - BRS. Przy operacji pisania, impuls - BRS powiadamia jednostkę sterującą, że informacja znajduje się na szynach - CS0. Przy operacji czytania impuls - BRS oznacza żądanie przełania

informacji do kanału po szynach - IBD.

Impulsowi - ERS nie towarzyszą żadne adresy, gdyż kanał nie przyjmie rozkazu rozpoczęcia drugiej transmisji przed zakończeniem pierwszej. Po pobraniu lub przekazaniu słowa jednostka sterująca powinna przesłać do kanału oba impulsy - DTS₀ i - DTS₈.

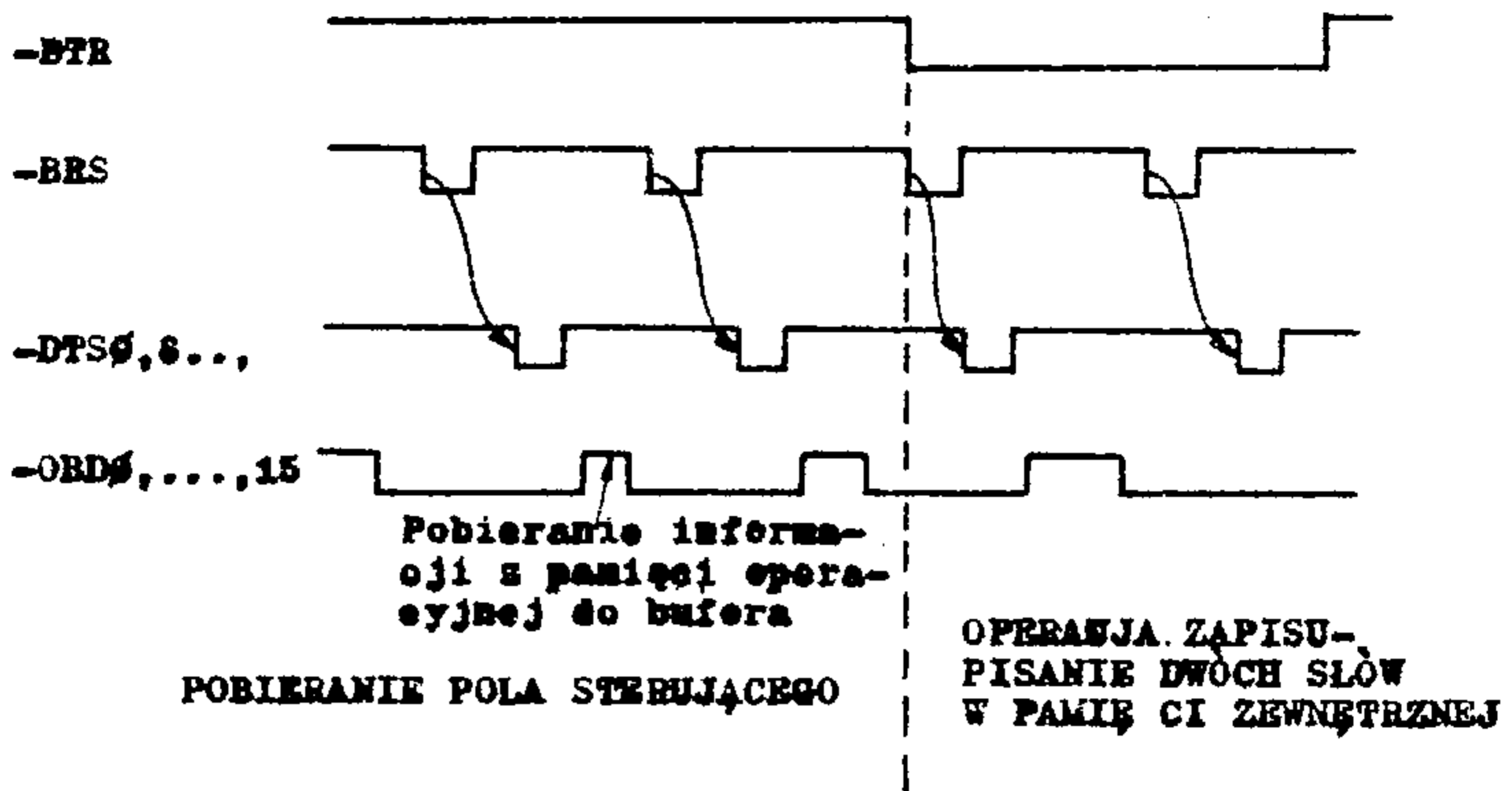
W czasie transmisji jednostka sterująca może pobierać z linii - ODD₀, ..., - ODD₁₅, lub przesyłać do buforu po liniach - IBD₀, ..., - IBD₁₅ pełne słowa lub znaki 8 - bitowe.

Przesłanie lub pobranie bitów 0, ..., 7 jest sygnalizowane impulsem DTS₀, bitów 8, ..., 15 impulsem - DTS₈.

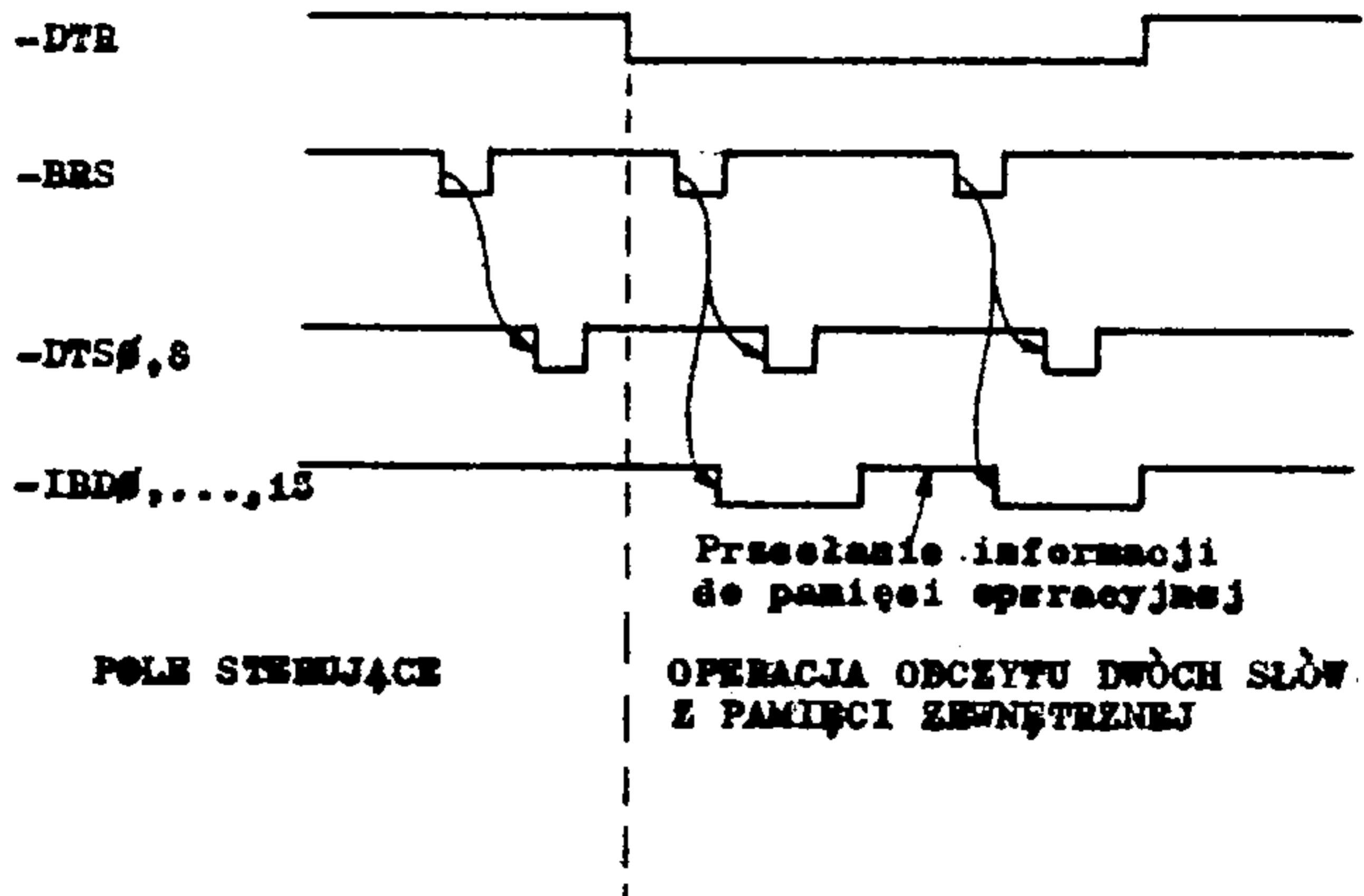
Po zakończeniu transmisji kanał zdejmuje sygnał - DTR i czeka na zgłoszenie przez jednostkę sterującą przerwania z urządzenia. Jednostka sterująca może zakończyć transmisję przed zdjęciem sygnału - DTR przestając przysyłać sygnały -DTS i zgłaszając przerwanie.

Kanał może awaryjnie przerwać transmisję zdejmując sygnał - DTR w przypadku zakłócenia współpracy z pamięcią operacyjną, wykrycia nienadążania transmisji lub błędnego odczytu przy operacji czytania z porównaniem.

Wykresy czasowe transmisji danych dla operacji zapisu przedstawiono na rysunku 6.14, dla operacji odczytu na rysunku 6.15.



Rys. 6.14. Transmisja danych - operacja zapisu.



Rys. 6.15. Transmisja danych - operacja odczytu.

5.3.5. Operacje i przerwania.

Istnieją następujące zastrzeżone kody operacji dla urządzeń pracujących w kanale pamięciowym:

Kod operacji na liniach AD ₀ ,...,AD ₄	Strob	Odpowiedź	Treść
1 0 0 x x	- STL	- OKM	„Zeruj urządzenie”
1 0 0 x x	- FTL	- OKM	„Sprawdź istnienie jednostki sterującej”
1 1 0 x x	- STL	- OKM,-ENM	„Transmisja”
1 1 1 x x	- STL	-OKM,-ENM	„Steruj według linii OBD”
0 0 1 x x	- STL	-OKM,-ENM	„Steruj według linii DT”
0 1 0 x x			
0 1 1 x x			
1 0 1 x x	- FTL	-OKM,ENM	„Podaj stan urządzenia”

Kody specyfikacji przerwania są indywidualne dla poszczególnych urządzeń i definiowane w opisach jednostek sterujących. Zastrzeżone są następujące kody binarne przerwania kanałowych podawanych na liniach ISO,....,4

- 0 0 1 x - nienadążanie transmisji,
- 0 1 0 x - brak odpowiedzi z pamięci operacyjnej,
- 0 1 1 x - błąd porównania przy odczycie,
- 1 0 0 x - błąd w pamięci operacyjnej,
- 0 0 0 0 - błąd w działaniu kanału.

Dodatkowo, wraz ze specyfikacją przerwania, jednostka sterująca przesyła na linie ISO informację o otrzymaniu rozkazu, na który odpowiednio impuls - ENM na skutek wykonania innej operacji.

7. INTERFEJSY URZĄDZENIOWE.

7.1. Interfejsy prostych urządzeń znakowych.

7.1.1. Zasada działania interfejsu.

Urządzenia zewnętrzne pracujące znakami takie jak: czytniki i perforatory taśmy, drukarki podłącza się do minikomputera przez interfejs danego konkretnego urządzenia. Interfejsy urządzeniowe są zunifikowane i różnią się nieznacznie jeden od drugiego.

Wprowadzenie układów dużej skali integracji do jednostek sterujących urządzeń zewnętrznych spowodowało częste podłączanie urządzeń zewnętrznych przez interfejs V24.

Poznanie i zrozumienie interfejsów prostych urządzeń zewnętrznych jest o tyle istotne, że podłączenie urządzeń unikalnych powinno, o ile to jest możliwe być dokonywane przez już opracowane interfejsy i jednostki sterujące.

W interfejsie urządzeniowym są stosowane następujące sygnały:

- AO - ACCEPTOR OPERABLE - „Odbiornik gotowy” - sygnał wskazujący, że odbiornik jest gotowy do przyjęcia danych pod kontrolą sygnału SC i sygnału AC. Brak sygnału świadczy, że odbiornik nie jest gotowy do współpracy ze źródłem i stany pozostałych sygnałów są ignorowane przez źródło. Sygnał AO może się zmieniać ze stanu „0” wtedy, gdy sygnał AC jest w „0”.
- Przekazywane dane są nieważne, gdy sygnał AO zmienia się do „1”, przy stanie „1” sygnału AC. Stan sygnału AC powinien być niezależny od stanu sygnału SO.
- SO - SOURCE OPERABLE - „Zródło gotowe” - sygnał wskazujący, że źródło jest gotowe do przekazywania

danych pod kontrolą sygnałów SC i AC.

Brak sygnału SC wskazuje, że źródło nie jest gotowe do współpracy z odbiornikiem i stany pozostałych sygnałów są ignorowane przez odbiornik. Sygnał SO może zmienić się do stanu „0” wtedy, gdy sygnał SC jest w stanie „0”. Przekazywane dane nie są ważne, gdy sygnał SC zmienia się do „0” przy stanie „1” sygnału SC. Stan logiczny sygnału SO powinien być niezależny od stanu logicznego sygnału AO.

AC - ACCEPTOR CONTROL - „Sterowanie z odbiornika” - sygnał wskazujący, że odbiornik jest gotowy do przyjęcia znaku ze źródła. Brak sygnału AC świadczy, że odbiornik przyjął poprzedni znak o ile taki był, lecz nie jest gotowy do przyjęcia nowego znaku ze źródła. Odbiornik nie może przyjąć danych do czasu zanim wykryje, że sygnał SC jest w stanie „1”. Jeśli odbiornik przyjął znak, to może w dowolnej chwili zmienić stan sygnału AC do stanu „0”. Odbiornik utrzymuje stan „0” sygnału AC do czasu wykrycia stanu „0” sygnału SC, po czym jest gotów do przyjęcia następnego znaku, co jest sygnalizowane przejściem sygnału AC do stanu „1”.

SC - SOURCE CONTROL - „Sterowanie ze źródła” - sygnał wskazujący, że dane przedstawione przez sygnały informacyjne są ważne. Dane te nie są ważne, gdy sygnał SC jest w stanie „0”. Źródło powinno zapierać stan „0” sygnału SC, do czasu wykrycia stanu „1” sygnału AC, po czym dane przedstawione przez sygnały informacyjne są ważne. Jest to sygnalizowane przejściem do stanu „1” sygnału SC. Źródło nie powinno zmieniać danych aż do wykrycia stanu „0” sygnału AC. Źródło może zmienić sygnał SO na „0” w dowolnej chwili, po wykryciu stanu „0” sygnału AC.

PV - PARITY VALID - „Parzystość ważna” - sygnał wskazujący, że jest kontrolowana parzystość przekazywanych danych.

I1 - I8 - INFORMATION 1, ..., 8 - „Informacja 1, ..., 8”
- sygnały poszczególnych bitów informacji przekazywanych równoległe.

7.1.2. Interfejs czytnika CT 2100:

Omówiony interfejs został zastosowany w czytniku CT 2100, przy czym zachowano nazwy sygnałów:

AO - sygnał ogólnej gotowości jednostki sterującej podawanej do czytnika.

SC - sygnał ogólnej gotowości czytnika sumowany w układzie sterowania czytnikiem z sygnałem SC.

AC - sygnał wskazujący, że jednostka sterująca jest gotowa do przyjęcia znaku z czytnika.

Brak sygnału wskazuje, że jednostka sterująca przyjęła poprzedni znak o ile taki był, lecz nie jest gotowa do przyjęcia kolejnego znaku z czytnika.

SC - sygnał wskazujący, że dane na liniach informacyjnych z czytnika są ważne.

KT2 - stan „0” sygnału oznacza brak taśmy papierowej w czytniku

I1, ..., I8 - informacja z czytnika. Stan „0” wskazuje na brak dziurki na danej ścieżce.

Harmonogram sygnałów interfejsu czytnika CT 2100 pokazano na rysunku 7.1.

7.1.3. Interfejs dziurkarki DT 105 S.

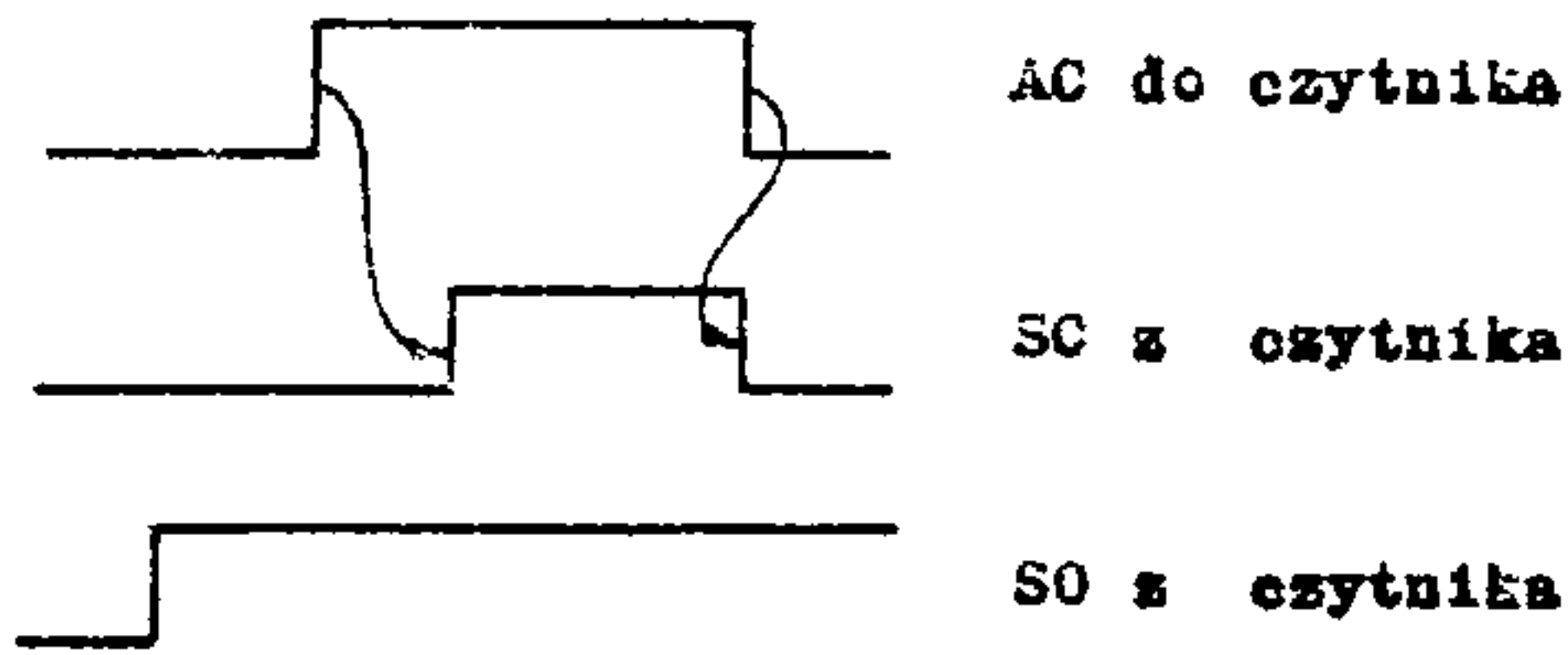
Omówiony interfejs został zastosowany również w dziurkarce taśmy papierowej DT 105 S.

Sygnały interfejsu mają znaczenie następujące:

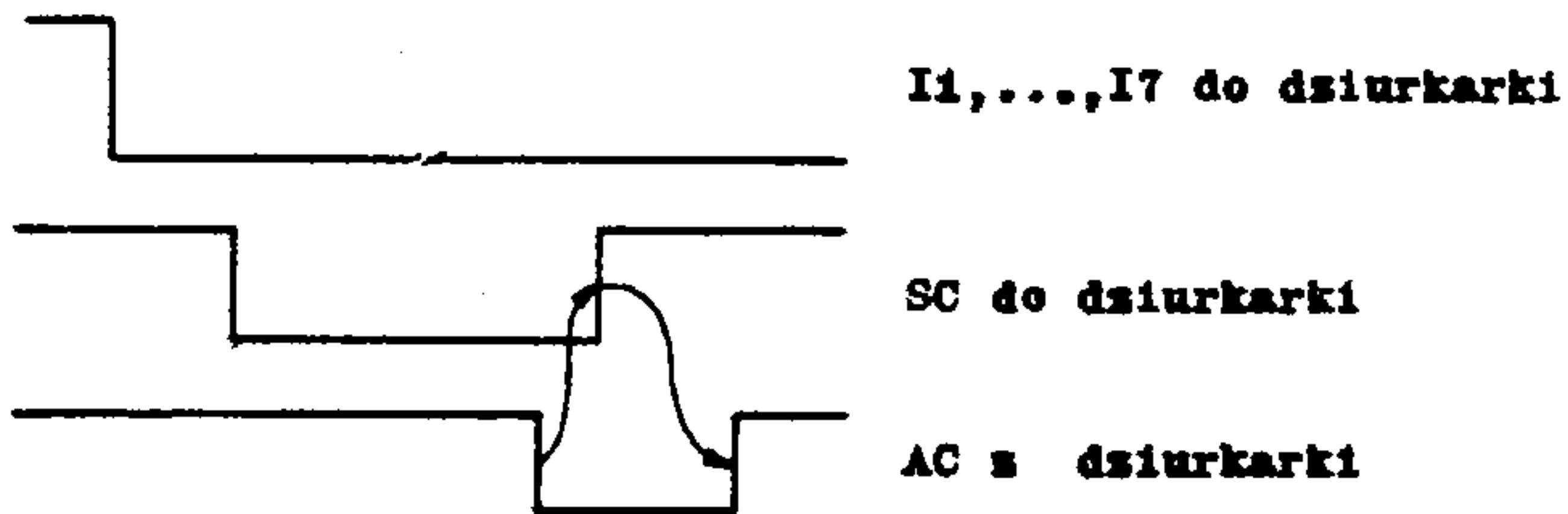
AO - sygnał ogólnej gotowości dziurkarki podawany do jednostki sterującej.

SC - sygnał wskazujący, że dane na liniach informacyjnych z jednostki sterującej są ważne. Sygnał SC przechodzi w stan „0”, gdy dziurkarka wysterowuje linię AC w stan „0”.

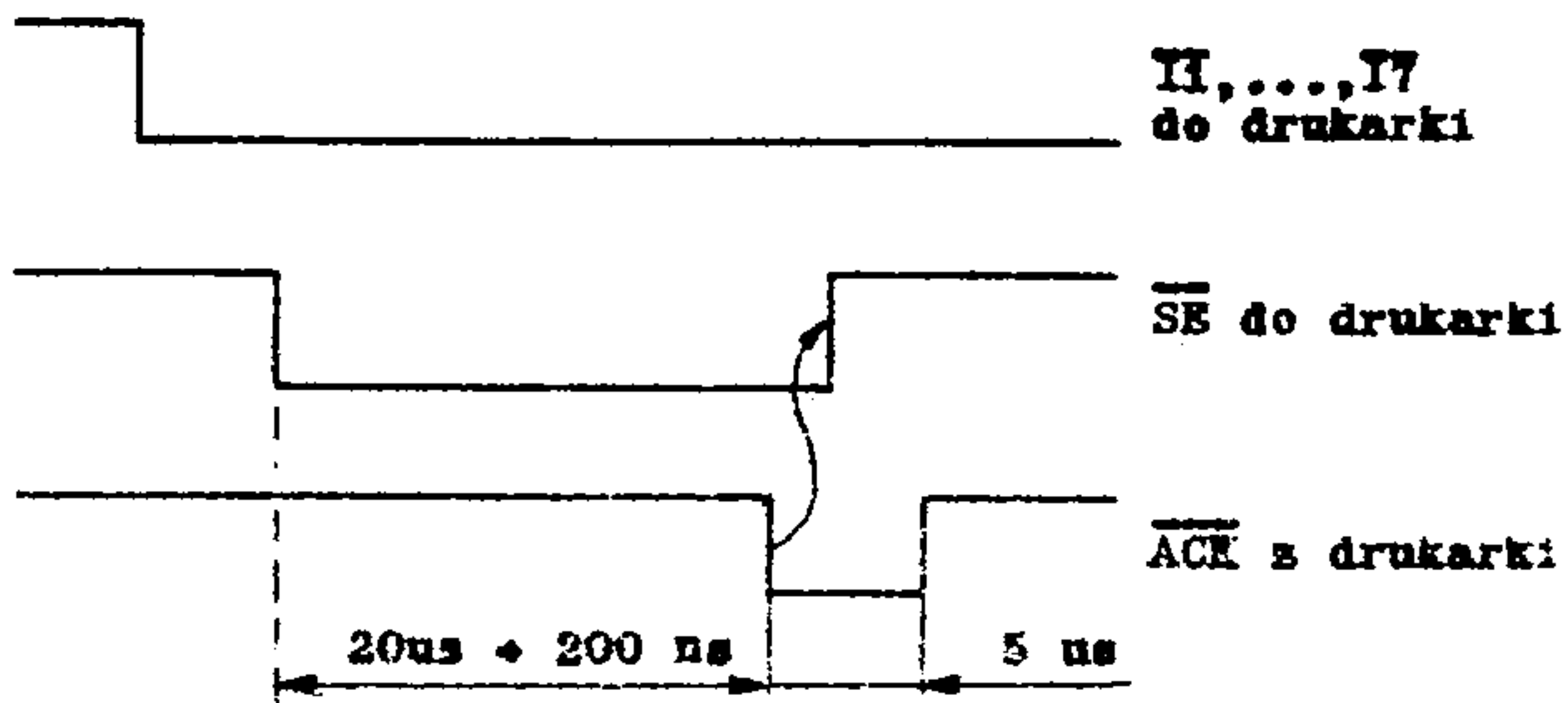
AC - sygnał wskazujący, że dziurkarka jest gotowa do przyjęcia znaku z jednostki sterującej. Brak sygnału AC sygnalizuje, że dziurkarka nie jest gotowa do przyjęcia nowego znaku, ale przyjęła poprzedni, o ile taki był.



Rys. 7.1. Harmonogram interfejsu czytnika CT 2100



Rys. 7.2. Harmonogram interfejsu dziurkarki DT 105 S.



Rys. 7.3. Harmonogram interfejsu drukarki DZM 180.

I1,...,I8 - sygnały informacji przekazywane do dziurkarki.
Stan „0” sygnału wskazuje, że na danej ścieżce
nie powinna być wyperforowana dziurka.

Harmonogram sygnałów interfejsu dziurkarki DT 105S pokazano na
rysunku 7.2.2

7.1.4. Interfejs drukarki DZM 180.

Omówiony interfejs w zasadzie został zastosowany w drukarce DZM
180, lecz sygnały mają inne nazwy i są zanegowane w stosunku
do sygnałów omówionych. Harmonogram sygnałów interfejsu DZM
180 pokazano na rysunku 7.3.

Są to sygnały:

REL SEL - odpowiadający sygnałowi AO - ekwiwalentny stanowi
przycisku ON/OFF na pulpicie drukarki przekazywanemu
do jednostki sterującej.

SE - odpowiadający sygnałowi SC - zezwolenie z jednostki
sterującej na wpisanie kolejnego znaku z linii infor -
macyjnych I1,...,I7 do bufora informacyjnego drukarki.

ACK - odpowiadający sygnałowi AC - pokwitowanie drukarki na
sygnał SE mówiące, że znak z linii informacyjnych został
wpisany do bufora drukarki. Przychodzi po czasie 20 S
do 200 ms od początku sygnału SE i swym przednim zboczem
powoduje zdjęcie sygnału SE przez jednostkę sterującą.
W czasie między początkiem sygnału SE, a końcem sygnału
ACK na liniach I1,...,I8 jest właściwa informacja.

I1,...,I8 - informacja przekazywana do drukarki.

FIN PAP - sygnał z drukarki informujący o końcu papieru.

7.2. Interfejs pamięci dyskowych.

7.2.1. Zasada działania pamięci dyskowej.

Informacja w pamięci dyskowej jest pamiętana na talerzach
pokrytych warstwą magnetyczną. Talerze montuje się na
wspólnej osi jeden nad drugim tworząc kasetę. Informacja
jest zapisywana lub odczytywana za pomocą głowic odczytu -

zapisu poruszających się na wózku, zwanym karetką i wprowadza - nych nad powierzchnię, na której jest zapisywana lub odczytywana informacja. Każdej powierzchni talerza jest przyporządkowana oddzielna głowica. Informację zapisuje się na ścieżce koncentrycznie położonej wzdłuż osi obrotu talerza. Wszystkie ścieżki kasety są ponumerowane, przy czym ścieżka zewnętrzna ma numer 000. Ścieżki o tych samych numerach tworzą cylindry oznaczone numerem ścieżek. Elektroniczne przełączenie głowic umożliwia szybki dostęp do informacji znajdującej się na różnych ścieżkach tego samego cylindra. Odczytanie informacji z innego cylindra wymaga ruchu karетки z głowicami i trwa stosunkowo długo. Informacja na ścieżce jest zapisywana na oddzielnych obszarach zwanych sektorami.

Mimo pewnych różnic w interfejsach pamięci dyskowych posiadają one cechy wspólne, umożliwiające ich łączne omawianie. W szczególności w kraju są stosowane pamięci dyskowe MERA 9425, EC 5052 i EC 5061.

7.2.2. Kable interfejsowe.

Pamięci dyskowe MERA 9425 są połączone kablem łańcuchowo przechodzącym przez cztery pamięci dyskowe i są zasilane napięciem 220V.

Każda pamięć dyskowa EC 5052 jest połączona z jednostką sterującą dwoma wspólnymi kablami oraz jednym kablem indywidualnym. Dla pamięci EC 5061 połączenie następuje przy pomocy trzech wspólnych oraz jednego kabla indywidualnego.

Schemat podłączenia pamięci dyskowych do jednostki sterującej przedstawiono na rysunku 7.4.

7.2.3. Linie adresowe.

Ponieważ jednostka sterująca może prowadzić transmisję jedynie z jedną pamięcią dyskową z wielu do niej podłączonych, większość sygnałów jest przekazywanych liniami wspólnymi dla tych pamięci. Jednostka sterująca adresuje czyli wybiera konkretną pamięć dyskową ^{z której} będzie współpracować.

Adresacja pamięci MERA 9425 jest dokonywana przy pomocy linii interfejsowych:

UNIT SELECT - linie indywidualne do wybrania konkretnej, jednej z 4 pamięci dyskowych dołączonych do jednostki sterującej. Sygnał na linii jest podawany przez cały czas współpracy danej pamięci. Brak sygnału blokuje wysyłanie przez pamięć wszelkich sygnałów z wyjątkiem sygnału SEEK COMPLETE OR SEEK ERROR.

SEEK COMPLETE OR SEEK ERROR - cztery linie indywidualne, sygnał na których wskazuje, że odpowiadająca linii pamięć zakończyła prawidłowo lub błędnie operację szukania.

Przy adresacji pamięci EC 5052, EC 5061 są wykorzystywane linie:

UNIT SELECT - indywidualna linia umożliwiająca wybór logiczny określonej pamięci dyskowej. Adres logiczny pamięci jest ustalony przełącznikami adresowym. Pojawienie się sygnału na jednej z linii pozwala przekazywać sygnały sterowania do i z pamięci.

UNIT SELECTKD - indywidualna linia potwierdzająca połączenie pamięci wybranej sygnałem UNIT SELECTa

ATTENTION - indywidualna linia sygnalizująca pojawienie się jednego z sygnałów SEEK COMPLETE lub SEEK INCOMPLETE oznaczających zakończenie pomyślne lub niepomyślne operacji poszukiwania cylindra. Sygnał na linii jest gaszony rozkazem READ.

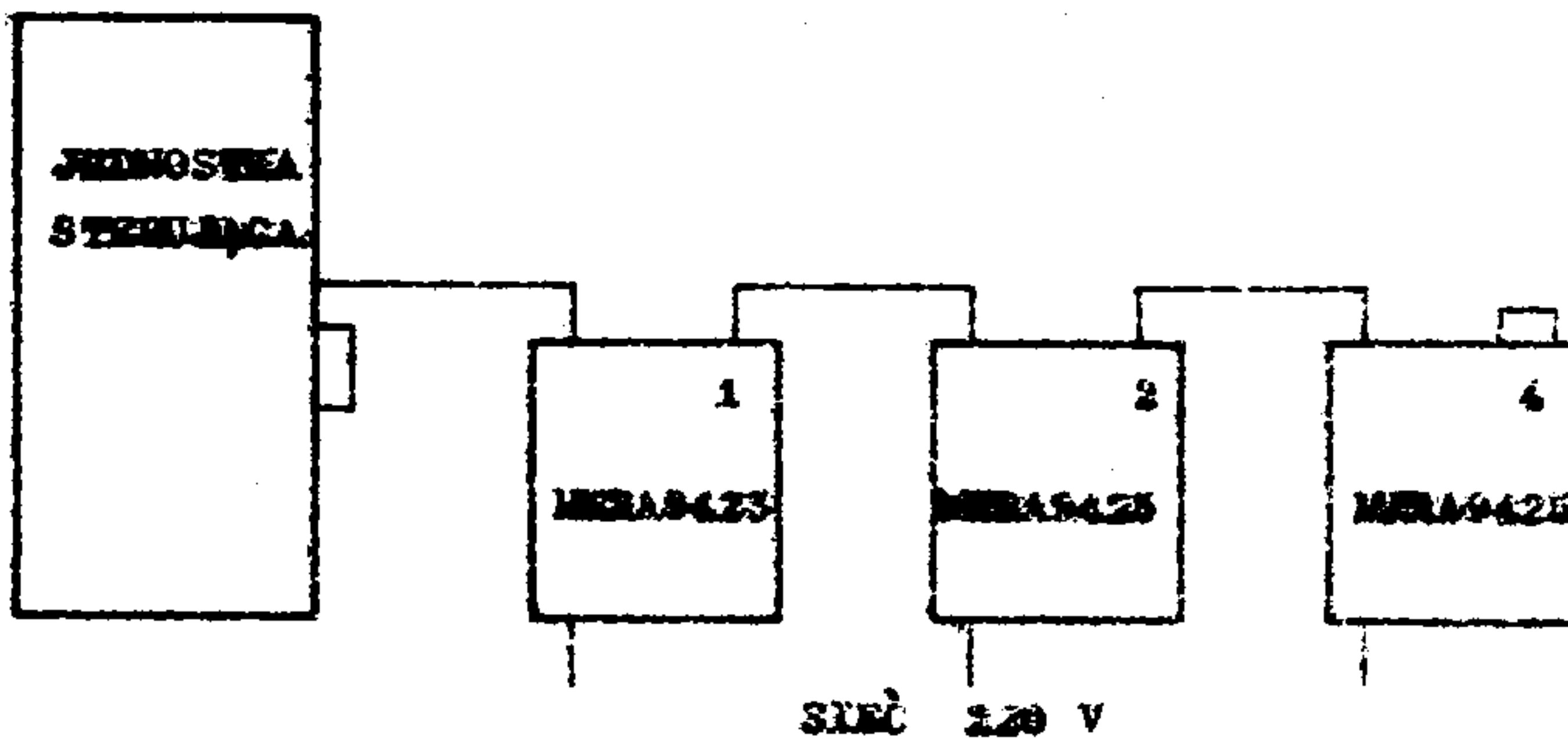
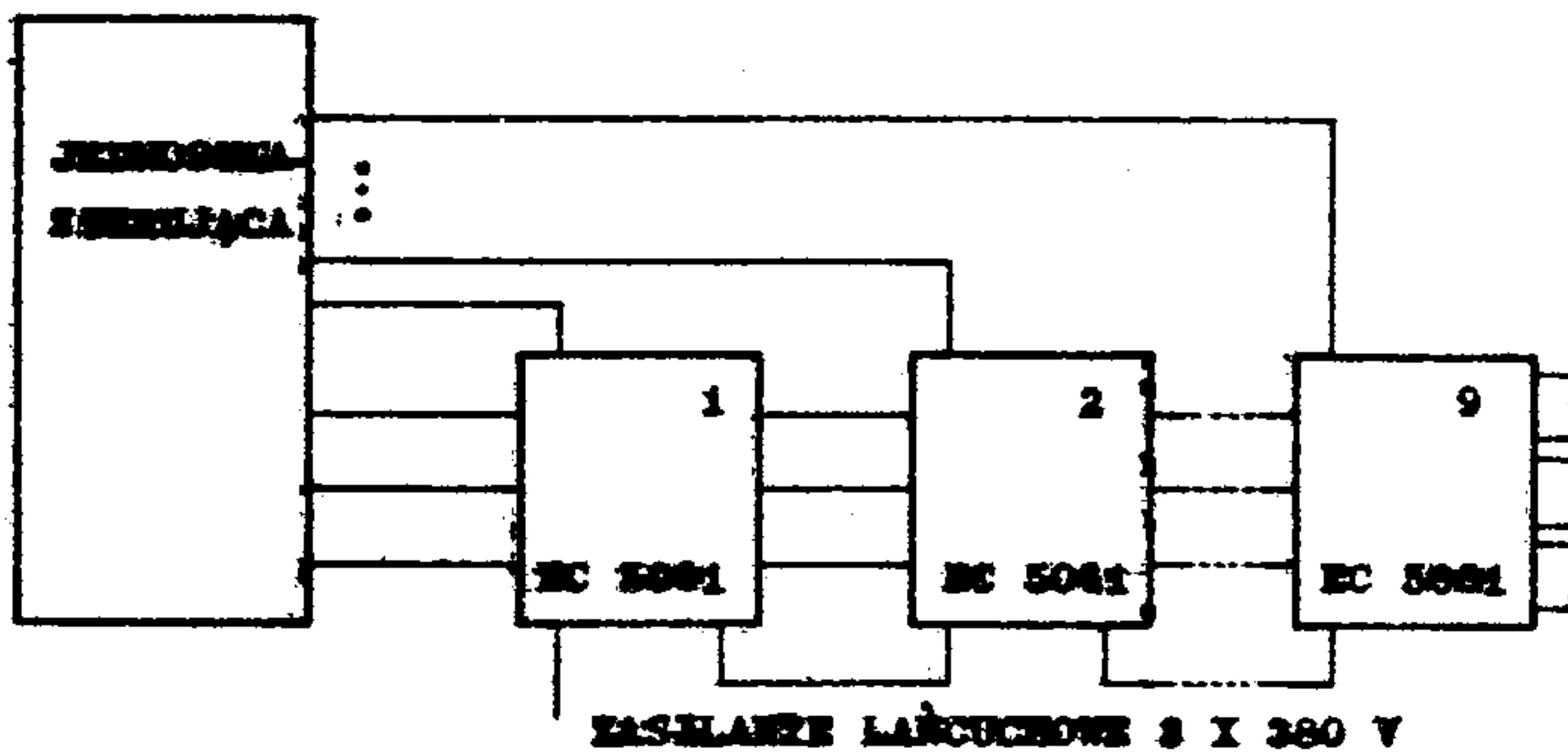
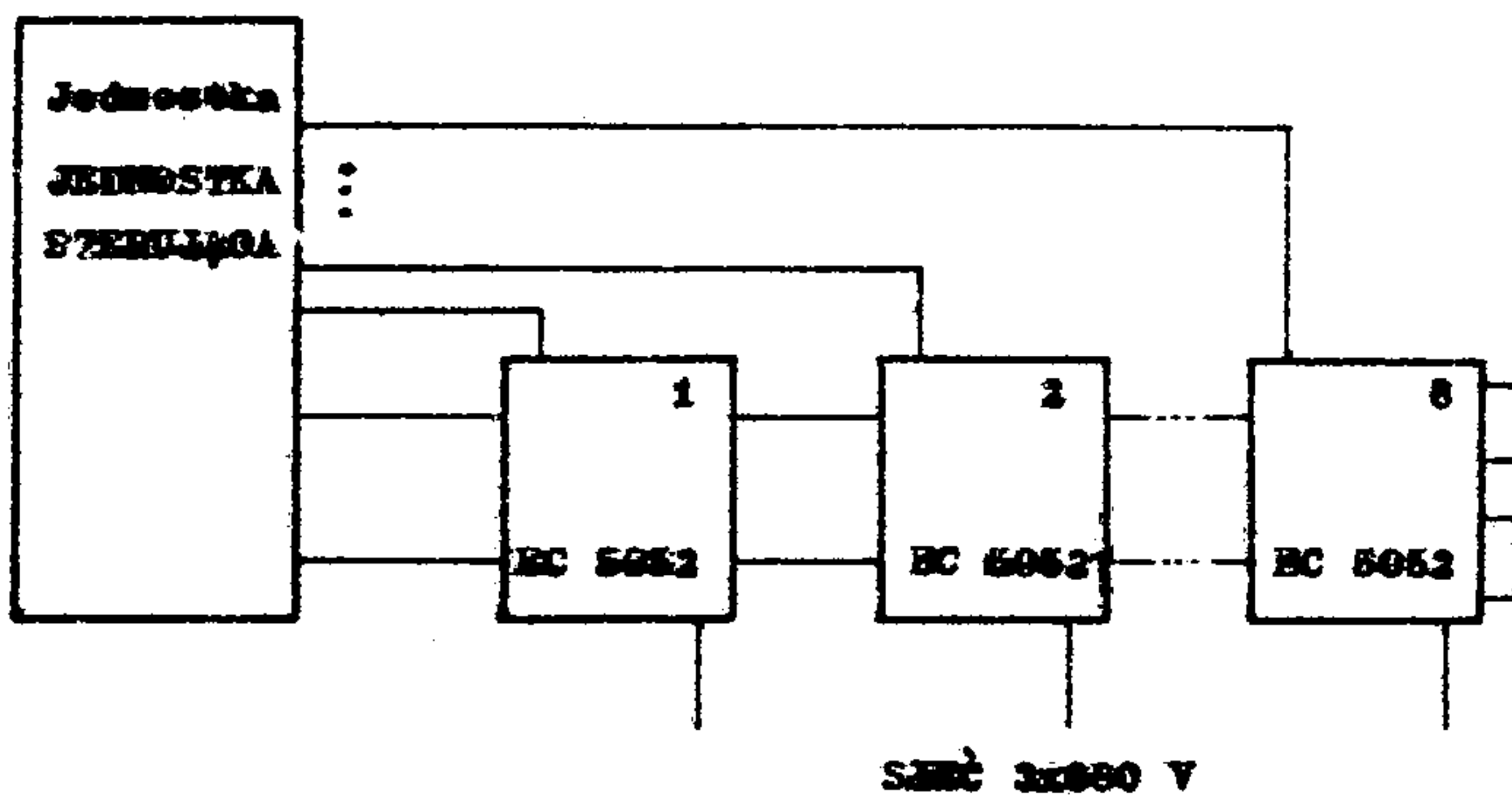
7.2.4. Linie sterujące.

Przy sterowaniu pamięci dyskowej należy przesłać typ operacji, którą ma wykonać pamięć i podać konkretne parametry operacji.

W pamięci MERA 9425 są wykorzystywane następujące linie sterujące ~~linie~~ wspólne dla pamięci połączonych łańcuchem:

TRACK ADDRESS BITS - 8 linii do równoległego przesyłania adresu żądanej ścieżki.

TRACK ADDRESS STROBE - impuls na tej linii strobuje adres żądanej ścieżki i inicjuje operację rysunku /"Seek"/.



Rys. 7.4. Warianty podłączenia sieci dyskowych.

RETURN TO ZERO SEEK - sygnał inicjuje ustawienie głowic na ścieżce 000.

HEAD SELECT - dwie linie do wysyłania adresu jednej z czterech głowic, który nie może być zmieniony w czasie operacji odczytu lub zapisu.

WRITE GATE - linia warunkująca przepływ prądu przez uzwojenie głowicy w czasie operacji zapisu.

ERASE GATE - linia umożliwiająca przepływ prądu przez uzwojenie kasujące głowicy w czasie operacji zapisu.

READ GATE - linia warunkująca odczyt danych i zegara w czasie operacji odczytu.

W pamięciach EC 5052, EC 5061 sterowanie jest bardziej rozbudowane a mianowicie istnieją linie strobowe TAG określające typ operacji oraz linie magistrali FILE BUS precyzujące operację lub podające konkretne parametry operacji.

Linie sterowania są liniami wspólnymi dla wszystkich pamięci dyskowych podłączonych do jednostki.

Linie TAG są następujące:

CONTROL - określa operację sterującą zdefiniowaną na magistrali FILE BUS.

SET CYLINDER - służy do ustawienia rejestru numeru cylindra przy czym numer podawany jest na magistrali FILE BUS.

SET HEAD - służy do ustawienia rejestru numeru głowicy, przy czym numer podawany jest na magistrali FILE BUS.

W niektórych wariantach interfejsu pamięci dyskowych może być wykorzystywana linia strobowe:

SET DIFFERENCE - do ustawienia rejestru numeru cylindra w sposób przyrostowy / suma algebraiczna/ przy czym wartość przyrostu jest podawana na magistrali FILE BUS.

Przy operacjach sterujących w pamięci dyskowej wykorzystuje się linie sterowania TAG: CONTROL, SET CYLINDER, SET HEAD i SET DIFFERENCE oraz całość linii magistrali FILE BUS oznaczonych FB0, - FB7.

Rozkazy wysyłane z jednostki sterującej do pamięci dyskowej składają się z dwu sygnałów z których jeden należy do linii TAG, a drugi stanowi kombinację sygnałów magistrali FILE BUS. Znaczenie poszczególnych kombinacji na interfejsie przedstawia tabela.

Tabela - Interpretacja sygnałów magistrali FILE BUS.

Szyny na magistrali FILE	CONTROL sterowanie	L i n i e TAG		
		SET CYLINDER ustaw cylinder	SET HEAD ustaw głowicę	SET DIFFERENCE ustaw róż- nicę cylin.
FB0	WRITE pisz	Cyl 128		SGN znak różnicy
FB1	READ czytaj	Cyl 64		CYL 64
FB2	SEEK START	Cyl 32		CYL 32
FB3	RESET HEAD REGISTER zeruj rejestr głowicę	Cyl 16	HEAD 16	CYL 16
FB4	ERASE kasuj	Cyl 8	HEAD 8	CYL 8
FB5	SELECT HEAD RETURN wybierz głowicę	Cyl 4	HEAD 4	CYL 4
FB6	RETURN TO ZERO powrót do ścieżki 000	Cyl 2	HEAD 2	CYL 2
FB7	HEAD ADV włączenie następnej głowicy	Cyl 1	HEAD 1	Cyl 1

Linia SET DIFFERENCE jest niewykorzystana w pamięciach EC 5052 i EC 5061.

Przy operacjach sterujących dodatkowo są wykorzystywane rozkazy RESET UNIT UNSAFE - wymagający pobudzenia dwu sygnałów FB1 i FB3 przy istnieniu sygnału CONTROL,

RESET PACK CHANGE - odpowiadający operacji READ / pobudzenie CONTROL i FB1/ przy wystąpieniu sygnału PACK CHANGE na liniach słowa stanu pamięci dyskowej.

7.2.5. Linie stanu pamięci dyskowej.

Wybrana pamięć dyskowa informuje jednostkę sterującą o swym stanie wykorzystując linie wspólne dla wszystkich pamięci dyskowych połączonych łańcuchowo.

W pamięci dyskowej MERA 9425 są następujące linie stanu:

ON CYLINDER - sygnał na linii wskazuje, że głowice ^{zajęły} stabilne położenie na cylindrze.

INDEX - impuls przychodzący od pamięci dyskowej, której głowice są wybrane jest znacznikiem początku ścieżki i pojawiający się raz na każdy obrót dysku.

SEEK ERROR - sygnał oznacza, że operacja wysuwu nie zakończyła się w zadany czas i należy przeprowadzić operację powrotu do ścieżki 000.

SECTOR - impuls przychodzący od pamięci dyskowej, której głowice są wybrane określa początek sektora.

WRITE PROTECTED - zapis na wybranej pamięci dyskowej jest niemożliwy.

SEKTOR ADDRESS - pięć linii, po których jest przesyłany aktualny numer sektora znajdującego się pod głowicą.

FAULT - sygnał na linii informuje, że dysk jest w stanie UNSAFE, pisanie i kasowanie są zabronione przez co najmniej jedną z przyczyn:

- równoczesne wybranie więcej niż jednej głowicy,
- otwarcie bramki zapisu i odczytu w tym samym czasie,
- bramki odczytu i kasowania połączone w tym samym czasie,
- kasowanie przy braku zapisu,
- połączone bramki, ale nie nad cylindrem.

- zapis przy braku kasowania,
- włączone bramki, ale nie nad cylindrem,
- spadek napięcia mogący spowodować brak kontroli nad zapisem i kasowaniem.

READY - sygnał na linii informuje o wysunięciu głowic w wybranej pamięci dyskowej, której kasetka dyskowa obraca się z nominalną prędkością.

W pamięciach dyskowych EC 5052, EC 5061 linie stanu są również liniami wspólnymi dla wszystkich pamięci dyskowych podłączonych do jednostki sterującej.

Są to linie:

ON LINE - sygnał informujący, że pamięć jest podłączona logicznie, a głowice znajdują się wewnątrz pakietu dyskowego, przełącznik znajduje się w położeniu ON LINE.

INDEX - linia, na której przekazywane są impulsy związane z końcem ścieżki / po każdym obrocie dysku/.

PACK CHANGE - linia sygnalizująca, że wyjęty został pakiet dyskowy, zmieniony został adres logiczny pamięci dyskowej, zmieniono reżim pracy z ONLINE na OFF LINE. Zerwanie następujące przy pomocy rozkazu READ.

END OF CYLINDER - linia sygnalizująca, że zawartość rejestru adresu głowic 19 dla dysku EC-5061 lub 9 dla dysku EC-5052.

UNSAFE - linia sygnalizująca powstanie jednego z następujących błędów:

- rozkaz ERASE lub WRITE pojawia się wraz z rozkazem READ,
- pojawił się rozkaz WRITE lub ERASE przed zakończeniem poszukiwania,
- adres wybranej głowicy jest 19 / dla EC-5061/ lub 9/dla EC-5052/,
- brak jest prądu zapisu lub kasowania obszaru między ścieżkami przy wykonywaniu rozkazu WRITE,

- występuje prąd kasowania między ścieżkami, mimo niewykonania rozkazu ERASE,
- występuje prąd zapisu, mimo niewykonania rozkazu WRITE. Sygnał UNSAFE blokuje wykonywanie jakiejkolwiek operacji związanej z pobudzeniem linii CONTROL. Stan ten jest zerowany ponownym załączeniem pamięci, naciśnięciem przycisku ERASE lub wysłaniem rozkazu RESET UNIT UNSAFE w momencie pojawienia się sygnału INDEX.

WRITE CURRENT - linia informująca, że przez głowice płynie prąd zapisu,

SEEK INCOMPLETE - linia informująca, że nie została zakończona operacja poszukiwania zaadresowanego cylindra/SEEK START/, lub powrotu do cylindra zerowego /RETURN TO ZERO/ w czasie 100 ms od momentu ich inicjacji.

HEAD EXTENDRT - linia informująca, że głowice znajdują się poza powierzchniami pakietu dyskowego.

READ ONLY - w pamięci EC 5052 linia informująca, że klawisz WRITE READ ONLY jest ustawiony w pozycji READ ONLY. Zaadresowana pamięć wykonuje tylko operacje odczytu.

CAR - 8 linii służących do przesłania adresu cylindra, na którym znajdują się głowice.

7.2.6. Linie informacyjne.

Zapis informacji na dysku odbywa się zgodnie z zasadą podwójnej częstotliwości /double frequency/. Informacja na dysku ma postać zapisu szeregowego. Kolejne bity informacyjne oddzielone są od siebie bitami przebiegu zegarowego. Bitowi informacyjnemu o wartości „1” oraz bitowi zegara odpowiada przemagnesowanie na ścieżce. W przypadku zerowej wartości informacyjnego przemagnesowanie między bitami zegara nie występuje.

Częstotliwość przemagnesowania na ścieżce przy informacji odpowiadającej samemu jedynce jest dwukrotnie większa niż w przypadku zapisu samych zer gdy zapisywane są jedynie bity zegara.

W pamięci MERA 9425 jest stosowana linia WRITE DATA /CLOCK do przesyłania danych do zapisu wraz z zegarem oraz oddzielne linie READ DATA i READ CLOCK do przekazywania odczytywanych danych i sygnału zegara odczytywanego z pamięci dyskowej.

W pamięci dyskowej EC 5052 są oddzielne jednokierunkowe indywidualne linie służące do przesyłania danych do pamięci WRITE DATA i z pamięci READ DATA.

Pamięć dyskowa EC 5061 posiada dwukierunkową indywidualną linię służącą do przesyłania danych WRITE/READ DATA.

7.2.7. Linie pomocnicze.

Linie pomocnicze w interfejsie pamięci dyskowych są stosowane do kontroli zasilania, lub sekwencyjnego włączania napięcia sieci kolejno do pamięci dyskowych podłączonych do jednostki sterującej.

W pamięci dyskowej MERA 9425 jest stosowana linia TERMINATOR MONITOR na której sygnał informuje pamięć dyskową, że jednostka sterująca jest zasilona. Zanik sygnału uniemożliwia wykonywanie w pamięci dyskowej jakichkolwiek rozkazów.

W pamięci dyskowej EC 5052 są dwie linie „+ 36V” zwarte w jednej sterującej służące do kontroli podłączenia pamięci dyskowej. Zarówno w pamięci EC 5052 jak i w pamięci EC 5061 jest stosowana linia CONTROLLED GROUND przez którą jest podawany sygnał masy ~~do~~ wszystkich pamięci dyskowych.

Brak tego sygnału uniemożliwia współpracę z pamięciami dyskowymi. Dla zmniejszenia obciążenia sieci zasilającej w pamięciach dyskowych EC 5061 są stosowane linie pomocnicze:

5V SEQ IN - sygnał sekwencyjny podawany na wejście każdej z pamięci z poprzedniej lub z jednostki sterującej /do pierwszej/ powodujący uruchomienie silnika pakietu dyskowego.

5V SEQ OUT - sygnał sekwencyjny wychodzący z pamięci dyskowej po osiągnięciu przez silnik pakietu 70 + 80% obrotów znamionowych. Sygnał ten jest równoznaczny na wejściu następnej pamięci z sygnałem 5V SEQ IN.

5V TOTAL OUT - sygnał 5V SEQ OUT z ostatniej pamięci informujący jednostkę o uruchomieniu wszystkich pamięci dyskowych.

Dla wykonania operacji załączenia lub wyłączenia pamięci dyskowej EC-5061 służą linie CONTROLLED GROUND, 5V SEQ IN oraz SEQ OUT. Po linii CONTROLLED GROUND podaje się masę na wszystkie dyski przygotowując je do podjęcia pracy, o ile zostanie załączone napięcie zasilania 3 x 300V. Sygnał 5V SEQ IN powoduje załączenie silnika głowicy 1-tej pamięci, po czym po osiągnięciu przez silnik 70 ± 5% obrotów nominalnych wychodzi z pamięci jako sygnał 5V SEQ OUT, będąc równocześnie sygnałem 5V SEQ² następnej pamięci. Ostatnia pamięć wysyła sygnał 5V SEQ OUT, potwierdzający wykonanie rozkazu.

Wyłączenie pamięci z pracy odbywa się przez zdjęcie sygnału CONTROLLED GROUND oraz sygnał 5V SEQ IN.

Pamięci systemu EC-5062 nie posiadają możliwości sekwencyjnego załączenia do pracy. Sygnał „+ 15V” służy jedynie do sprawdzenia załączenia napięć zasilających 3 x 300V. Załączenie silników odbywa się sygnałem CONTROLLED GROUND.

7.2.9. Sterowanie głowicą systemu MIRA 9425

Przygotowanie pamięci dyskowej MIRA 9425 wymaga włączenia wyłączników w zespół zasilacza, załączenia kasyty dyskowej i włączenia wyłącznika START-STOP. Powoduje to włączenie napięcia zasilającego silnik wrzutowy i silnik czyszczący powierzchni dysku. Po zakończeniu cyklu czyszczenia karетка wykonuje ruch naprzód poza 244 ścieżkę, po czym powraca do ścieżki 000. Po osiągnięciu przez głowicę ścieżki 000 pamięć wysyła do jednostki sterującej sygnał ON CYLINDER. Jeżeli operacja nie zakończy się w ciągu 511 ms ustabilizacji głowicy na ścieżce 000, do jednostki sterującej jest wysyłany sygnał SEEK ERROR. Po osiągnięciu ścieżki 000 pamięć dyskowa jest gotowa do wykonywania następnych operacji.

Przewodnik z głowicy z cylindra na którym aktualnie znajdują się na inny cylinder określony przez jednostkę sterującą jest inicjowane impulsem TRACK ADDRESS STROBE po uprzednim podaniu

nowego numeru cylindra na liniach TRACK ADDRESS BITS.

Po dojściu do żądanego cylindra pamięć dyskowa wysyła sygnał ON CYLINDER oraz SEEK COMPLETE OR SEEK ERROR. Pamięć jest już gotowa do wykonania operacji zapisu lub odczytu. Gdyby sygnał ON CYLINDER nie pojawił się po 311 ns od chwili zainicjowania operacji wysuwu, pamięć dyskowa wysyła sygnał SEEK ERROR.

~~Hamsonogram~~ hamsonogram sygnałów sterujących przesuwem głowic na inny cylinder jest pokazany na rysunku 7.5.

W przypadku pojawienia się sygnału SEEK ERROR, operacja RETURN to ZERO SEEK umożliwia ustawienie głowic nad ścieżką 000.

Karetka z głowicami przesuwa się poza ścieżkę 204 i powraca do ścieżki 000. Po osiągnięciu przez głowice ścieżki 000, pamięć wysyła sygnały ON CYLINDER oraz SEEK COMPLETE OR SEEK ERROR. Jeśli operacja nie zakończy się w czasie 311 ns pamięć wysyła sygnał SEEK ERROR.

7.2.9. Działanie pamięci dyskowych EC 5052, EC 5061.

Po załączeniu pamięci dyskowe ustawiają głowice na cylindrze o numerze 000, o czym przerwaniemi ATTENTION informują jednostkę sterującą. W odpowiedzi jednostka sterująca wybiera jedną ze zgłaszających się pamięci sygnałem UNIT SELECT, co pamięć potwierdza sygnałem UNIT SELECTED. Na liniach stanu pojawiają się sygnały dotyczące wybranej pamięci dyskowej.

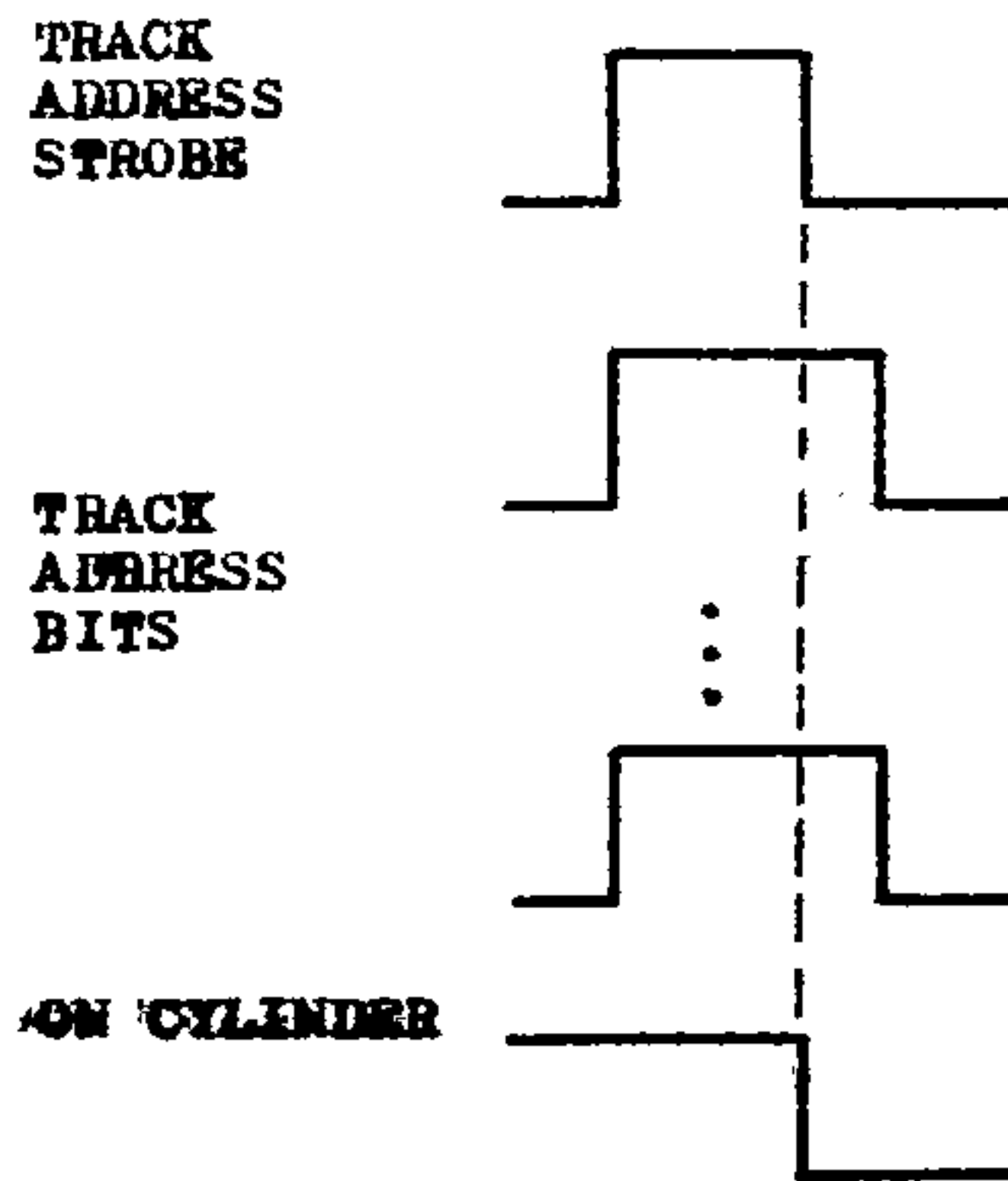
Sterowanie pamięciami dyskowymi wymaga podawania sygnałów po liniach TAG i FB. Zależności czasowe są pokazane na rysunku 7.6.

Początkową sekwencję działania pamięci dyskowej EC 5061 ilustruje rysunek 7.7.

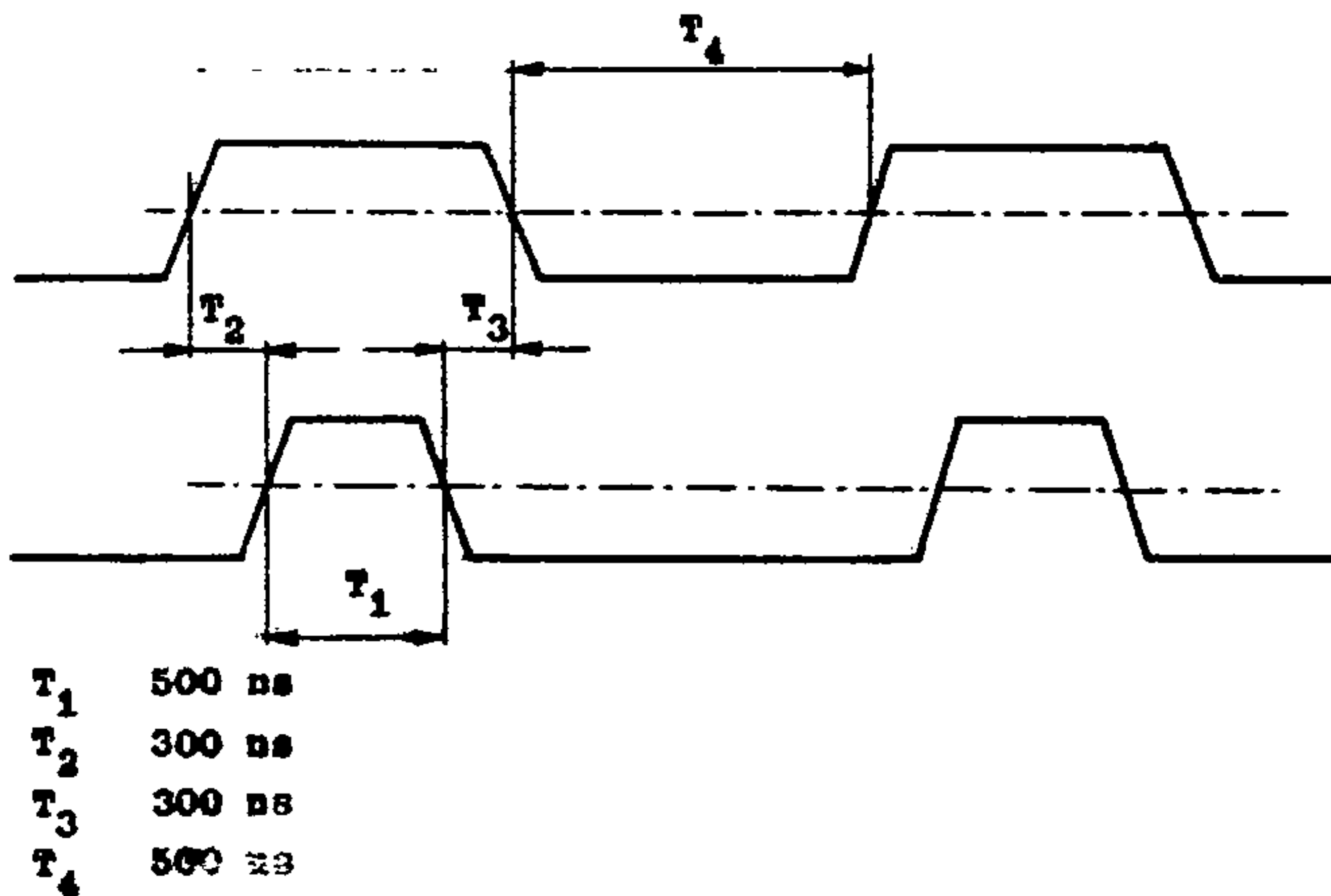
Dla ustawienia cylindra oraz wyboru głowicy w pamięci dyskowej należy wykonać szereg operacji.

Na rysunku 7.8. przedstawiono sekwencję operacji zakończoną ustawieniem głowic na żądanym numerze cylindra.

Na rysunku 7.9. przedstawiono sekwencję operacji zakończoną ustawieniem głowic na żądanym numerze cylindra.



Rys. 7.5. Harmonogram przesuwu głowic na inny cylinder w pamięci MERA 9425.



Rys. 7.6. Zależności czasowe sygnałów sterujących w pamięciach dynamicznych EC 5052, EC 5061.

Rysunek 7.9 ilustruje ciąg operacji w którym wystąpił błąd dostępu. W celu ponownego ustawienia głowic muszą być one wycofane rozkazem RETURN TO ZERO, po wykonaniu którego należy powtórzyć cykl ustawienia cylindra rozkazami SET CYLINDER i SEEK START.

Wszystkie operacje na interfejsie są wykonywane przez przesyłanie rozkazów sterujących do pamięci dyskowej. Wyjątek stanowi obsługa przerwania zgłaszanego przez pamięć dyskową sygnałem ATTENTION.

7.2.10. Transmisja informacji.

Po ustawieniu głowic na właściwy cylinder pamięć dyskowa może przyjąć numer głowicy, aby wybrać właściwą ścieżkę i przesyłać numer sektora.

W pamięci dyskowej MERA 9425 po odebraniu impulsu właściwego sektora, jednostka sterująca ~~sygnał~~ sygnał READ GATE i odczytuje pole adresowe znajdujące się na początku sektora.

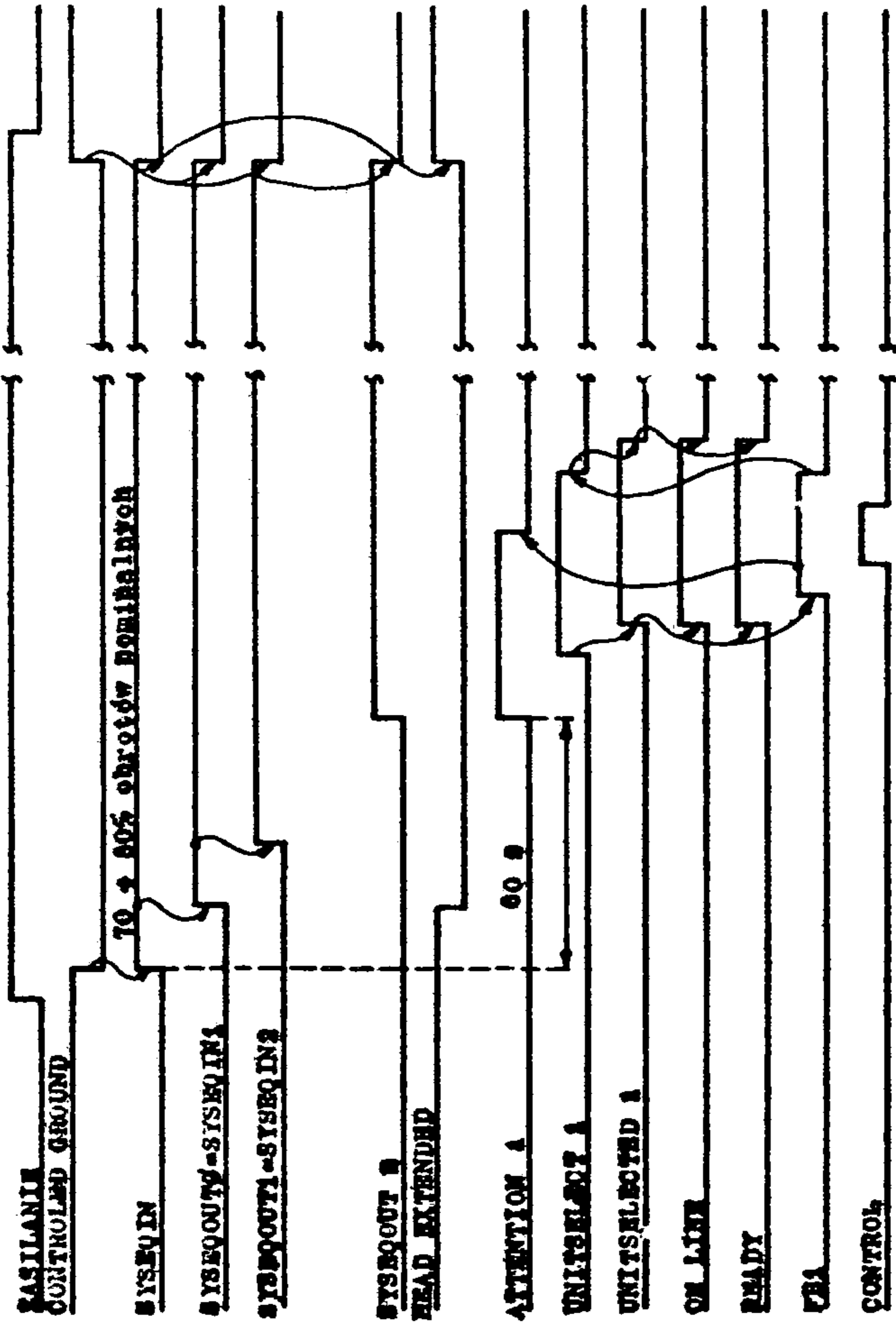
Ilustruje to rysunek 7.10. Jeśli wynik porównania adresów jest pozytywny, jednostka sterująca może odczytywać dane zapisane na sektorze.

Przy zapisie informacji, dopiero po odczycie i porównaniu pola adresowego, jednostka sterująca może włączyć głowice zapisu i kasowania, zachowując harmonogram czasowy pokazany na rysunku 7.11.

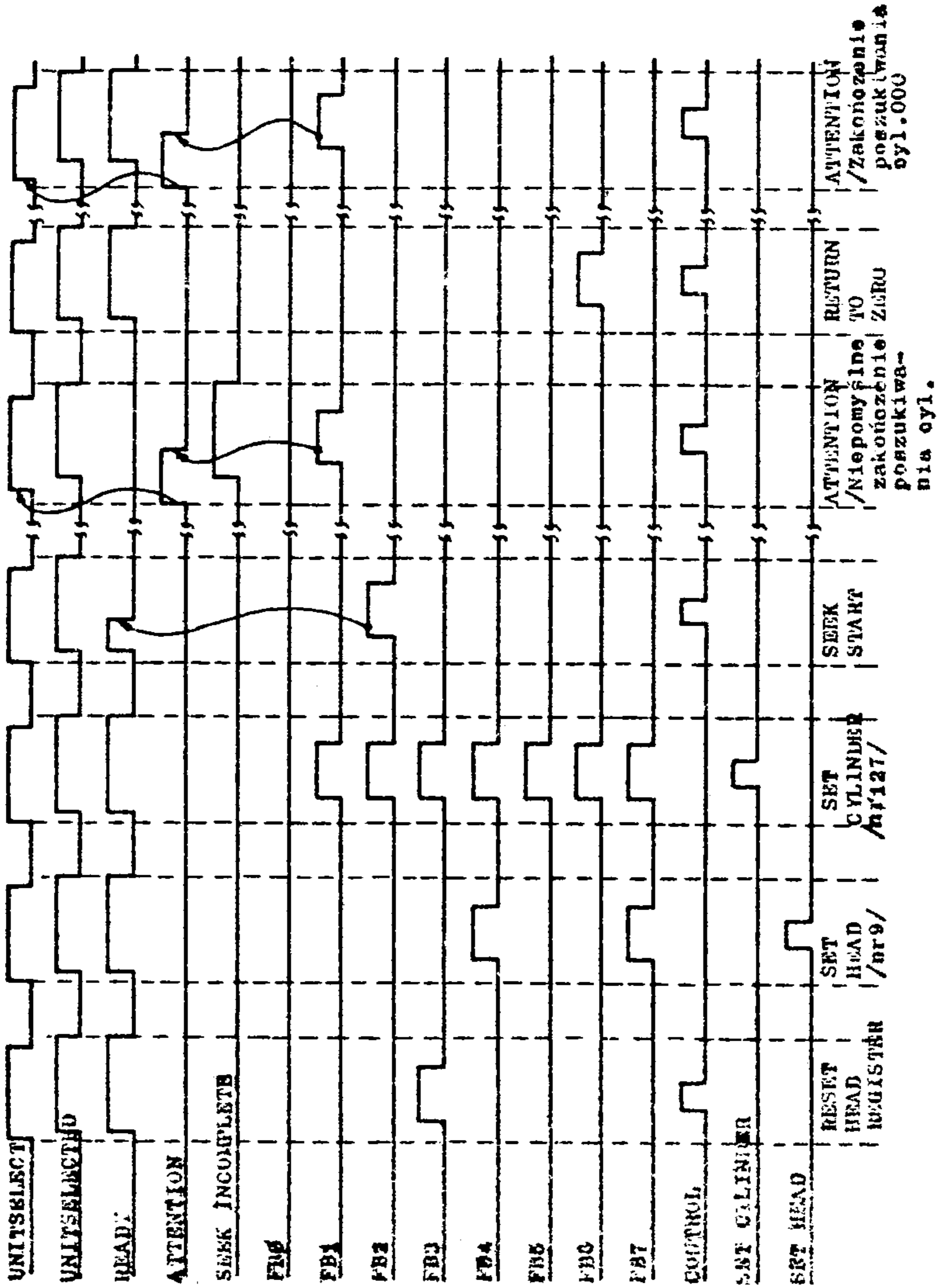
Na powierzchni talerza są zapisywane sygnały podawane po linii WRITE DATA/CLOCK.

Zależności czasowe między impulsami odczytanymi z pamięci dyskowej pokazano na rysunku 7.12.

Rysunek 7.13 zawiera zależności przy zapisie zegara i danych, zaś rysunek 7.14, harmonogram impulsów SECTOR INDEX.



rys. 7.9. Łączenie i wyłączenie pamięci dyskowej M0 5061.



rys. 7.8. Ustawienie cylindra, wybór głowicy bez brzoś. Reset 000.

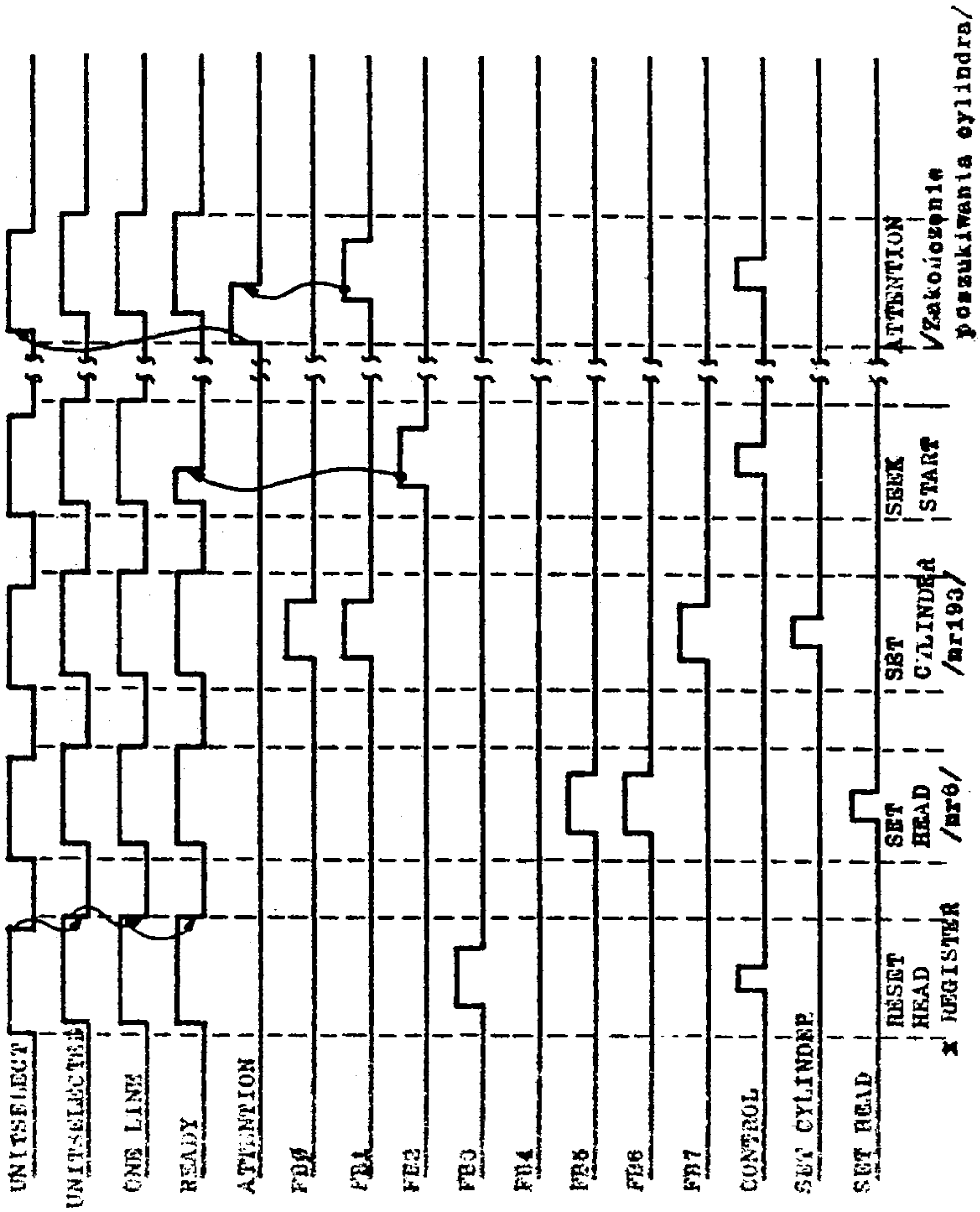
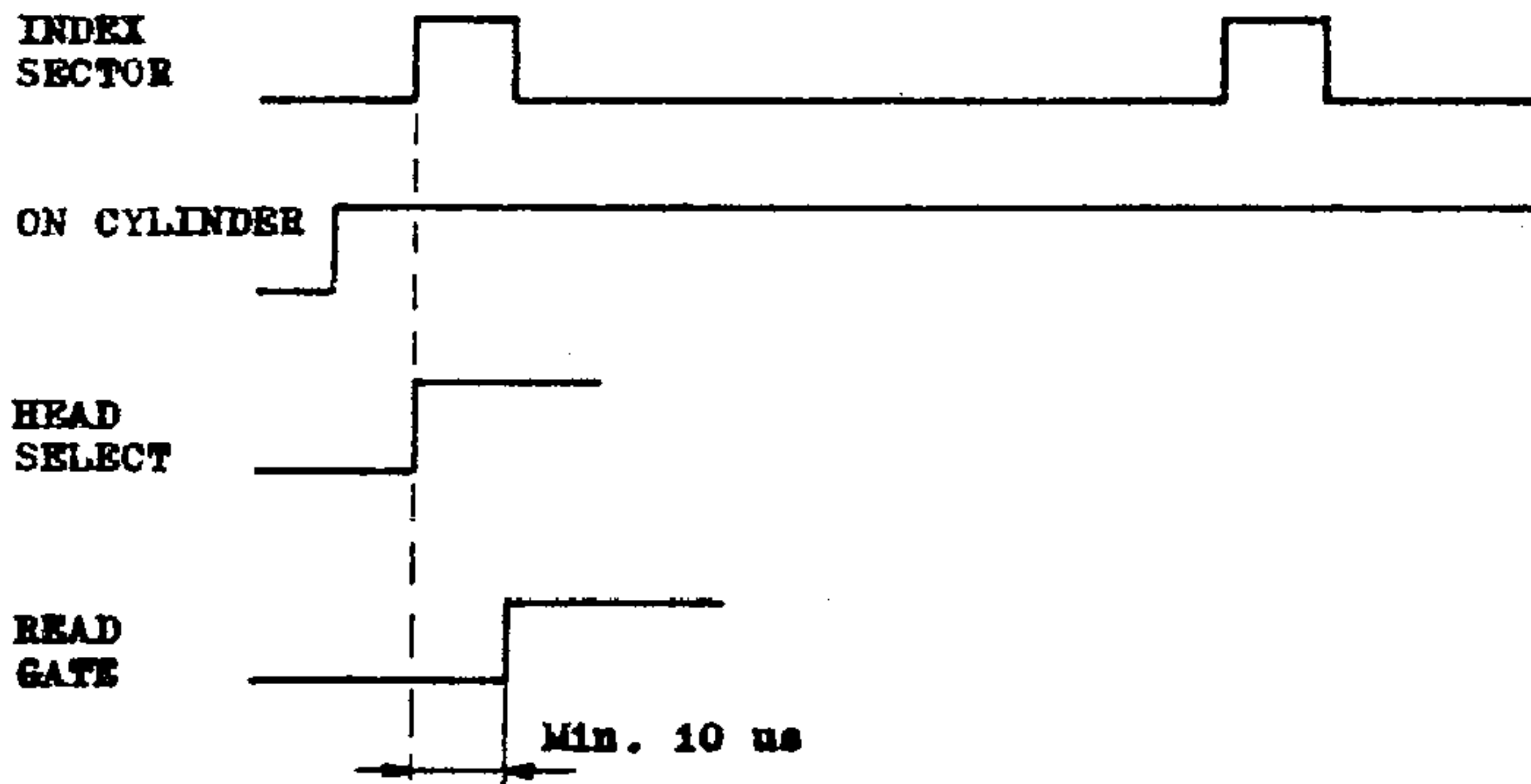
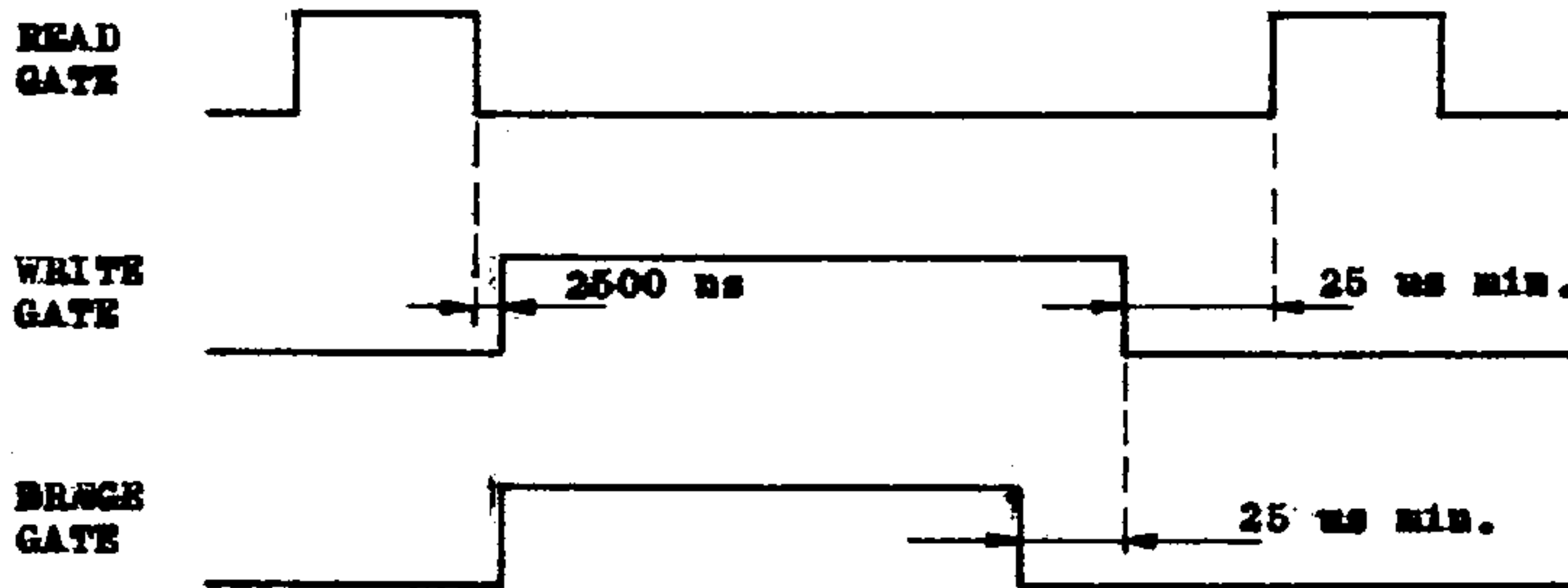


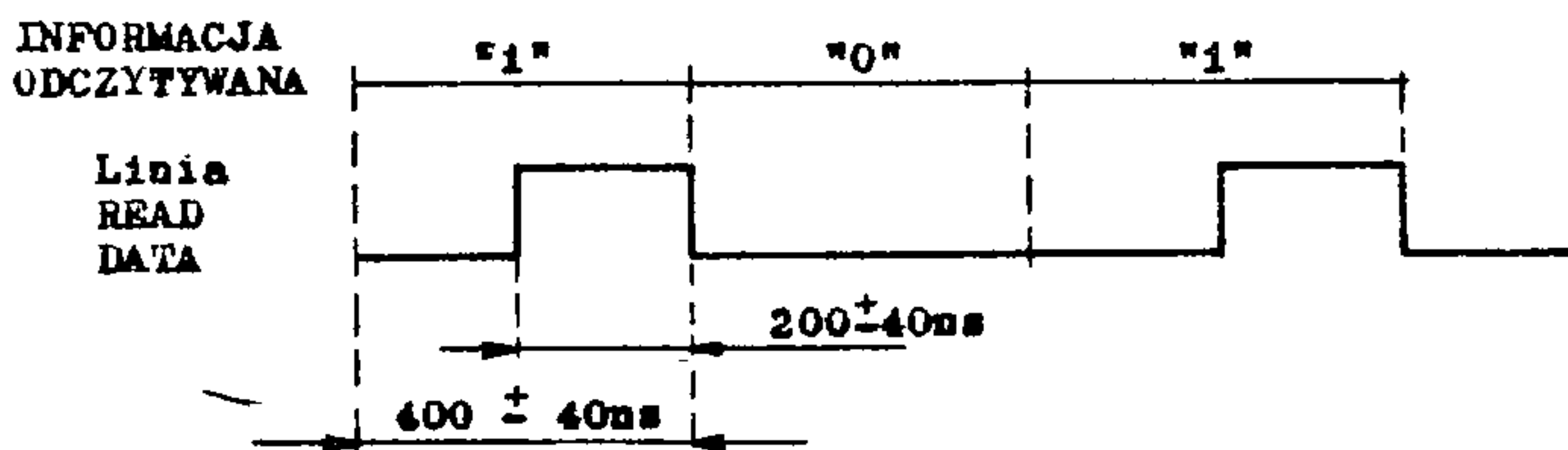
Fig. 7.0. Selection of cylinders and heads by means of control signals.



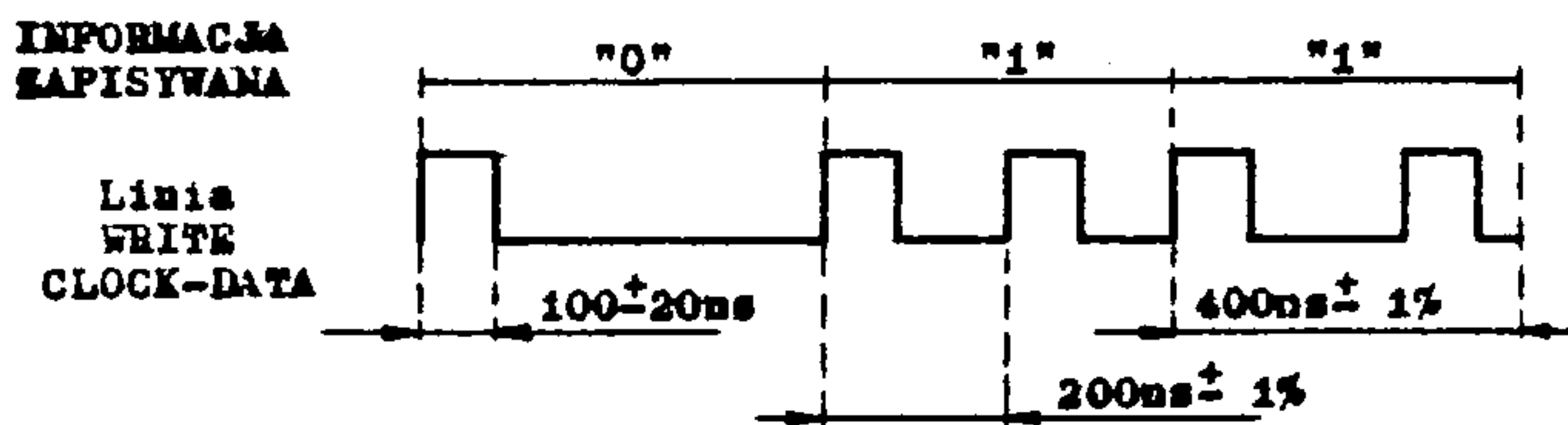
Rys. 7.10. Odczyt informacji ze ścieżki w pamięci MERA 9425.



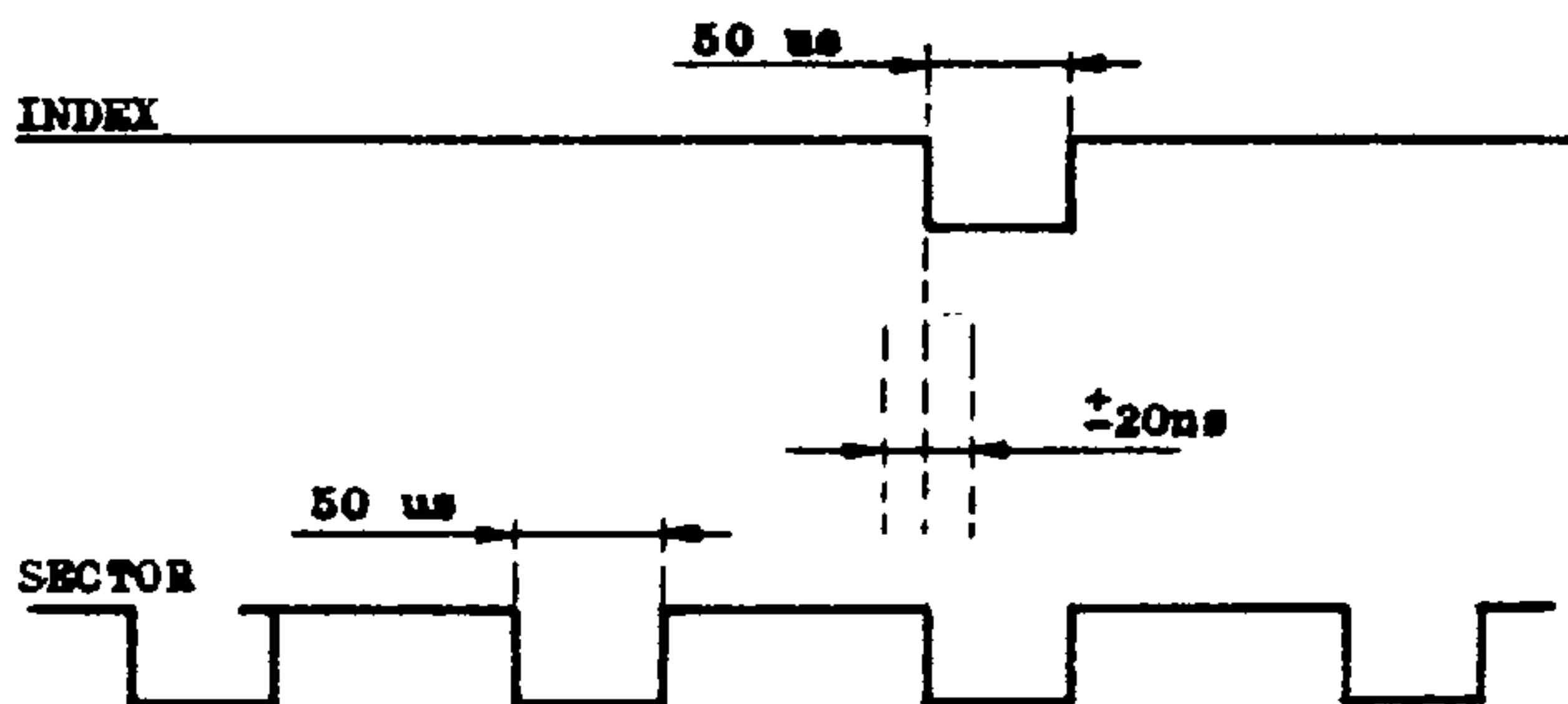
Rys. 7.11. Harmonogram włączania głowic zapisu i kasowania w pamięci MERA 400.



Rys. 7.12. Odczyt danych na linii READ DATA pamięci dyskowej MERA 9425.



Rys. 7.13. Zapis danych na linii WRITE CLOCK-DATA pamięci dyskowej MERA 9425



Rys. 7.14. Harmonogram sygnałów INDEX i SECTOR w pamięci dyskowej MERA 9425.

W pamięci dyskowej MERA 9425 zapis na ścieżce jest dokonywany na sektorach o stałej długości.

W szczególności w minikomputerze MERA-400 przyjęto, że na ścieżce znajduje się 12 sektorów informacyjnych z których każdy zawiera 256 słów 16 bitowych. Kasetę dyskową jest 24 sektorowa i dlatego co drugi impuls sektora przychodzący z pamięci dyskowej jest w jednostce sterującej traktowany jako początek sektora informacji.

W dużych pamięciach dyskowych sektory mogą nie mieć stałej długości, lub może być stosowana organizacja oparta jedynie na wykorzystaniu sygnału INDEX.

Sterowanie transmisją w pamięciach dyskowych EC 5052, EC 5061 jest nieco odmienne ponieważ nie istnieją impulsy sektora przekazywane przez interfejs.

Przebieg sygnałów pokazano na rysunku 7.15.

Operację zapisu lub odczytu dokonuje się podczas jednego pełnego obrotu dysku wyznaczonego dwoma kolejnymi impulsami INDEX.

Zakończenie operacji następuje przy zakończeniu odpowiedniej sekwencji lub awaryjnie, gdy w czasie transmisji wystąpi impuls INDEX.

7.2.11. Format ścieżki.

Rozmieszczenie pól adresów pól danych i przerw między nimi na ścieżce pamięci dyskowej tworzy format ścieżki.

Zawartość i wielkość poszczególnych pól zależy zarówno od pamięci dyskowej jak i od założeń przyjętych przy konstruowaniu jednostki sterującej pamięci dyskowych.

W szczególności w pamięci dyskowej MERA 9425 przy podziale ścieżki na wiele sektorów może być przyjęty format pokazany na rys. 7.16.

Na sektorze znajdują się:

- przerwa tolerancji pierwsza wynikająca z odstępu między głowicą kasującą, a głowicą odczytu zapisu,
- ścieżka synchronizująca pierwsza tworzona przez obóz nagranych impulsów zegarowych służących do synchronizacji jednostki sterującej pracą pamięci dyskowej.

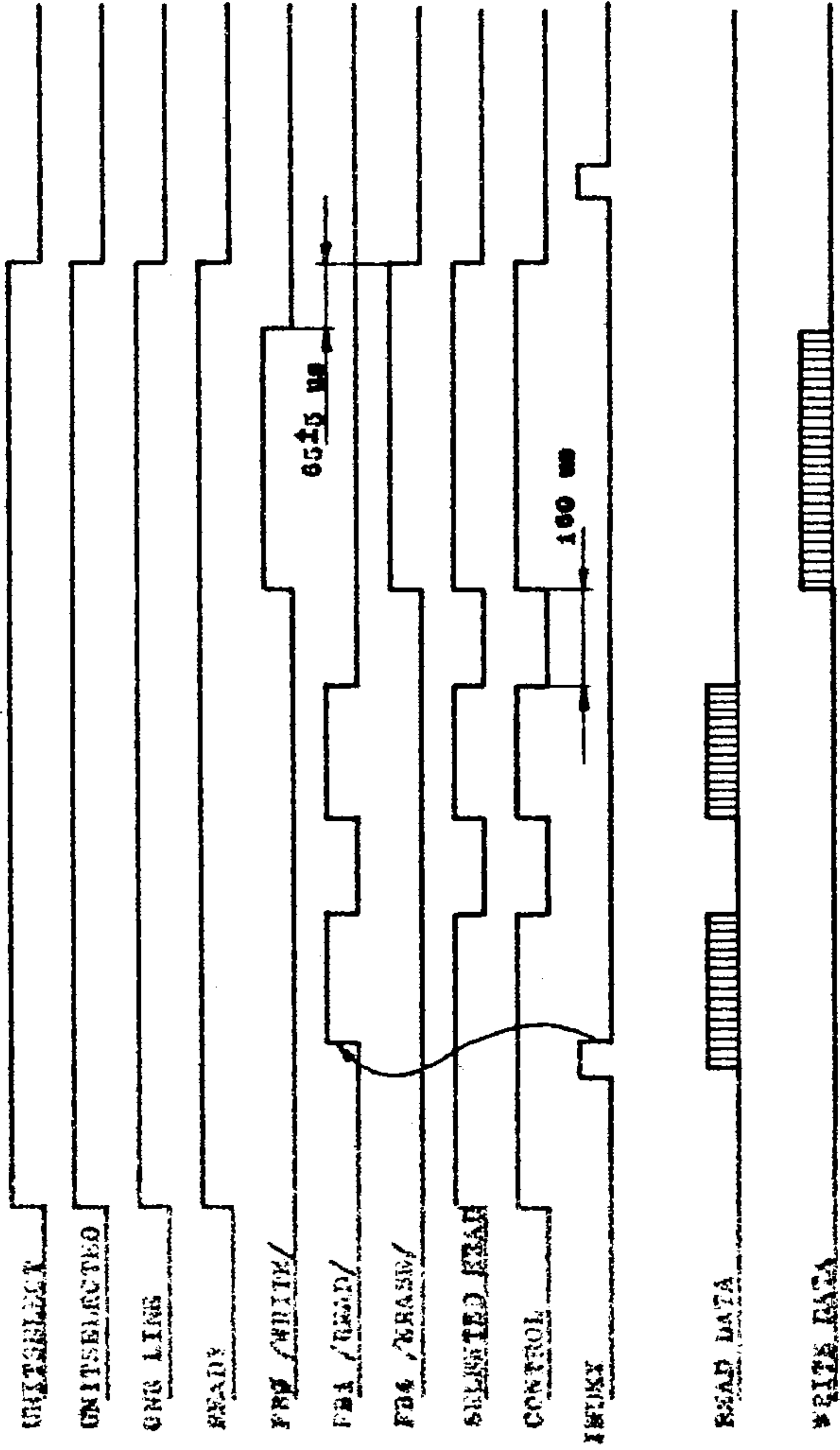


Fig. 7.15. Проблемы доступа информации с диском 1034.

Znacznik indeksu lub sektora

Przerwa tolerancji pierwsza	Ścieżka synchronizująca pierwsza	Pole adresowe	Przerwa głowic	Ścieżka synchronizująca druga	Pole danych	Koniec rekordu	Przerwa tolerancji druga
Zależy od wielkości sektora							
88 bitów, 87 zer i jedno jedynek							
120 bitów same zera							
może być 1 bit							
W szczególności 46 bitów							
Zapisaane 88 bitów, 87 zer i jedno jedynek							
Zapisaane 120 zer							
Zależy od wielkości sektora							

Rys. 7.16. Typowy format ścieżki danych przy pracy wielosektorowej.

- przerwa głowic w czasie której są przełączane głowice na przykład po zapisie pola adresowego na odczyt pola danych,
- pole adresowe, w którym podaje się w szczególności numer sektora i głowicy,
- ścieżka synchronizująca druga tworzona przez obszar nagranych impulsów zegarowych służących do synchronizacji,
- pole danych zawierają właściwe dane zapisane w sektorze,
- koniec rekordu, wyznaczony w szczególności jednym bitem,
- przerwa tolerancji druga, która jest w zasadzie obszarem pozostałym do następnego znacznika sektora.

Przy zapisie w pamięciach dyskowych EC 5052, EC 5061 z reguły są stosowane formaty ścieżek wzorowane na standardzie wprowadzonym przez firmę IBM, który pokazano na rysunku 7.17.

Każdą ścieżkę rozpoczyna blok zwany HOME ADDRESS oddzielony od mechanicznego znacznika początku ścieżki /INDEX/ przerwą zwaną gapem/bajty jedynek/ o długości 73 bajtów /G4/.

Blok HOME ADDRESS identyfikuje każdą ścieżkę przez podanie numeru cylindra oraz numeru głowicy. Długość tego bloku jest stała i wynosi 5 bajtów informacyjnych oraz 2 bajty kontroli cyklicznej.

Po bloku HOME ADDRESS oddzielonym od niego przerwą długości 43 bajtów znajduje się zerowy rekord ścieżki w skład którego wchodzi blokami kolejno: COUNT, KEY i DATA. Oddzielone są one między sobą przerwami. Rekord ten zawiera informację dotyczącą pozostałej ścieżki. Po zerowym rekordzie ścieżki następują kolejne rekordy oznaczone kolejnymi numerami oddzielone od siebie przerwami o długości $43 + 0,043 / K_L + D_L /$ bajtów, gdzie K_L oznacza długość KEY/kłucza/ a D_L - długość DATA / danych/ w bajtach. Rekordy o nr 1 i wyższym posiadają taką samą strukturę bloków co rekord nr 0 z tym, że ich bloki danych mogą mieć dowolną długość / blok danych w rekordzie nr 0 posiada stałą długość 11 bajtów/.

Blok COUNT/licznika/ występuje na początku każdego rekordu. Posiada on stałą długość 9 bajtów i zawiera informację o stanie ścieżki, nr rekordu oraz powtórzony z HOME ADDRESS / numer cylindra i głowicy. Ponadto zawiera informację o długości kłucza / K_L / oraz długości bloku danych / D_L / następujących bezpośrednio po nim.

Blok KEY oddzielony od COUNT przerwą o długości 41 bajtów, zawiera dodatkowe informacje służące do rozbudowanej organizacji zbiorów na dyskach. Długość KEY może być zmieniana w granicach od 0 bajtów do 256 bajtów/ gdy $K_L = 0$, wówczas blok KEY jest nieobecny/.

Blok DATA, oddzielony od KEY przerwą długości 41 bajtów, zawiera właściwe informacje przy czym jego długość wynosi od 1 bajtu do pełnej ścieżki.

Na końcu każdego bloku / COUNT, KEY oraz DATA / znajdują się zawsze dwa bajty kontroli cyklicznej, które są generowane w czasie pisania na ścieżce, a po zakończeniu dopisywane na końcu bloku.

W trakcie czytania ze ścieżki, bajty te są porównywane z bajtami generowanymi w czasie czytania.

Oprócz przerw międzyblokowych na początku każdego bloku są umieszczone bajty techniczne umożliwiające synchronizację bajtową i bitową jednostki sterującej.

Na rysunku 7.18 przedstawiono format bajtów technicznych według standardu firmy IBM.

Na końcu każdego bloku za bajtami kontroli cyklicznej znajduje się bajt jedynek.

W skład bajtów technicznych służących do synchronizacji wchodzi kolejno:

- 4 bajty zer,
- 1 bajt jedynek,
- 2 bajty „missing clock” / bajty w których wypadają niektóre impulsy zegarowe/,
- 1 bajt synchronizacyjny.

Bajty zer i jedynek służą do synchronizacji, natomiast bajty „missing clock” do synchronizacji bitowej. Uzyskuje się to przez „wypadnięcie” impulsów zegarowych w ramach bitów 1 + 5. Bajt synchronizujący zawiera kod informujący o typie bloku znajdującego się bezpośrednio za nim.

7.3. Interfejsy dołączenia pamięci taśmowych.

7.3.1. Podłączenie pamięci taśmowej PT 305 w systemie minikomputera MERA-400.

Pamięci taśmowe w systemach minikomputerowych są podłączone przez odpowiednią jednostkę sterującą pracującą w kanale selekcyjnym. Jest przyjęte, że producent pamięci taśmowych wyposaża pamięci taśmowe w złożony układ sterowania zwany formaterem. Powyższy sposób podłączenia został zastosowany w minikomputerze MERA-400.

Pamięci taśmowe PT 305 są wyposażane w oddzielny blok formatera FRPT - 305 mogący sterować czterema przewijakami. Podstawowym sposobem pracy formatera jest zapis i odczyt informacji kodowanej metodą PE. Formater posiada oddzielny pakiet, który umożliwia zapis i odczyt informacji kodowanej metodą NRZ 1. Szybkość przesyłania bajtów informacyjnych wynosi 40k bajtów/s przy pracy metodą PE i 20 k bajtów/s przy pracy metodą NRZI.

Pamięci PT 305 są podłączane do formatera szeregowo.

Formater może wykonywać następujące operacje:

- zapis bloków informacji o zmiennych długościach określonych przez kontroler,
- ponowne zapisanie bloku znajdującego się między innymi blokami bez konieczności dalszego kasowania taśmy,
- zapis znacznika taśmy z poprzedzającą go przerwą międzyblokową wydłużoną o odcinek 87,8 mm,
- kasowanie odcinka taśmy o stałej długości 87,8 mm,
- kasowanie odcinka taśmy o zmiennej ^{określonej} długości przez kontroler,
- odczyt informacji przy ruchu taśmy do przodu,
- odczyt informacji przy ruchu taśmy do tyłu,
- odczyt informacji przy ruchu taśmy do tyłu z dodatkowym cofnięciem taśmy w głąb przerwy międzyblokowej, w reżimie przepisywania bloku,
- przewinięcie taśmy do nalepki początku taśmy,
- przewinięcie taśmy do fizycznego początku taśmy /rozładowanie/

- ustawienie niskiej gęstości,
- odłączenie pamięci taśmowej od systemu.

W formaterze są sygnalizowane stany pamięci taśmowych i stany realizowanych operacji:

- pojawienie się nalepki początku taśmy BOT,
- pojawienie się nalepki końca taśmy EOT,
- pamięć włączona,
- pamięć gotowa,
- stan przewijania,
- blokada zapisu,
- zajętość formatera,
- transmisja informacji,
- wykrycie znacznika taśmy,
- wykrycie znaku identyfikacji PE,
- stan NRZI/PE.

W formaterze jest prowadzona kontrola zapisywanej i odczytywanej informacji:

- kontrola parzystości poprzecznej bajtów informacyjnych w metodzie PE i NRZ 1,
- kontrola cykliczna w metodzie NRZ 1,
- kontrola zaniku pojedynczego bitu na poszczególnych ścieżkach w metodzie PE,
- kontrola nadmiernego przekosu bajtu informacyjnego w metodzie PE.

W formaterze są sygnalizowane następujące rodzaje błędów informacji:

- błąd korygowalny. Wykrywany w metodzie PE i oznacza wystąpienie błędu na ścieżce.

Przy operacji odczytu błędnie odczytany bajt jest korygowany przed wysłaniem informacji z formatera do kontrolera.

- błąd niekorygowany. W metodzie PE oznacza:
 - błąd we wstępie lub zakończeniu bloku,
 - nadmierny przekos,
 - błąd na kilku ścieżkach,
 - błąd parzystości poprzecznej, bez zaniku pojedynczego bitu.

W metodzie NRZ I oznacza:

- błąd parzystości poprzecznej / VRC/,
- błąd parzystości wzdłużnej / LRC/,
- błąd kontroli cyklicznej /CRC/.

Dzięki stosowaniu formaterów i ujednoczeniu ich interfejsów do minikomputerów mogą być stosunkowo prosto dołączane duże pamięci zewnętrzne.

Interfejs formatera jest przykładem nowego podejścia do podłączenia urządzeń zewnętrznych, gdyż wykonanie oddzielnego modułu formatera znacznie upraszcza kontrolery lub jednostki sterujące urządzeń zewnętrznych w systemach minikomputerowych.

7.3.2. Sygnały z kontrolera do formatera.

ADRF - linia do wybrania formatera dołączonego do kontrolera przy czym poziom wysoki sygnału określa formater nr 0.

ADRP_{0,1} - dwielinie określające binarnie numery czterech pamięci dołączonych do formatera.

ST - impuls o długości 500 - 2000 ns inicjujący w formaterze wykonanie operacji określonej liniami PSN,PPSN,PZT, KAS,WST. Tylne zbocze impulsu ST wpisuje stan linii do rejestru rozkazowego. Impuls ST powinien być wysyłany, gdy poziom sygnałów ZJF i ZJD jest wysoki, a sygnału POT niski. Jeżeli w następnej operacji będą zachowane stany zapisu, odczytu, ruchu taśmy w przód lub wstecz wówczas impuls ST może być wysyłany, gdy poziom sygnału ZJD jest wysoki, a sygnału ZJP jeszcze niski.

- WST - poziom aktywny oznacza rozkaz przesunięcia taśmy do tyłu, poziom bierny do przodu.
- PSN - poziom aktywny określa operację zapisu, poziom bierny odczyt,
- PZP - poziom aktywny łącznie z sygnałem PSN określa operację zapisu znacznika taśmy.
- PPSN- poziom powodujący modyfikację czasu opóźnienia zatrzymania się taśmy po operacji odczytu wstecz, przy braku sygnału PSN. Ustala właściwą pozycję głowicy przed następną operacją „ponownego zapisania bloku”.
Sygnał PPSN występujący razem z sygnałem PSN powoduje ustawienie pamięci taśmowej w reżim ponownego zapisu bloku.
- KAS - poziom występujący łącznie z sygnałem PSN oznacza operację „kasowania odcinka taśmy o zmiennej długości”. Długość odcinka jest określona pojawieniem się sygnału OSTB z kontrolera. Sygnały KAS, PSN, PZT występujące łącznie określają operację „skasowanie odcinka taśmy o długości 87,8 mm”.
- PRO 1 - poziom określający próg dla układu odczytu w pamięci taśmowej nie wykorzystywany w PT 305.
- PRO 2 - poziom określający w pamięci niski próg odczytu wynoszący około 5% sygnału progowego.
Brak sygnału określa normalny próg odczytu wynoszący około 10% sygnału progowego.
- PRZ - impuls o szerokości minimalnej 1000 ns inicjujący w wybranej pamięci operację przewinięcia taśmy do początku nalepki /BOT/.
Powinien być wysyłany po 500 ns od wybrania pamięci sygnałami ADRPØ,1.
- Impuls PRZ nie powoduje zajęcia formatera i jest bezpośrednio przesyłany do pamięci.
- WYŁ - impuls o minimalnej szerokości 1000 ns odłączający wybraną pamięć od systemu. Powinien być wysyłany po 500 ns od wybrania pamięci sygnałami ADRPØ,1. Impuls nie powoduje zajęcia formatera i jest bezpośrednio przesyłany do pamięci.

- CSTB - poziom występujący podczas operacji zapisu i operacji kasowania odcinka taśmy o zmiennej długości. Podczas operacji zapisu sygnał oznacza, że znajdujący się na liniach bajt informacyjny jest ostatnim bajtem bloku. Podczas operacji kasowania oznacza zakończenie kasowania odcinka taśmy, którego długość jest odmierzona impulsami STRZ.
- NZPF - brak poziomu sygnału zeruje układy formatera, zaś sygnał aktywny odblokowuje układy formatera.
- Z $\bar{\phi}$,...,7 - osiem sygnałów bajtu informacji do zapisu na taśmie. Poziom 0V oznacza „1”, poziom +3V oznacza „0”. Pierwszy bajt powinien być wysłany po otrzymaniu z formatera sygnału ZJF i powinien pozostawać na liniach do pojawienia się tylnego zbocza impulsu STRZ. Z kontrolera są przekazywane kolejne bajty, do czasu pojawienia się sygnału OSTB, sygnalizującego ostatni bajt pisanego bloku.
- UNG - impuls o minimalnej szerokości 100 ns, który przy operacji zapisu ustawia formater i pamięć taśmową w stan NRZ, gdy pamięć taśmowa znajdowała się w stanie BOT.
- IOP - impulsy wysyłane w reżimie diagnostycznym do formatera, w którym są wykorzystywane zamiast impulsów generatora zegara centralnego.
- DIAG - sygnał ustawiający formater w reżim diagnostyczny.
- PEVN - poziom powodujący wytwarzanie przez formater parzystego bitu kontroli parzystości poprzecznej. Brak poziomu powoduje generację nieparzystego bitu kontroli poprzecznej.

7.3.3. Sygnały z formatera do kontrolera.

- ZJF - poziom oznaczający zajętość formatera. Trwa od tylnego zbocza impulsu ST do zatrzymania się taśmy. Iloczyn sygnałów ZJP, ZJD powinien blokować wysyłanie rozkazów z kontrolera.
- ZJD - poziom oznaczający transmisję informacji przez formater. Sygnał ZJD pojawia się po osiągnięciu przez taśmę prędkości

nominalnej i przesunięciu taśmy przy zapisie o odcinek odpowiadający przerwie międzyblokowej, zaś przy odczycie po otwarciu układów odczytu formatera dla informacji przesyłanej z pamięci taśmowej. Sygnał ZJD jest wyłączany przez sygnał przesunięcia taśmy wysyłany do pamięci taśmowej.

ZNID/CCC - przy pracy metodą PE impuls 12,8 ns oznaczający wykrycie znaku identyfikacji na taśmie przy odczycie lub zapisie informacji, gdy taśma rozpoczyna ruch od nalepki początku BST. Przy pracy metodą NRZI impuls ZNID/CCC o długości 450 ns oznacza, że liniami ODP ϕ -7 są przesyłane bajty kontrolne CRC i FRC.

BŁNK - impuls w metodzie PE oznacza:

- zakłócenia w początku lub zakończeniu bloku informacji,
- nadmierny przekos,
- błąd na kilku ścieżkach,
- błąd parzystości bez zaniku pojedynczego bitu.

Czas trwania impulsu zależy od rodzaju błędu, który spowodował jego powstanie.

Impuls BŁNK w metodzie NRZI oznacza:

- błąd parzystości poprzecznej VRC i występuje jednocześnie z bajtem na szynach odczytu OBPO-7,
- błąd parzystości cyklicznej CRC i występuje po zakończeniu odczytu bloku,
- błąd parzystości wzdłużnej BRC i występuje po zakończeniu odczytu bloku.

Długość impulsu 4,16 ns.

BŁK - sygnał w metodzie PE oznaczający błąd na jednej ścieżce korygowany na bieżąco w czasie odczytu. Sygnał trwa od momentu pojawienia się błędu do zakończenia odczytu.

EVRC - impuls o czasie trwania 4,16 ns sygnalizujący błąd parzystości poprzecznej w bajcie informacyjnym przesyłanym szynami OBPO,7.

- BCRC - impuls o długości 4,16 ns występujący przy pracy metodą NRZI, wysyłany po zakończeniu odczytu lub zapisu bloku informacji, w którym został wykryty błąd parzystości cylicznej CRC.
- BLRC - impuls o długości 4,16 ns sygnalizujący wystąpienie błędu LRC, wysyłany po odczycie lub zapisie bloku przy pracy metodą NRZI.
- ZNT - impuls sygnalizujący wykrycie przez układ odczytu znacznika taśmy. Może wystąpić podczas odczytu do przodu i do tyłu oraz przy operacji zapisu znacznika taśmy.
- PGT - poziom przesyłany po upływie 0,5 ns od wybrania pamięci taśmowej sygnałami ADRP0, ADRP1, oznaczający, że podłączona pamięć jest gotowa do pracy po wykonaniu ładowania lub zakończeniu przewijania.
- PWK - poziom przesyłany po upływie 0,5 ns od wybrania pamięci taśmowej sygnałami ADRP0, ADRP1 oznaczający, że wybrana pamięć jest włączona do systemu.
- SPR - sygnał pojawiający się po 0,5 ns od wysłania do pamięci sygnału PRZ, oznaczający, że wybrana pamięć znajduje się w stanie przewijania.
- NRZI - sygnał oznaczający, że formater i pamięć znajdują się w stanie NRZI.
- PBL - sygnał pojawiający się po 0,5 ns od wybrania pamięci taśmowej sygnałami, ADRP0 i ADRP1, oznacza, że wybrana pamięć ma założony pierścień blokady zapisu.
- POT - sygnał pojawiający się po 0,5 ns od wybrania pamięci taśmowej sygnałami ADRP0 i ADRP1 oznacza, że taśma znajduje się na nalepce początku taśmy BOT.
- KOT - sygnał pojawiający się po 0,5 ns od wybrania pamięci taśmowej sygnałami ADRP0 i ADRP1 oznacza, że taśma znajduje się na nalepce końca taśmy EOT.
- STRZ - ciąg impulsów o czasie trwania 12,5 ns przy pracy metodą PE lub 25 ns przy pracy metodą NRZI. Począwszy od tylnego

zbozca impulsu w ciągu 8 ns kontroler powinien podać na linii Z \emptyset , Z7 kolejny bajt informacji. Ciąg kończy się po otrzymaniu przez formater sygnału OSTB.

Sygnał STRZ jest wysyłany w czasie wykonywania operacji zapisu bloków i kasowania odcinka taśmy o zmiennej długości

Impulsy STRZ służą wówczas do wyznaczania w kontrolerze długości kasowanego odcinka taśmy.

STRO - impuls strobujący bajt informacyjny przesyłany do kontrolera liniami ODF \emptyset ,7.

W metodzie PE jest przesyłany przy zapisie i odczycie, w metodzie NRZ1 przy odczycie.

ODF \emptyset -7 - sygnały bajtu odczytanego z taśmy opatrzonego bitem parzystości poprzecznej, które mogą być wykorzystane w czasie trwania impulsu na linii STRO. Poziom +3V odpowiada „0”, poziom 0V oznacza „1”.

ERLOP - impuls wykorzystywany dla celów diagnostycznych sygnalizujący pojawienie się w formaterze impulsu zerującego licznik odmierzający opóźnienie czasowe.

7.3.4. Zależności czasowe sygnałów interfejsu między formaterem a kontrolerem.

Na rysunkach harmonogramów czasowych oznaczone są następujące czasy:

$t_1 = 25 \text{ ns}/+ 25 \text{ ns}, - 0 \text{ ns}$ / czas między tylnym zboczem impulsu ST i przednim zboczem sygnału zajętości formatera ZJF,

$t_2 = 134,4 \text{ ms}$ - czas pomiędzy tylnym zboczem impulsu ST i przednim zboczem sygnału transmisji ZJD, podczas operacji zapisu, zapisu znacznika taśmy, kasowania i odczytu, gdy ruch taśmy zaczyna się od nalepki BOT.

$t_3 = 17,6 \text{ ms}$ - czas między tylnym zboczem impulsu ST i przednim zboczem sygnału ZJD podczas wykonywania operacji zapisu, gdy ruch taśmy zaczyna się od nalepki BOT.

- $t_4 = 12,8 \text{ ms}$ - czas między tylnym zboczem impulsu ST i przednim zboczem sygnału ZJD, podczas operacji odczytu, gdy ruch taśmy nie zaczyna się od nalepki BOT.
- $t_5 = 155,2 \text{ ms}$ - czas między tylnym zboczem impulsu ST i przednim zboczem sygnału ZJD, podczas wykonywania zapisu znacznika taśmy i kasowania stałego odcinka taśmy, gdy ruch taśmy nie rozpoczyna się od nalepki BOT.
- $t_6 = 175 \text{ do } 225 \text{ ms}$ - długość sygnału PCT,
- $t_7 = 12,5 \text{ ns}$ - długość impulsu strobujuącego STRZ w metodzie PE.
- $t_8 = 25 \text{ ns}$ - długość impulsu strobujuącego STRZ w metodzie NRZI.
- $t_9 = 25 \text{ ns}$ - adres impulsów STRZ w metodzie PE.
- $t_{10} = 50 \text{ ns}$ - adres impulsów STRZ w metodzie NRZI.
- $t_{11} = 15 \text{ ns}$ - czas między tylnym zboczem sygnału ZJD i tylnym zboczem sygnału ZJ6.
- $t_{12} = 134,4 \text{ ms}$ - czas między impulsem ST i impulsem ZNID.
- $t_{13} = 12,8 \text{ ns}$ - długość impulsu ZNID.
- $t_{14} = 147,2 \text{ ms}$ - czas między impulsem ST i momentem przełączenia w stan NRZI.
- $t_{15} = 1,1 \text{ ms}$ - długość impulsu ZKT w metodzie PE.
- $t_{16} = 4,16 \text{ ns}$ - długość impulsu ZNT w metodzie NRZI.
- $t_{17} = 8 \text{ ns}$ - czas między przednim zboczem sygnału informacyjnego ODP 0-7 i przednim zboczem impulsu STRO w metodzie PE.
- $t_{18} = 8 \text{ ns}$ - długość impulsu STRO w metodzie PE.
- $t_{19} = 41,6 \text{ ns}$ - średni czas między przednim zboczem sygnału informacyjnego ODPO-...,7, a przednim zboczem impulsu STRO w metodzie NRZI.
- $t_{20} = 4,16 \text{ ns}$ - długość impulsu STRO w metodzie NRZI.
- $t_{21} = 8,24 - 12,4 \text{ ns}$ - czas między przednim zboczem sygnału ODPO-7, a przednim zboczem STRO, w metodzie NRZI.

- $t_{22} = 291,2 \text{ ns}$ - czas między impulsem STRO i ostatnim znakiem informacyjnym i impulsem STRO znaku CRC.
- $t_{23} = 232,9 \text{ ns}$ - czas między impulsem STRO znaku CRC i impulsem STRO znaku LRC.
- $t_{24} = 148,5 \text{ ns}$ - czas między przednim zboczem impulsu STRO ostatniego znaku informacyjnego, a przednim zboczem sygnału CCG.
- $t_{25} = 449,2 \text{ ns}$ - długość sygnału CCG.
- $t_{26} = 291,2 \text{ ns}$ - czas między impulsem STRO znaku LRC i impulsem STRO znaku CRC.
- $t_{27} = 100 \text{ ns}$ - czas między impulsem STRO znaku CRC i impulsem SZRO pierwszego znaku informacyjnego.
- $t_{28} = 352,5 \text{ ns}$ - czas między przednim zboczem pierwszego impulsu STRO i tylnym zboczem sygnału CCG.

Na rysunku 7.19.,..., 7.3.1. pokazane są harmonogramy wykonywania poszczególnych operacji w interfejsie na styku formater-kontroler.

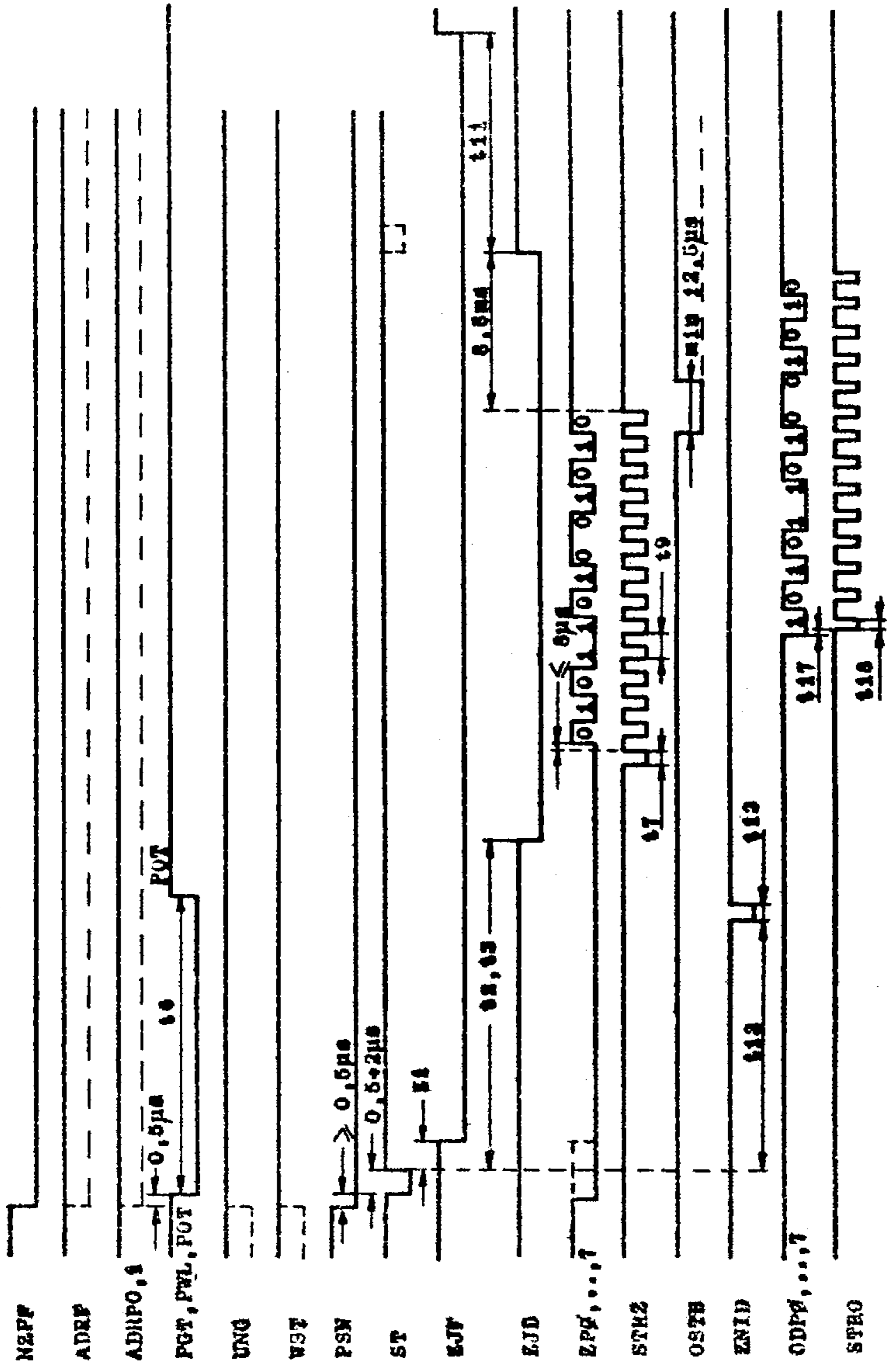


Рис. 7.19. Хармонеграм выполнения операции нарис методом ПМ.

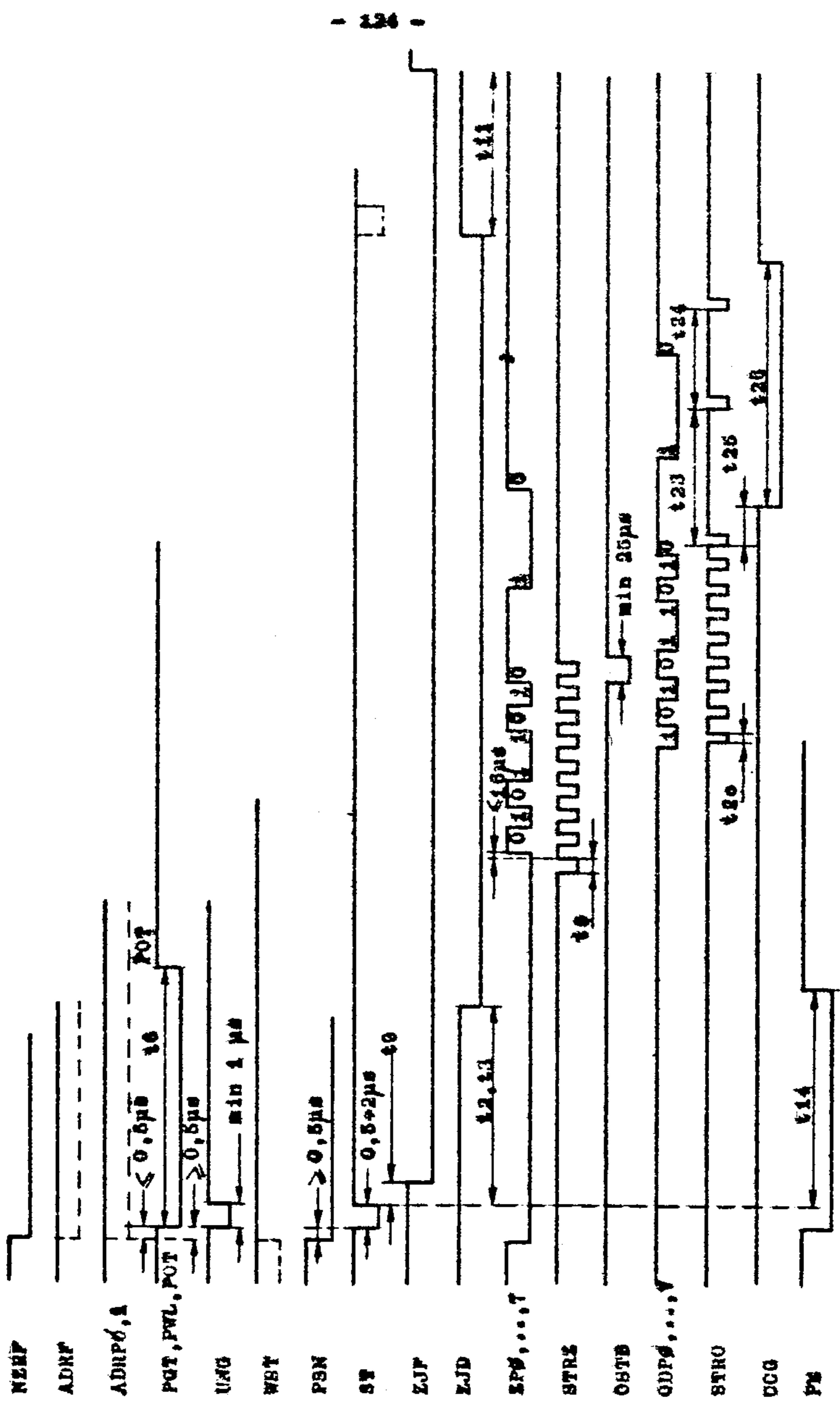


Рис. 7.20. Гармоніogram виконання операції копії методом NRZ-F.

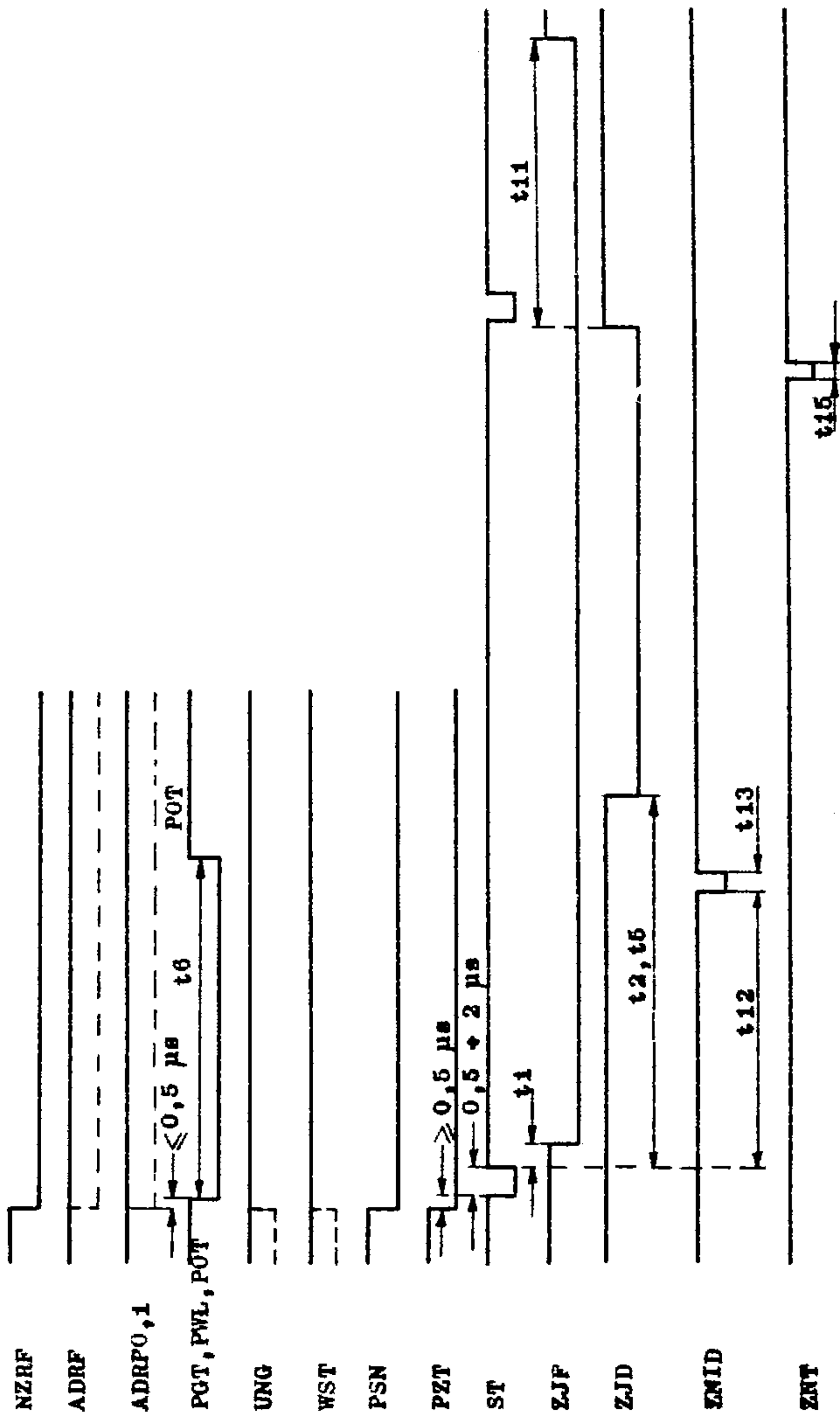


Рис. 7.21. Гармонogram sapisu znachnika tasmy metoda PH.

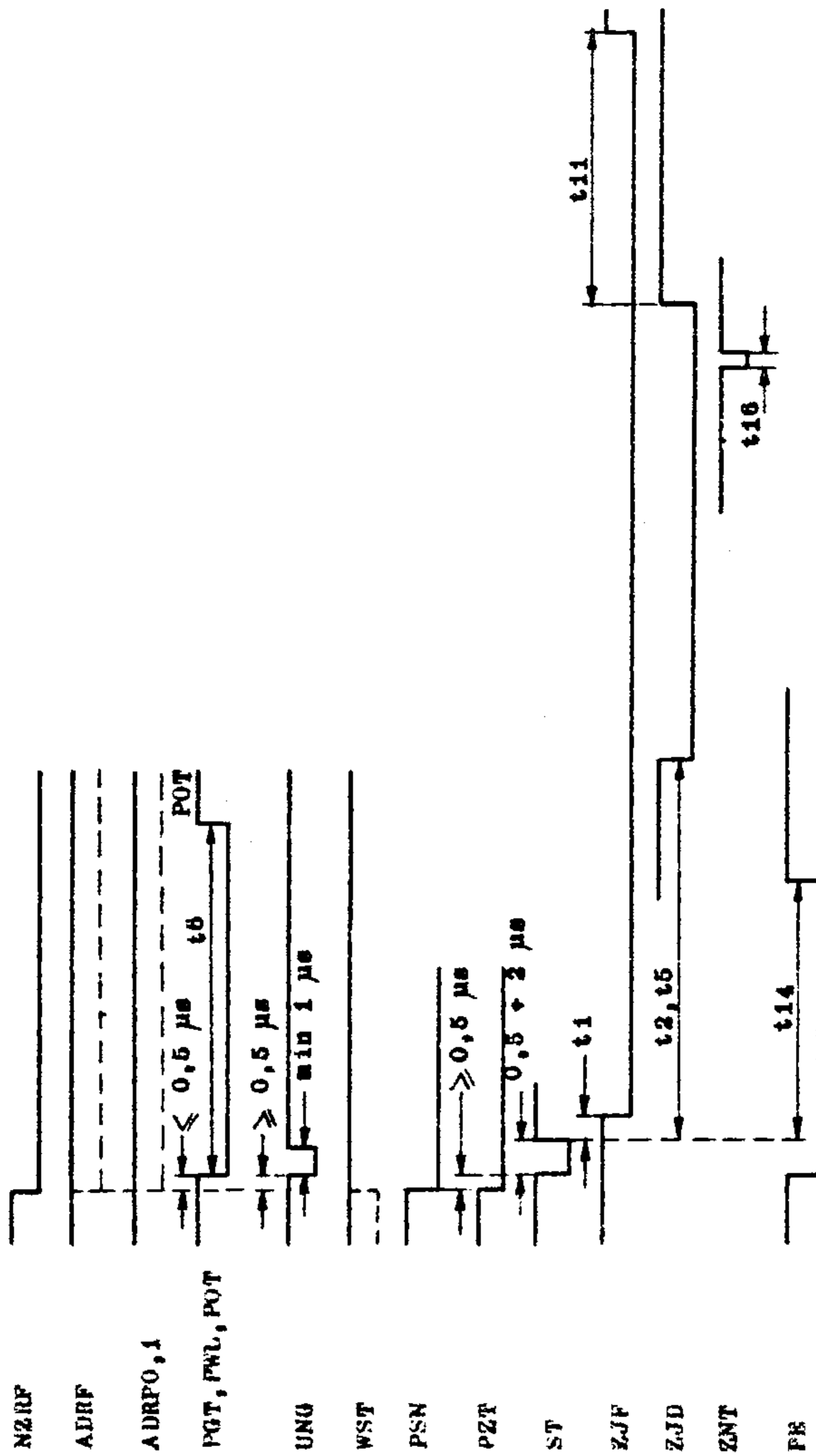
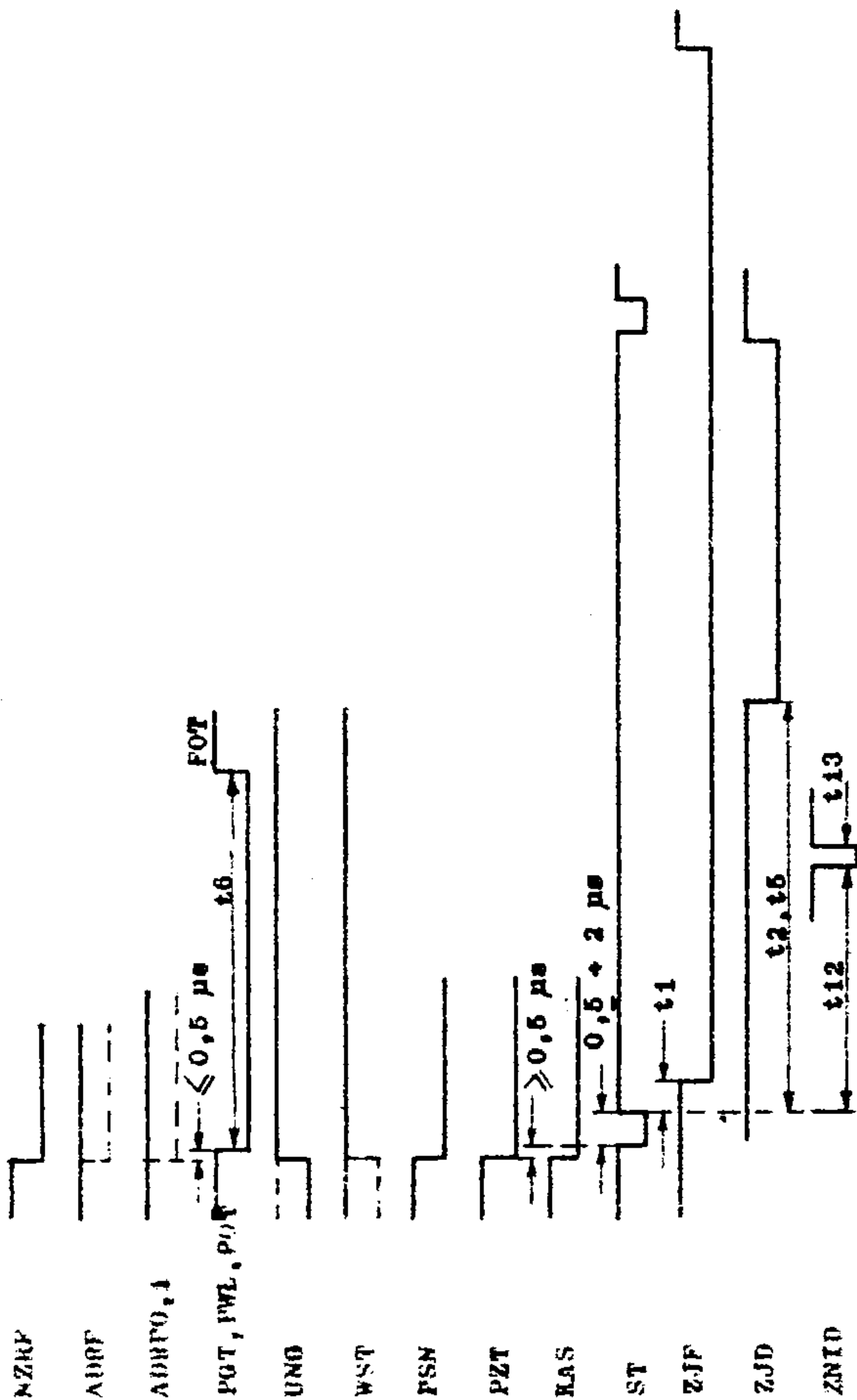


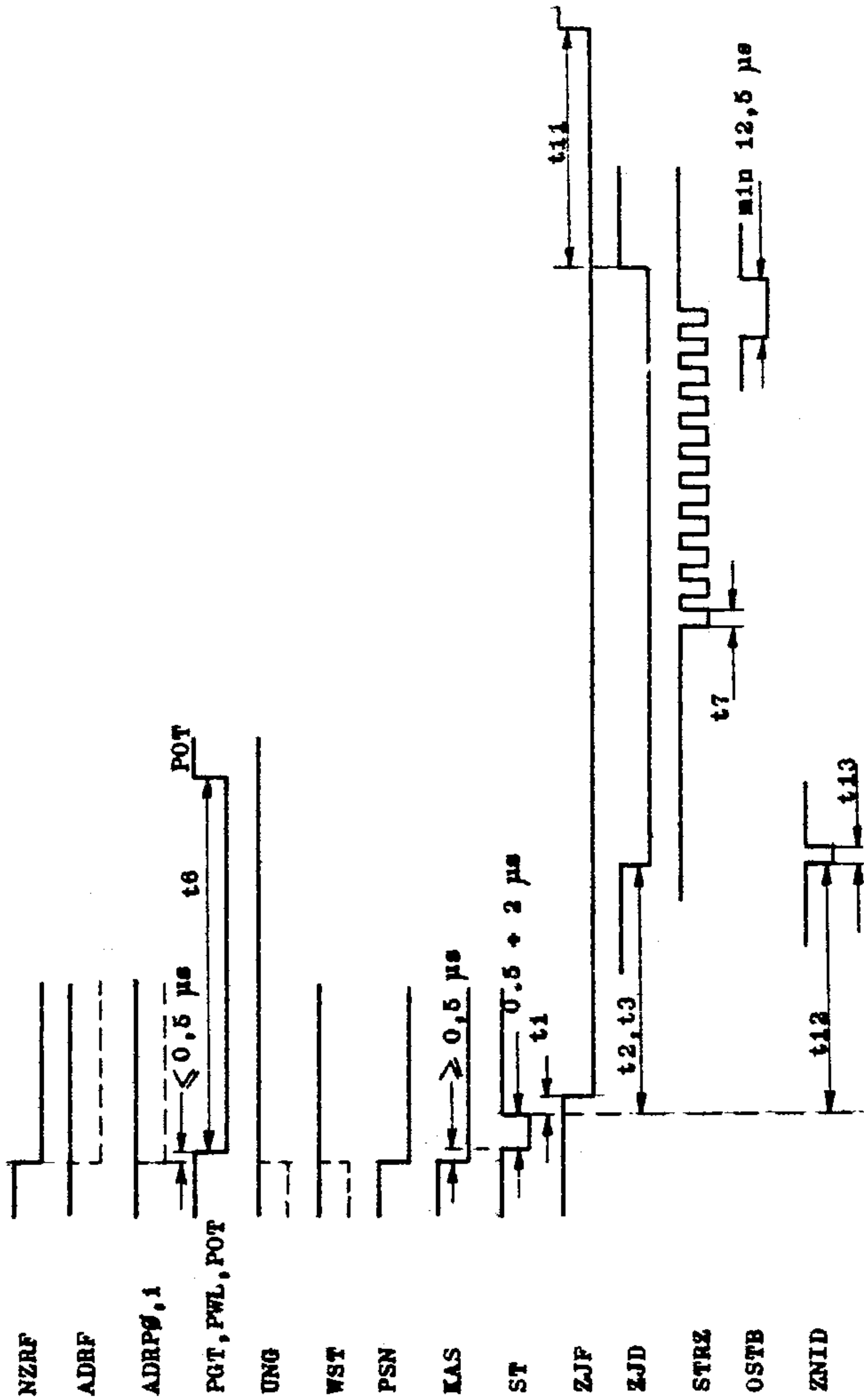
Рис. 7.22. Хармонogram sapisa снаосника тады метода NRZ1.



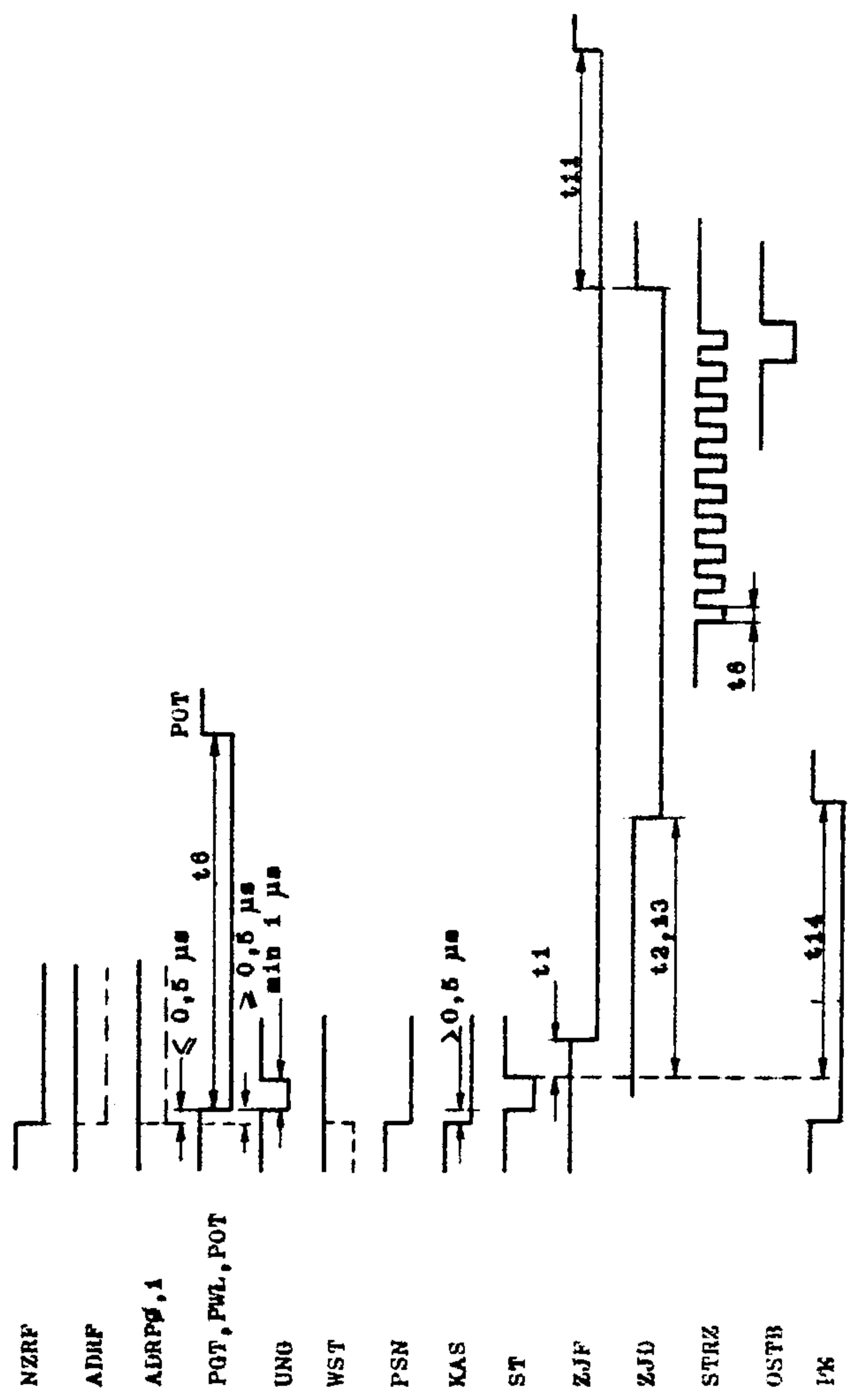
Rys. 7.23. Harmonogram kasowania stałego odcinka taśmy metodą PR.



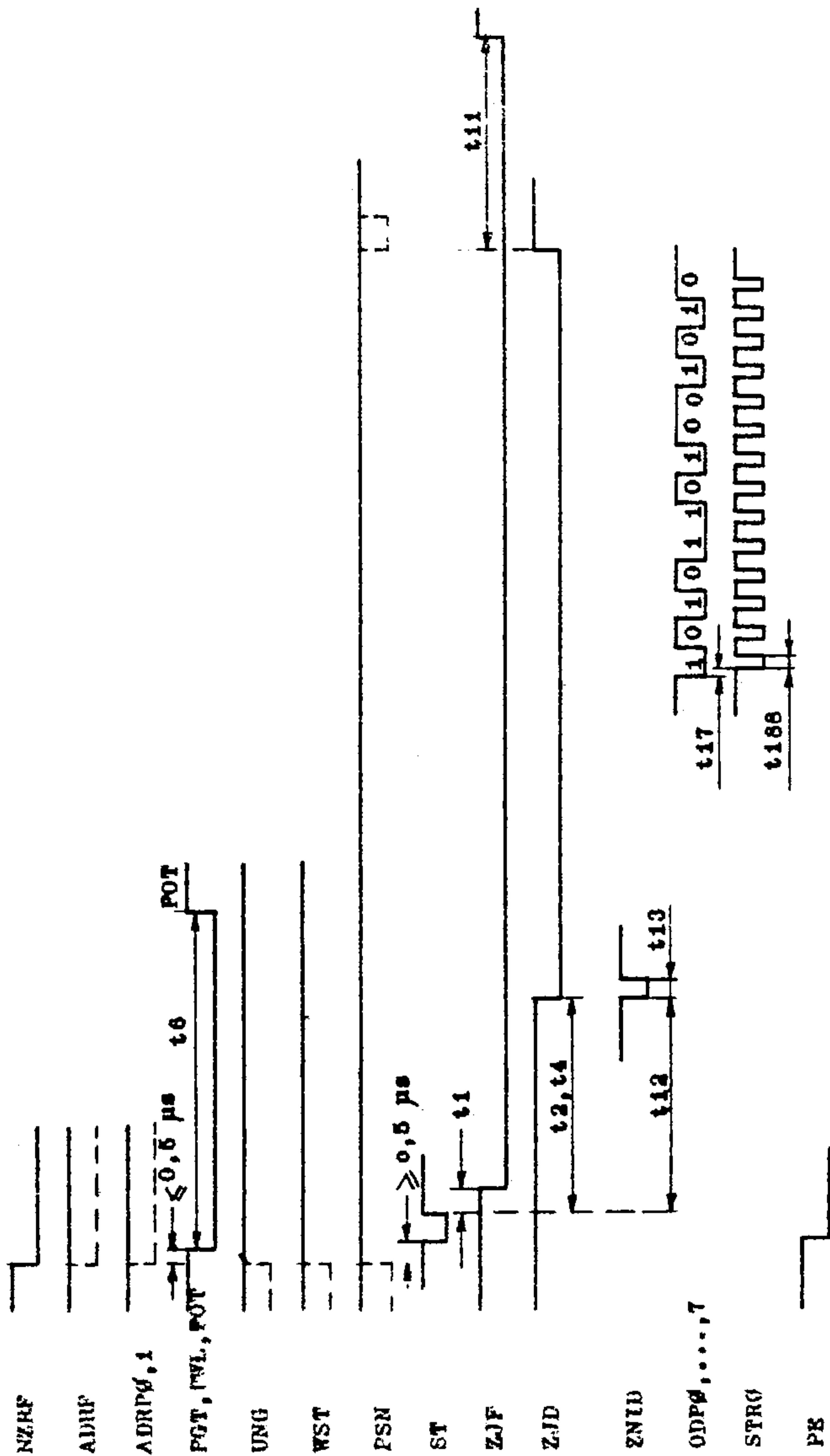
Rys. 7.24. Harmonogram kasowania stałego odcinka taśmy metodą NRZ1.



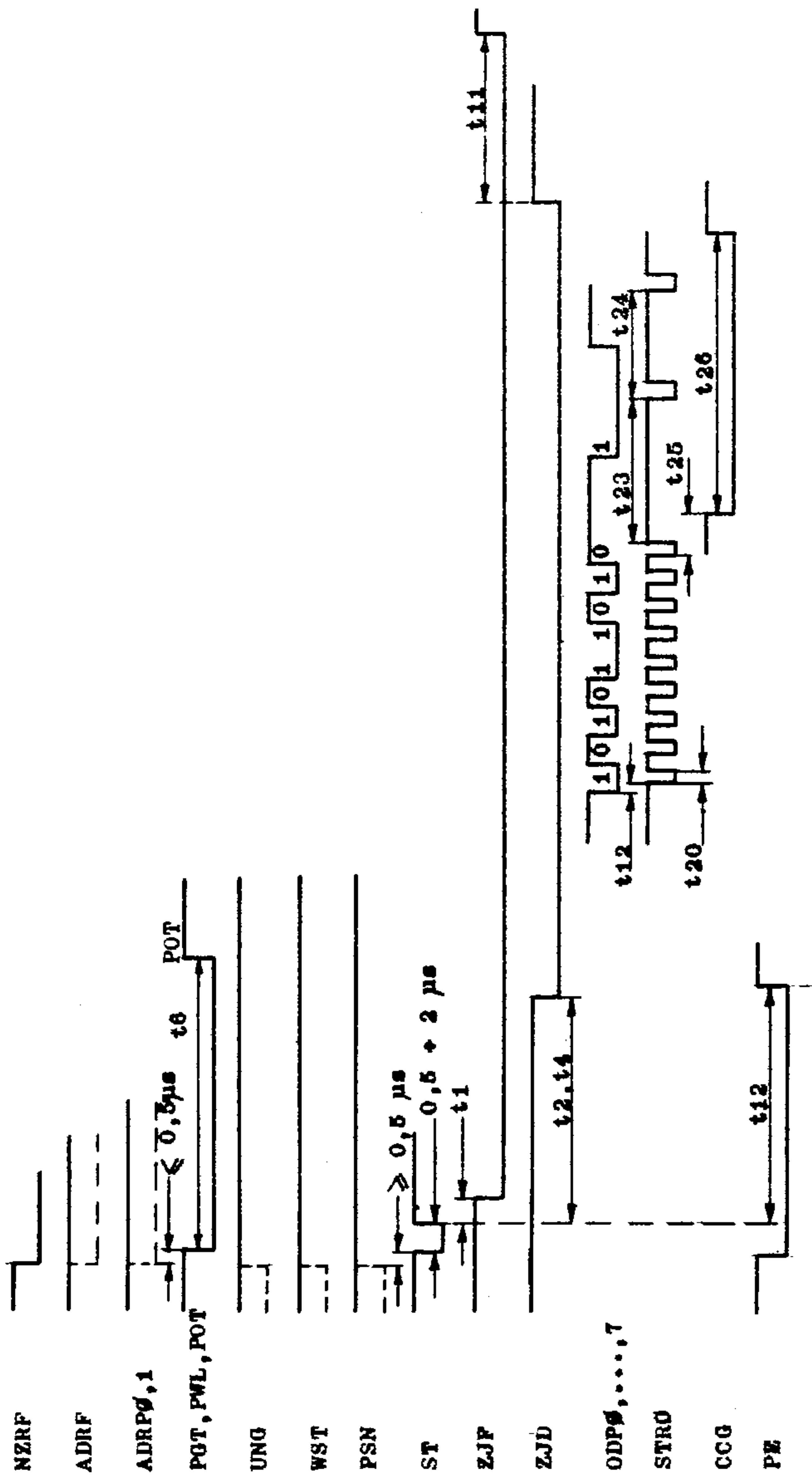
Rys. 7.25. Harmonogram kasowania smiennego edoinke taśmy metode PE.



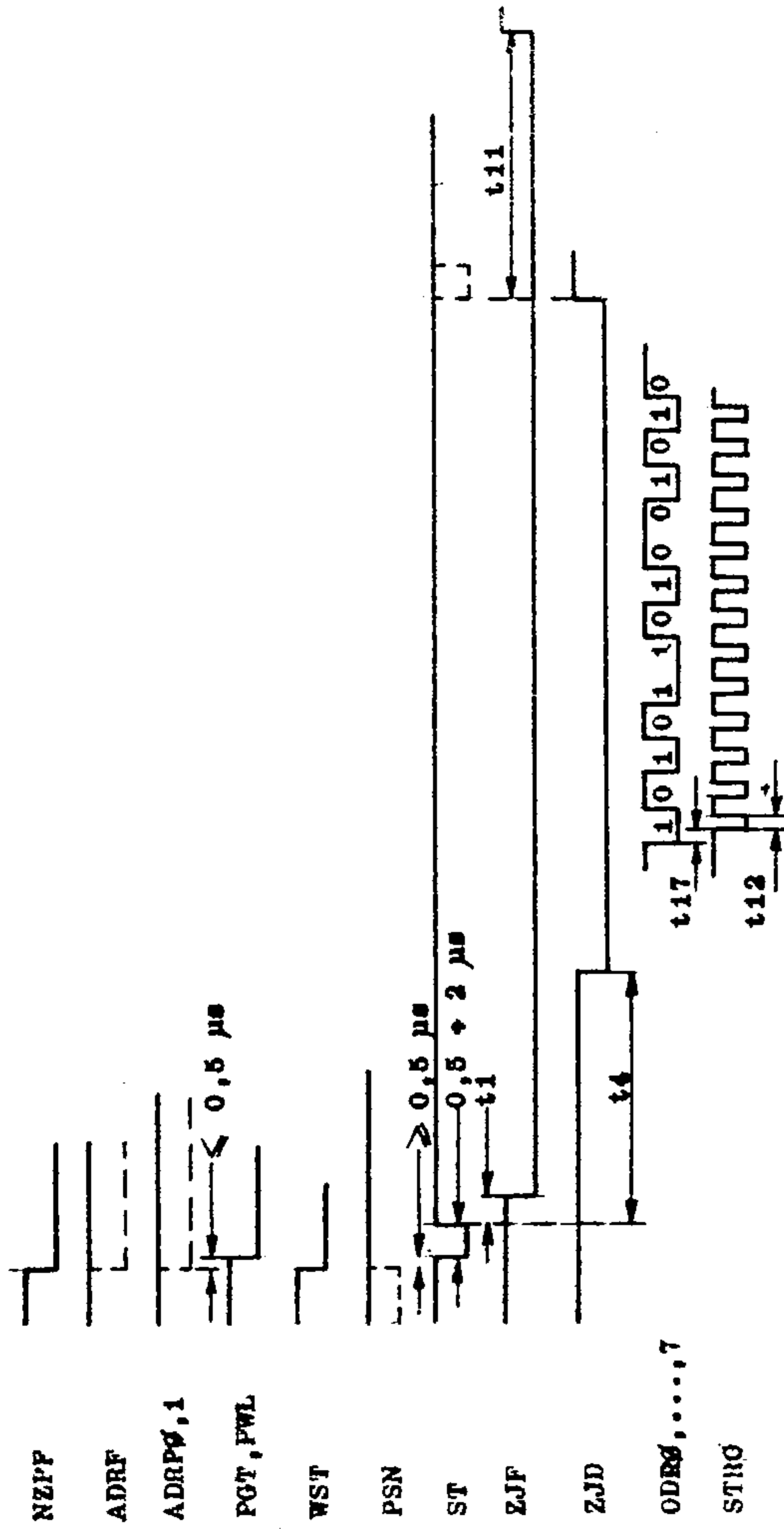
Kys. 7.26. Harmonogram kasowania smiennego odcinka taśmy metoda NRZI.



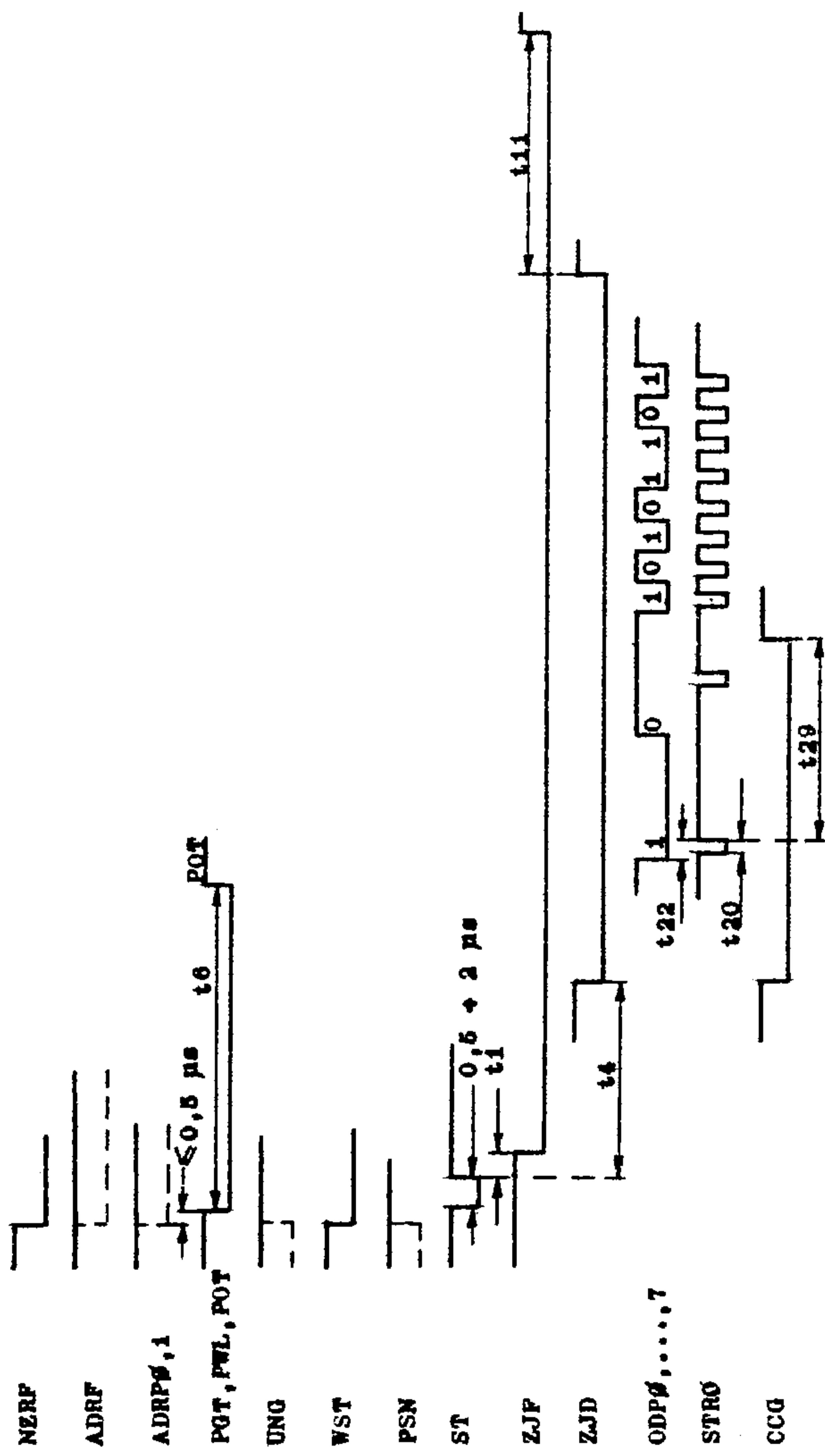
rys. 7.27. Harmonogram odczytu w przód metodą PE.



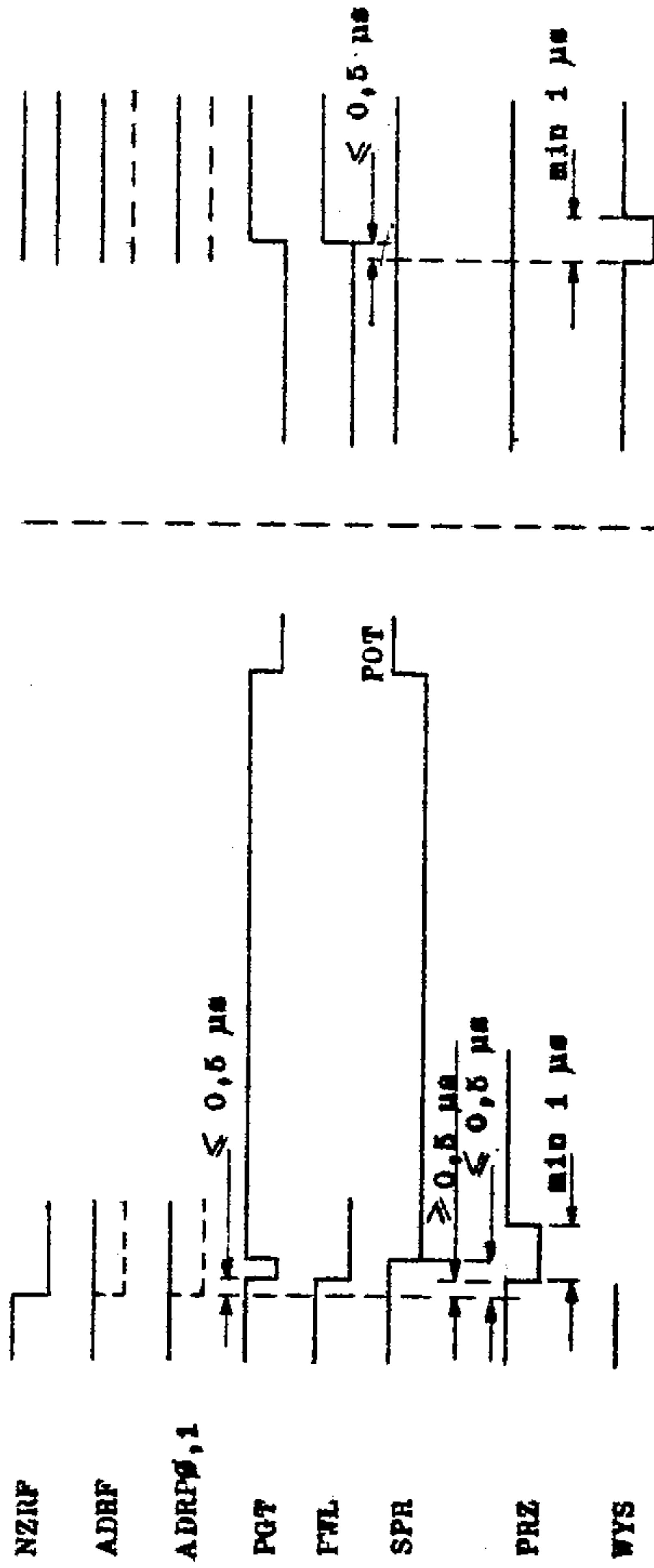
Rys. 7.26. Harmonogram odczytu w przed metodę NRZ1.



Rys. 7.29. Harmonogram operacji odczytu wstecz metodą PB.



Rys. 7.30. Harmonogram odosytu wstecm metode NRZ1.



rys. 7.31. Harmonogram operacji przewinięcia i wyłączenia z systemu.

Z A K O N C Z E N I E

Przedstawione w niniejszym opracowaniu przykłady interfejsów nie wyczerpują tematu. Nie zostały omówione interfejsy używane w teleinformatyce, interfejsy używane przy sprzężeniu komputera z obiektem oraz interfejs systemu CAMAC.

Z interfejsów urządzeń nie zostały przedstawione interfejsy rzadziej spotykanych urządzeń.

Interesująca tematyka badań interfejsu również wykracza poza tematykę opracowania. Na kompleksowe przebadanie nowego interfejsu mogą sobie pozwolić jedynie duże doświadczone firmy.

Należy jako zasadę przyjąć, że w praktycznym działaniu stosuje się interfejsy już sprawdzone i opublikowane. W minikomputerach i urządzeniach produkcji krajowej został przebadany i zdał egzamin obszerny zbiór interfejsów. Dokumentacja opisowa i konstrukcyjna jest dostępna dla użytkowników.

Z powyższego nie wynika, że stosowanie interfejsów w konkretnych urządzeniach jest proste i bez niespodzianek.

Wybór konkretnego interfejsu, przypisanie priorytetów urządzeniom pracującym w interfejsie, stosowana ochrona przed zbytnim obciążeniem interfejsu wymagają conajmniej przemyślenia, a często i modelowania.

Opisy interfejsów podane w niniejszym opracowaniu nie są pełne, gdyż z reguły pomijane są subtelne zależności czasowe i realizacja techniczna. Pełne opisy interfejsów zajmujące czasami kilkadziesiąt stron druku mogą być podstawą do prowadzenia prac konstruktorskich. Opisy interfejsów przytoczone w niniejszym skrypcie mogą być wykorzystane jedynie do zapoznania się z tematyką. Są one ilustracją konkretnych rozwiązań.

W zasadzie pełnym inżynierskim opisem jest opis interfejsu kontroler-formater wykorzystywany do podłączania pamięci taśmowej PT 305.

Jest to opis wzorowany na opisie firmowym MERA-MERAMAT i był wykorzystywany przez konstruktorów jednostki sterującej

pamięcią PT 305 w mikrokomputerze MERA-400. Ten fragment skryptu jest pozostawiony jako przykład opisu będącego podstawą prac konstrukcyjnych.

W tekście świadczą o pozostawione nazwy angielskie sygnałów gdyż w wielu przypadkach projektant dysponuje jedynie dokumentacją w języku angielskim. W tym języku są również sporządzone opisy interfejsów mających międzynarodowe znaczenie i znajomość nazw angielskich jest co najmniej celowa.