



praca zbiorowa

# POLSKA INFORMATYKA:

POLSKIE MINIKOMPUTERY.  
HISTORIA INFORMATYKI  
W WARSZAWSKICH  
ZAKŁADACH „ERA”



Andrzej Bibiński  
Wojciech J. Brzeski  
Jerzy Dżoga  
Elżbieta Jezierska-Ziemkiewicz  
Wojciech Kossakowski  
Włodzimierz Marciński  
Janusz Popko  
Jerzy Sławiński  
Jerzy Słomczyński  
Adam Szuba  
Krzysztof Wasiek  
Andrzej Ziemkiewicz

# **POLSKA INFORMATYKA:**

POLSKIE MINIKOMPUTERY.  
HISTORIA INFORMATYKI  
W WARSZAWSKICH  
ZAKŁADACH „ERA”

POLSKIE TOWARZYSTWO INFORMATYCZNE

Warszawa 2019

Redakcja:

*Paulina Skoczylas*

Korekta:

*Bogusława Orfinowska*

Projekt okładki:

*Adam Sobierajski*

Skład i łamanie:

*Paweł Bednarek*

Copyright © by Polskie Towarzystwo Informatyczne, Warszawa 2020

Wszelkie prawa zastrzeżone.

Kopiowanie, przedrukowywanie i rozpowszechnianie niniejszej książki lub jej fragmentów bez pisemnej zgody wydawcy zabronione. Treść książki stanowi prywatną opinię i stanowisko Autorów, nie może być utożsamiana z oficjalnym stanowiskiem Polskiego Towarzystwa Informatycznego.

Produkcja:

PRESSCOM Sp. z o.o.

ul. Krakowska 29

50-424 Wrocław

tel. 71 797 28 08

faks 71 797 28 16

e-mail: [wydawnictwo@presscom.pl](mailto:wydawnictwo@presscom.pl)

Wydawca:

Polskie Towarzystwo Informatyczne

ul. Solec 38, lok. 103

00-394 Warszawa

tel. 22 838 47 05

faks 22 636 89 87

e-mail: [pti@pti.org.pl](mailto:pti@pti.org.pl)

ISBN: 978-83-952357-5-7 oprawa twarda

ISBN: 978-83-952357-6-4 oprawa miękka

ISBN: 978-83-952357-7-1 wersja elektroniczna

# Spis treści

Wykaz skrotów .....	5
Wprowadzenie .....	7
<b>mgr Włodzimierz Marciński</b>	
■ <b>Rozdział 1</b>	
Historia opracowań i produkcji komputerów w Zakładach „ERA” .....	11
<b>mgr inż. Jerzy Sławiński, mgr inż. Wojciech J. Brzeski, mgr inż. Jerzy Dżoga,</b>	
<b>mgr inż. Wojciech Kossakowski, mgr inż. Jerzy Słomczyński</b>	
■ <b>Rozdział 2</b>	
Technologie produkcji techniki komputerowej w Zakładach „ERA” .....	29
<b>mgr inż. Andrzej Bibiński</b>	
■ <b>Rozdział 3</b>	
Testowanie pakietów elektronicznych .....	39
<b>mgr inż. Jerzy Słomczyński</b>	
■ <b>Rozdział 4</b>	
Pamięci dyskowe, wdrożenie licencji i rozwój .....	53
<b>mgr inż. Wojciech J. Brzeski</b>	
■ <b>Rozdział 5</b>	
Systemy komputerowe MERA 300 .....	69
<b>mgr inż. Janusz Popko</b>	
■ <b>Rozdział 6</b>	
Komputery 16-bitowe .....	85
<b>mgr inż. Elżbieta Jezierska-Ziemkiewicz, mgr inż. Andrzej Ziemkiewicz</b>	
■ <b>Rozdział 7</b>	
Eksport techniki komputerowej Zakładów „ERA” .....	97
<b>mgr inż. Jerzy Sławiński</b>	

■ <b>Rozdział 8</b>	
Dział oprogramowania SM MERA CAMAC w FMiK „ERA”. Początki i rozwój.....	113
<b>mgr inż. Adam Szuba</b>	
■ <b>Rozdział 9</b>	
MERA CNC/NUCON 400 System Numerycznego Sterowania Obrabiarkami.....	117
<b>mgr inż. Krzysztof Wasiek</b>	
■ <b>Rozdział 10</b>	
System sterowania numerycznego NUXON 500.....	135
<b>mgr inż. Jerzy Słomczyński</b>	
■ <b>Rozdział 11</b>	
Komputery personalne Mazovia.....	147
<b>mgr inż. Janusz Popko</b>	
■ <b>Rozdział 12</b>	
Wybrane zastosowania i wdrożenia u odbiorców systemów minikomputerowych produkowanych w Zakładach „ERA”.....	155
<b>mgr Włodzimierz Marciński</b>	
Postowie.....	177
<b>mgr inż. Andrzej Bibiński</b>	
Źródła fotografii.....	181

## Rozdział 6

# Komputery 16-bitowe

mgr inż. Elżbieta Jezierska-Ziemkiewicz, mgr inż. Andrzej Ziemkiewicz

## 6.1. K-202. Genialny pomysł

Historia zaczęła się w latach 1969–1970, gdy inż. Jacek Karpiński po skonstruowaniu komputera KAR-65 dla fizyków miał pomysł na następnego komputera.

Miał to być komputer spełniający wymagania:

Minimalne:

- 16-bitowe słowo;
- małe wymiary;
- działanie w warunkach biurowych (bez klimatyzacji itp.).

Maksymalne:

- wieloprogramowy;
- wieloprocessorowy (do 4 procesorów);
- wielodostępny;
- modularny;
- z arytmetyką zmiennoprzecinkową (48-bitową);
- z zegarem czasu rzeczywistego;
- z odpornością na zaniki zasilania;
- z pojemnością pamięci do 64 bloków po 64 k słowa (łącznie do 8 MB);
- z możliwością dołączenia do 8 kanałów dla urządzeń pamięci zewnętrznych;
- z możliwością dołączenia do każdego z procesorów do 8 kanałów dla urządzeń znakowych.

Jeżeli uda się spełnić wymagania maksymalne, będzie to już nie minikomputer, ale bardzo mocny 16-bitowy komputer.

Pomysł był na tyle interesujący, że umożliwiło to Jackowi Karpińskiemu przekonanie do niego dwóch firm angielskich: MB Metals i DataLoop. Anglicy zapewniali Jackowi Karpińskiemu dostęp do światowej bazy elementów: najnowszych układów scalonych i aparatury wspomagającej uruchamianie komputera, oscyloskopów itp.

Również w Polsce inż. Jacek Karpiński pozyskał sojuszników. Stworzono dla niego Zakład Konstrukcji Minikomputerów (w Zakładach „ERA”), którego został dyrektorem. Do Zakładu przeszedł prawie cały zespół, który pracował z nim przy komputerze KAR-65.

W październiku 1970 r. dołączyliśmy i my: Andrzej Ziemkiewicz i Elżbieta Jezierska-Ziemkiewicz. Naszym pierwszym zadaniem było zdefiniowanie principles of operations komputera K-202.

Wraz z mgr Teresą Pajkowską i mgr. inż. Karolem Doktorem dopracowaliśmy zbiór rejestrów procesora, listę rozkazów i zasady współpracy procesora z urządzeniami peryferyjnymi.

Z dr. Andrzejem Karczmarewiczem zaprojektowaliśmy interfejs pamięciowy, a z mgr. inż. Januszem Krzyżanowskim i mgr. inż. Jerzym Zawiszą – interfejs znakowy.

Pamięć operacyjna zbudowana została dzięki użyciu matryc ferrytowych wyprodukowanych w Irlandii przez firmę Data Products (jeszcze jedna korzyść ze współpracy z MB Metals, które sponsorowało firmę Data Products).

Wszystkie ostateczne uzgodnienia były przedstawiane inż. Jackowi Karpińskiemu do zaakceptowania, czasami w formie burzliwych dyskusji, ale zawsze zwyciężały rzeczowe argumenty.

Potem przyszła faza projektowania i uruchamiania modeli i prototypów.

Nie było żadnych ograniczeń na bazę elementów używanych do projektu. Żadnej „Listy preferencyjnej” układów, a tylko najnowszy katalog układów scalonych firmy Texas Instruments.

- 1) Projekt logiczny i techniczny procesora wykonaliśmy my (Elżbieta Jezierska-Ziemkiewicz i Andrzej Ziemkiewicz).
- 2) Arytmometr zmiennego przecinka – Elżbieta Jezierska-Ziemkiewicz.
- 3) Pamięć operacyjną – mgr inż. Jerzy Cewe i mgr inż. Diana Wierzbicka.
- 4) Interfejs pamięciowy – dr Andrzej Karczmarewicz.
- 5) Kanał znakowy – mgr inż. Jerzy Zawisza i mgr inż. Janusz Krzyżanowski.
- 6) Kanał pamięciowy – mgr inż. Jerzy Zajdel, mgr inż. Joanna Kowalczyk i dr Jerzy Dyczkowski.
- 7) Konstrukcję mechaniczną – Zbysław Sz waj.
- 8) Zasilacz – Witold Romanowski i Tadeusz Kupniewski.

W tym okresie dołączyło do zespołu wiele osób, które zajmowały się projektowaniem sterowników urządzeń peryferyjnych, wykonywaniem projektów technicznych (tabele połączeń itp.), uruchamianiem pakietów i uruchamianiem serii prototypowej. Nie jesteśmy w stanie wymienić wszystkich, ale to był wspaniały zespół, pełen zapału i z ogromnymi możliwościami.



Równocześnie zespół programistów opracowywał system operacyjny SOK-1 i assembler oraz kilka demonstracyjnych aplikacji. Tymi pracami kierowali mgr Teresa Pajkowska, mgr inż. Karol Doktor oraz mgr Lech Janczewski.

Wiosną 1971 r. przystąpiliśmy do uruchamiania prototypu procesora. Trwało to dniami i nocami bez przerwy. Ale udało się i działający komputer został wystawiony na Targach Poznańskich w czerwcu 1971 r.

Pierwszy sekretarz KC PZPR Edward Gierek podziwiał komputer i zapewniał o swoim poparciu.

Dwa miesiące później zawieźliśmy K-202 do Londynu na wystawę Olympia, pod patronatem Data Loop. Wzbudził tam wielkie zainteresowanie. Przedstawiciele konkurencji podziwiali efekty naszej pracy i wypytywali o szczegóły zastosowanych rozwiązań.

Mieliśmy również wizytę w ZSRR, gdzie nie chciano uwierzyć, że komputer jest odporny na wstrząsy. Jacek Karpiński, chcąc zademonstrować odporność komputera, rzucił działający procesor na podłogę, po czym odstawił go na miejsce, a K-202 ciągle działa!

Pierwsze zastosowanie K-202 było wykonane na Politechnice Gdańskiej. W konfiguracji K-202 nie było kanału pamięciowego ani urządzeń pamięci zewnętrznej. Koledzy z Politechniki Gdańskiej dołączyli do systemu kanał CAMAC z pamięciami bębnowymi. Opracowali też swój własny system operacyjny i tak się zaczął system operacyjny CROOK. Ten zestaw K-202 został później zainstalowany na kutrze torpedowym (który płynąc szybko, zachowuje się jak wytrząsarka) i komputer zdał egzamin.

Wszystkie wymagania maksymalne zostały spełnione. Jeden z liczących się konkurentów, czyli PDP11-40 miał pamięć o czasie cyklu 0,98  $\mu$ s i pojemności maksymalnej 28 k słów, a przy użyciu opcjonalnego modułu Memory Management 124 k słów, czyli miał pamięć bez porównania mniejszą. Również procesor zmiennooprzecinkowy był modułem opcjonalnym.

W 1972 r. przyszła pora na wykonanie 30 egzemplarzy komputera: 20 dla Anglików, a 10 do użytkowania w kraju. Pierwsze zostały dostarczone do Anglii w styczniu 1973 r.

Elżbieta Jezierska-Ziemkiewicz: „Na początku 1973 r. przebywałam na urlopie macierzyńskim. W tym czasie Zakład Minikomputerów został przeniesiony z „ERY” do Instytutu Maszyn Matematycznych (IMM) i zmienił nazwę na Zakład Doświadczalny Minikomputerów przy IMM. Dla inż. Jacka Karpińskiego zaczęły się ciężkie czasy. Raptem miał nad sobą pełno ważnych dyrektorów i profesorów. Wszystkie jego posunięcia były kontrolowane i utrudniane. Zaczęły się też nieporozumienia

Anglików z Metronexem, który był stroną w przedsięwzięciu. Będąc na urlopie, nie śledziłam dokładnie przebiegu konfliktów”.

A skończyło się smutno: w marcu 1973 r. inż. Jacek Karpiński został brutalnie wyrzucony z pracy. Nikt mu nie mógł pomóc. Wiele osób z zespołu na znak protestu złożyło wypowiedzenia, m.in. Andrzej Ziemkiewicz i przez wiele miesięcy był bez pracy z wilczym biletem.

Inżynier Jacek Karpiński przestał być szefem, ale jego duch – twórcy tego zespołu – był cały czas obecny.

Zespół ciągle istniał i otrzymał nowe zadanie.

Elżbieta Jezierska-Ziemkiewicz: „Poproszono mnie, abym podjęła pracę nad następcą K-202 zwanym MERA 400”.



Fotografia 14. Jacek Karpiński, w tle Jerzy Zawisza



Fotografia 15. Elżbieta i Andrzej Ziemkiewiczowie

## 6.2. MERA 400

Elżbieta Jezierska-Ziemkiewicz: „Wróciłam do pracy pod koniec 1973 r. i jako główny konstruktor rozpoczęłam projekt komputera MERA 400”.

Założeniem było, żeby oprogramowanie było przenoszone z K-202, aby wykorzystać maksymalnie elementy projektu K-202 i aby na tyle, na ile to możliwe, zbliżyć się do standardów systemu SM. Zwiększono więc wymiar pakietów, co znacznie uprościło okablowanie jednostki centralnej komputera.

Główna różnica w stosunku do K-202 to usunięcie bitu warunku z rozkazów maszyny. Pozwoliło to rozbudować listę rozkazów dwukrotnie.

Po doświadczeniach nad pracą wielozadaniową (głównie uwagi kolegów od CROOK-a) został wprowadzony stos systemowy dla efektywnego przełączania kontekstu procesu, a pamięć operacyjna została wyposażona w pełną dynamiczną wirtualizację. Liczba procesorów w systemie została zredukowana do dwóch i wbudowano mechanizmy komunikacji międzyprocesorowej. Usunięto z systemu kanały znakowe pracujące poprzez procesor, a umieszczono je jednolicie na interfejsie pamięciowym. Wykorzystane zostały w maksymalnym stopniu rozwiązania stosowane w K-202.

MERA 400 to więc kolejna ulepszona pod względem wieloprogramowości wersja, która posiadała zwartą, znacznie uproszczoną konstrukcję mechaniczną i mniej kabli.



Fotografia 16. Mera 400 - zestaw standardowy

Wreszcie dołączono do systemu kanał pamięciowy z kontrolerem pamięci bębnowej i kontrolerem pamięci taśmowej.

Podobnie jak K-202 MERA 400 była w pełni asynchroniczna. Całe sterowanie w procesorze i na interfejsie pamięciowym opierało się na zasadzie hand-shake. Szybkość maszyny zależała więc od tego, z jakich elementów była zbudowana: od szybkości układów scalonych (czy były to układy Schotkiego, czy nie), a w szczególności od czasu dostępu do pamięci (pamięć z Data Products miała czas cyklu 1  $\mu$ s).

Takie rozwiązanie pozwalało uniezależnić się od tego, z czego składał się system. Bez zmian procesor pracował z pamięciami operacyjnymi o różnych szybkościach, nawet w tej samej instalacji.

### 6.3. Produkcja seryjna komputerów MERA 400

MERA 400 była seryjnie produkowana w Zakładach Systemów Minikomputerowych MERA (ZSM MERA). Zespół został przeniesiony do punktu wyjścia.

Kierownictwo przejęli mgr inż. Jerzy Zawisza i mgr inż. Jerzy Dżoga i świetnie się z tego zadania wywiązywali.

W konfiguracji standardowej MERA 400 pracowała pod systemem operacyjnym SOM-3 rozwijanym przez zespół pod kierunkiem mgr. inż. Wojciecha Szansera. W skład zespołu wchodził: mgr inż. Michał Skolimowski, mgr inż. Andrzej Mozgawa, mgr inż. Leszek Grzyb, mgr inż. Andrzej Szustak i inni.

Gdy „ERA” zaprzestała produkcji komputerów MERA 400, zespół znowu znalazł się w komplecie w firmie polonijnej Amepol.

## 6.4. MX-16

Dyrektorem Amepolu był inż. Tadeusz Rafałko. Stronę techniczną prac nadzorował mgr inż. Jerzy Dżoga. Do zespołu dołączyli młodzi inżynierowie, bardzo zdolni i bardzo zapaleni do pracy: mgr inż. Bożena Padzik, mgr inż. Tadeusz Wilczek, mgr inż. Staszek Chmielewski i mgr inż. Darek Cielebąk.

W tym czasie na rynku pojawiły się 8-bitowe mikroprocesory firmy Intel. Dzięki wykorzystaniu nowych możliwości technicznych zastąpiliśmy stare kanały urządzeń peryferyjnych nowymi modułami zbudowanymi na mikroprocesorach Intel-8085.



Fotografia 17. MX-16 – następca MERY 400

Były to procesory peryferyjne:

- 1) MULTIX – do multipleksorowej transmisji z lub do wolnych urządzeń peryferyjnych i do telekomunikacji (internet);
- 2) PLIX – selektorowy procesor DMA dla urządzeń pamięciowych (dyski Winchester, taśmy magnetyczne);
- 3) IEC – procesor z dwuwęściową pamięcią do zastosowań pomiarowych, medycznych i graficznych (prace nieukończone);
- 4) MEGA – moduł półprzewodnikowej pamięci operacyjnej na układach DRAM.

Dzięki tym modułom wymiary systemu bardzo się zmniejszyły i komputer MX-16 pojawił się w nowej szacie. Była to nowa jakość. Nie było już urządzeń dołączonych do procesora poprzez kanały znakowe lub pamięciowe. Wszystkie urządzenia działały poprzez mikroprocesorowe podsystemy peryferyjne.

## 6.5. SOLID

W 1980 r. system komputera 16-bitowego miał więc opracowane nowoczesne podzespoły: pamięć operacyjna, procesory peryferyjne, ale procesor był ciągle ten sam co na początku (czyli w MERA 400).

W Instytucie Maszyn Matematycznych powołano zespół pod moim [Elżbieta Jezierska-Ziemkiewicz – przyp. red.] kierownictwem do rozpoczęcia prac nad następcą K-202/MERA 400 pod hasłem SOLID.

Miał to być system o wbudowanych mechanizmach obiektowo zorientowanych. Stąd cenny był udział w zespole kolegów z Uniwersytetu Warszawskiego – autorów języka LOGLAN.

Procesor miał być budowany na własnych układach scalonych i dlatego do zespołu włączeni zostali konstruktorzy z TEWA. A ponadto w Zakładach „ERA” znajdował się system CAD (Automatyzacji Projektowania) działający na komputerze IRIS-80.

Stan wojenny przerwał piękny sen. SOLID i system CAD zniknęły bez śladu.

Ostatnie lata przed wyjazdem do Francji poświęciliśmy na podtrzymywanie przy życiu „komputera 16-bitowego” w Amepolu.

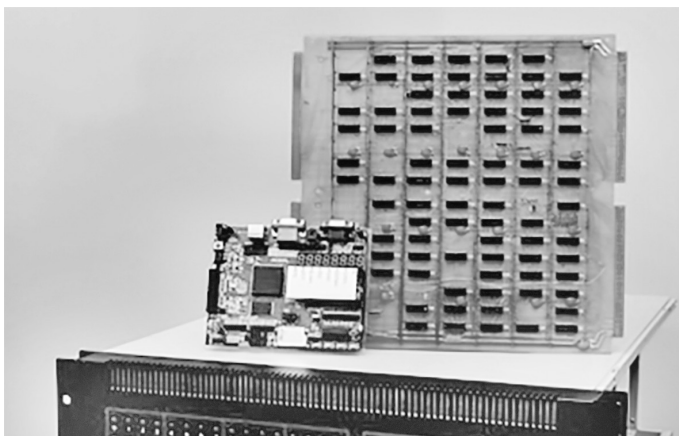
## 6.6. EM-400 – reinkarnacja MERY 400

W latach 2012–2013 mgr inż. Jakub Filipowicz, młody absolwent Politechniki Wrocławskiej, znający komputer MERA 400 od dziecka, bo jego mama pracowała

na tym komputerze i zabierała go ze sobą do pracy, postanowił wykonać emulator MERY 400 (<https://mera400.pl/EM400> [dostęp: 28.07.2019]).

Dotarł do istniejącej dokumentacji K-202 i MERY 400 oraz do oprogramowania CROOK-5 i udało mu się go uruchomić na swoim emulatorze EM-400. Jesteśmy pełni podziwu dla ogromu pracy i wspaniałych umiejętności Jakuba Filipowicza.

Ale emulator mu nie wystarczył. Postanowił wykonać sprzętową wersję procesora MERA 400 w technice FPGA i to też mu się udało (<https://mera400.pl/MERA-400f> [dostęp: 28.07.2019]). Wielkie brawa!



Fotografia 18. MERA 400f jest współczesną reimplementacją jednostki centralnej komputera MERA-400 w technologii FPGA

## Lista osób pracujących przy K-202, MERA 400 i MX-16 (tytuły pominięto)

### Główni konstruktorzy

- Jacek Karpiński †
- Elżbieta Jezierska-Ziemkiewicz
- Andrzej Ziemkiewicz

### Jednostka centralna (Elżbieta Jezierska-Ziemkiewicz + Andrzej Ziemkiewicz) +

- Jerzy Dżoga
- Piotr Ruszkarski
- Hanna Kozioł
- Izabela Brzezińska †

- Jaremi Witewski
- Tadeusz Kupniewski
- Wincenty Chmielewski
- Krystyna Pyziak
- Barbara Szczurowska

**Pamięć operacyjna** (Elżbieta Jezierska-Ziemkiewicz) +

- Jerzy Cewe
- Diana Wierzbicka

**Interfejs systemowy** (Elżbieta Jezierska-Ziemkiewicz + Andrzej Ziemkiewicz) +

- Andrzej Karczmarewicz

**Kanał pamięciowy**

- Jerzy Zajdel
- Joanna Kowalczyk †
- Jerzy Dyczkowski
- Zofia Kopczyńska
- Anna Srebrna
- Henryk Wójtowicz

**Kanał znakowy**

- Janusz Krzyżanowski
- Jerzy Zawisza †
- Krzysztof Szaniawski
- Anna Dernałowicz

**Procesory peryferyjne MULTIX, PLIX** (Elżbieta Jezierska-Ziemkiewicz) +

- Tadeusz Wilczek
- Stanisław Chmielewski
- Darek Cielebąk
- Bożena Padzik

**Zasilacz**

- Hanna Wyrębska
- Jerzy Rydzewski
- Witold Romanowski



**Konstrukcja mechaniczna**

- Janusz Kruczyński
- Robert Kapla
- Zbysław Sz waj

**Montaż, serwis**

- Andrzej Chrz ąszcz †
- Lesław Kostka
- Grzegorz Pierchalski

**Badania czystości patentowej**

- Zygmunt Pałka

**Oprogramowanie**

- Teresa Pajkowska †
- Karol Doktor
- Wojciech Szanser
- Michał Skolimowski †
- Leszek Grzyb †
- Andrzej Mozgawa †
- Andrzej Szustak
- Baltazar Krawczyk
- Ewa Pytel
- Janusz Manuszak
- Maria Krupa
- Paweł Zieliński
- Lech Janczewski
- Andrzej Ihnatowicz
- Iwona Lassota

W zespole było wielu wartościowych pracowników, którzy przyczynili się do sukcesu K-202 i MERA 400. Niestety nie wszystkich pamiętamy po tylu latach.

Wielu odeszło, co zostało oznaczone symbolem †.