

40
V/1
Romuald Marczyński

Biuro II Kongresu Nauki Polskiej
wpłynęło dnia 27 X 72 22 1/2 10/12

Do użytku służbowego

S P R Z E T I A R C H I T E K T U R A

UWAGI WSTĘPNE

Niniejsze opracowanie oparte jest w znacznej mierze na własnym rozeznaniu autora oraz na informacjach ustnych uzyskanych drogą usilnych starań w instytucjach prowadzących prace w dziedzinie maszyn cyfrowych. Autor w celu uzyskania możliwie pełnego przeglądu i pełnej dokumentacji z tej dziedziny wystąpił wiosną 1972 r. z pismem do 15 wybitnych polskich specjalistów[✱] w nadziei, że uzyska informacje, które mogłyby być podstawą do dalszego opracowania. Niestety, otrzymał tylko dwie odpowiedzi i to też bardzo fragmentaryczne.

Wychodząc z powyższego z przykrością należy stwierdzić, że poniższe rozważania i informacje mogą nie obejmować wszystkich faktów z tej dziedziny. Spowodowane to było trudnościami obiektywnymi, jak i również fizyczną niemożliwością przetworzenia olbrzymiego materiału. Dlatego autor z góry przeprasza za arbitralny wybór materiałów, oraz za to, że nie mógł podać planów badawczych i rozwojowych poszczególnych instytucji, jak również za niektóre zbyt może apodyktyczne stwierdzenia. Autor nie widział możliwości całkowitego dostosowania referatu do wytycznych.

[✱] Lista osób, do których wysłano zapytania w załączniku.

M o t t o:

Sprzęt określa stan informatyki

Wprawdzie pierwsze maszyny liczące powstały już w XVII i XVIII wieku, jednak dopiero wiek XX umożliwił zbudowanie automatycznej maszyny cyfrowej. Nawet poziom techniki w XIX w. był niewystarczający do realizacji ambitnego projektu Charles'a Babbage'a. Zjawisko takie, podejmowanie zadań, które w danym okresie są nierealizowalne, często występuje w historii maszyn matematycznych. Jak widać z treści tego opracowania, wystąpiło ono także u nas w Polsce i to kilkakrotnie. Realizacja znacznie trudniejszych zadań przy zastosowaniu właściwej techniki staje się przedsięwzięciem bardzo łatwym nawet dla amatorów.

Rozwój informatyki z jednej strony jest uwarunkowany stanem techniki i technologii, a z drugiej stanem wiedzy i informacji w społeczeństwie oraz jego kulturą techniczną. Stosunkowo łatwo jest przenieść do danego społeczeństwa technikę przez jej zakup, czy zakup licencji, znacznie trudniej zaś jest zmienić nawyki u ludzi. Doszukując się analogii z maszynami cyfrowymi można powiedzieć, że rozwój jest ograniczany brakiem dopasowania między dwoma niejednorodnymi układami: maszynami o różnej strukturze i różnym czasie życia: ludźmi i komputerami. Człowiek ma stałą strukturę i można przyjąć, że od początku naszej cywilizacji a może i wcześniej niezmienną. Okres życia człowieka wynosi około 60 - 70 lat. Wolno się go programuje - procesy uczenia i trudno go „przeprogramować”. Komputer jest urządzeniem szybko zmiennym. W ciągu 25 lat rozwoju tej dziedziny byliśmy świadkami co najmniej czterech różnych struktur, coraz bardziej wyrafinowanych. Okres życia komputera szacuje się średnio na 5 lat, ale dany komputer można całkowicie zmienić przez wymianę programów. Jak widać z tego łatwiej jest

dopasować komputer do człowieka niż odwrotnie. Zachodzi też inne zjawisko: 25 lat maszyn cyfrowych nie pozostało też bez wpływu na człowieka, który również powoli dopasowuje się do komputera. Jednak zbyt szybkie zmiany maszyn prowadzą do różnych napięć, niedopasowań, kryzysów, których w miarę możliwości należałoby uniknąć. Tematyka badawcza tego niedopasowania należy raczej do psychologów. Zagadnienie to wysunąłem dlatego, że ciągła pogoń za nowoczesną technologią, pogoń którą u nas obserwujemy, trwać będzie dalej, chyba że podejmiemy takie środki, które ten rozziew jeśli nie zlikwidują, to zmniejszą, a tym samym zmniejszą straty społeczne. Znalezienie środków dla rozwiązania tego problemu uważam za jedno z ważniejszych zadań naszej nauki.

MASZYNA CYFROWA

Podstawowym elementem, który jest sercem sprzętu informatyki, jest sama maszyna cyfrowa. Aby móc przeprowadzić analizę tego sprzętu najpierw naszkicuję historię elektronicznych maszyn cyfrowych w Polsce od chwili ich powstania do chwili obecnej. Takie podejście jest tym bardziej celowe, że podział na sprzęt i architekturę maszyn nastąpił dopiero niedawno, tj. w połowie lat 60-tych.

Pierwsze prace badawcze i konstrukcyjne w dziedzinie maszyn cyfrowych zostały rozpoczęte z początkiem lat pięćdziesiątych w Instytucie Matematycznym w Grupie Aparatów Matematycznych przekształconym na ZAM. Odczuwało się wówczas całkowity brak kontaktów międzynarodowych, prawie całkowity brak literatury i czasopism oraz brak nowoczesnego sprzętu. Spowodowało to konieczność rozwiązania wielu podstawowych problemów

z dziedziny organizacji m.c., opracowania elementów logiki i pamięci wewnętrznej oraz wykorzystania elementów demobilu polniemieckiego w konstrukcji. Prace te pozwoliły na stworzenie projektu elektronicznej maszyny cyfrowej EMAL. Maszyna ta ze względu na zbyt dużą zawodność tych podemobilowych elementów nie została nigdy całkowicie uruchomiona. W roku 1955 odstąpiono od jej dalszej budowy. Maszyna EMAL zbudowana była w technice statycznej lampowej, z pamięcią rtęciową, przy czym częstotliwość podstawowa wynosiła 1.MC. Była to maszyna 1-adresowa, szeregową (słowo 40 bitowe, arytmetyka znak-moduł, pojemność pamięci rtęciowej 512 słów). Zastosowanie przedglądu (look ahead) dla rozkazów, według mojego rozeznania, pierwsze na świecie, pozwalało teoretycznie uzyskać 1200 op/sek. Zła jakość elementów (lampy, opory) praktycznie uniemożliwiły w tamtych czasach realizację tak dużych m.c. w technice statycznej.

Następne polskie maszyny cyfrowe zostały oparte na technice dynamicznej impulsowej, która nie wymagała tak wysokiej jakości elementów składowych.

W latach 1956 - 1958 powstaje w Instytucie Matematycznym w Zakładzie Aparatów Matematycznych maszyna cyfrowa XYZ zbudowana w technice dynamicznej, wzorowanej na układach radzieckiej maszyny M-20. Była to maszyna szeregową, 1-adresowa, słowo 36 bitowe, arytmetyka znak-moduł, pamięć rtęciowa 512 słów. Była to pierwsza w Polsce pracująca elektroniczna maszyna cyfrowa programowana wewnętrznie. Pierwszą nowoczesną, gdyż w latach 1956 - 1957 zbudowano i uruchomiono maszynę PARK, przekątnikową, programowaną zewnętrznie i przeznaczoną tylko do rachunku krakowianowego.

Nieco później, prawie równocześnie zostały zaprojektowane i zbudowane następne dwie maszyny cyfrowe EMC minus 2 i EMAL-2. Maszyna EMC-2 zbudowana była w technice dynamicznej lampowej, jednak całkiem różnej od zastosowanej w XYZ, poza tym zastosowano jako pamięć wewnętrzną bęben magnetyczny o pojemności 512 słów 34 bitowych, arytmetykę minus dwójkową. Była to maszyna o bardzo prostej strukturze wzorowana na angielskiej maszynie ACE. Szybkość przy optymalnym programowaniu do 100 op/sek.

EMAL-2 zbudowana w latach 1957 - 1959 wspólnie przez Politechnikę Warszawską i Instytut Badań Jądrowych była też maszyną pracującą w technice dynamicznej, diodowo-magnetycznej. Słowo 34 bity, arytmetyka binarna uzupełnieniowa, pamięć magnetyczna bębnowa 1024 słów. Szybkość 120 op/sek.

Wszystkie powyższe maszyny były właściwie modelami, tym niemniej pozwoliły na uzyskanie doświadczeń zarówno dla nauki jak i wyszkolenia całej rzeszy programistów i konstruktorów. Chciałbym podkreślić, że w oparciu o nie powstała szkoła, która miała, jak to można dzisiaj ocenić, właściwy i nowoczesny kierunek badawczy, o poziomie przewyższającym wiele krajów.

Tymi maszynami wraz z końcem lat pięćdziesiątych zamyka się pierwszy niemowlęcy okres pionierskich prac nad sprzętem informatyki.

Następny okres to tworzenie przemysłu maszyn matematycznych. Pierwsze polskie maszyny przemysłowe, to maszyny EMAL-2 wykonywane w małej serii w IMM, oraz UMC-1, będące przemysłową wersją maszyny EMC minus dwa. Ta ostatnia, opracowana na Politechnice Warszawskiej, gdzie również wykonano małą serię, była następnie produkowana w ELWRO. Poza wymienionymi

skonstruowano wówczas w WAT maszyny BINUS i EMMA będące repliką EMC minus dwa z tym, że zastosowano w nich arytmetykę uzupełnienia do dwu. W tym samym mniej więcej czasie został zbudowany na Politechnice Warszawskiej model maszyny AMC, pierwszej maszyny do przetwarzania danych. Jednocześnie w IMM przystąpiono do konstrukcji maszyny ZAM-3, która była pierwszą równoległą maszyną cyfrową o bogatym wyposażeniu w urządzenia peryferyjne. Maszyna ta była poligonem doświadczalnym umożliwiającym opracowanie dalszych projektów w IMM. Zbudowana była w technice ferraktorowej.

Następnymi maszynami opracowanymi w IMM były ZAM-21 i ZAM-41. Były to maszyny o nowoczesnej organizacji pozwalającej na wieloprogramowość. Pamięć ferrytowa, technika tranzystorowa statyczna. Były one wyposażone w sprzętową ochronę pamięci, zegar wewnętrzny i B rejestry. Były to pierwsze maszyny cyfrowe z rozkazami programowanymi. Do maszyn tych można było dołączać liczne urządzenia peryferyjne, jak bębny, taśmy magnetyczne, drukarki itp. Niestety zbyt mała szybkość w praktyce ograniczała wieloprogramowość do dwu programów.

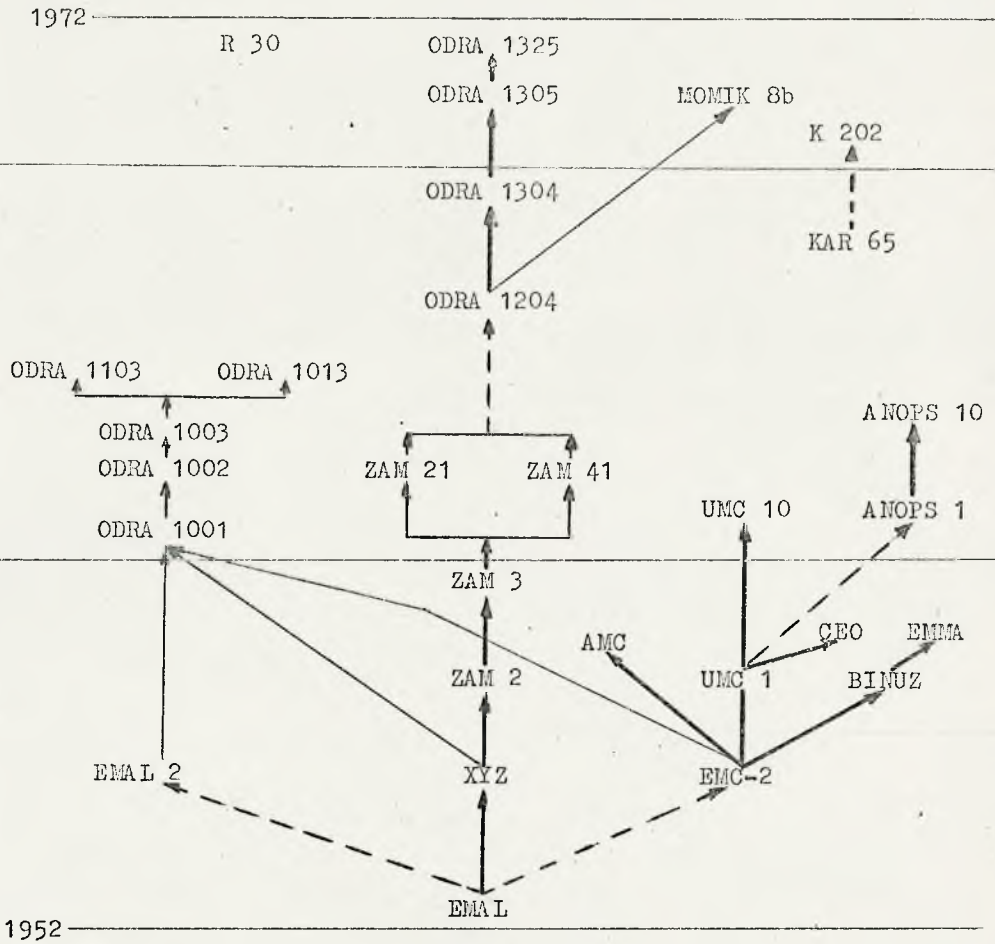
Równocześnie z budową maszyn ZAM-21 i ZAM-41 w Zakładach ELWRO opracowano maszynę ODRA-1003. Skonstruowano ją w dynamicznej technice tranzystorowej z pamięcią bębnową. Była to maszyna binarna, szeregową. W celu przyspieszenia jej pracy zastosowano rozkazy 1+1 adresowe, co wraz z optymalnym programowaniem, mimo wolnych bębnow, pozwalało uzyskać kilkadziesiąt operacji na sekundę. Zastosowano po raz pierwszy w Polsce sprzętowy zmienny przecinek, co znacznie podniosło jej walory. Jednak rozkazy 1+1 adresowe niesły w sobie zarodek braku perspektyw rozwojowych tych maszyn. Modyfikacja ODRY-1003; ODRA-1013

29
12

UKŁADY SCALONE

TRANZYSTORY

LAMPY



DRZEWO GENEALOGICZNE POLSKICH MASZYN CYFROWYCH

która powstała przez dodanie do ODRY-1003 małej pamięci ferrytowej, zakończyła tę rodzinę maszyn w Polsce.

Ostatnią maszyną cyfrową tamtego okresu jest KAR-65 zbudowana na Uniwersytecie Warszawskim, w owym czasie (1967 r.) najszybszą i najbardziej rozbudowaną strukturalnie maszyną w kraju. Maszyna ta zbudowana w technice tranzystorowej posiadała organizację, która miała szereg ciekawych cech strukturalnych, a mianowicie 7 B rejestrów, dwa akumulatory, ułatwienia wieloprogramowe i mogła pracować z czterema niezależnymi programami.

Poza uniwersalnymi maszynami cyfrowymi były opracowywane cyfrowe maszyny specjalizowane.

W WAT został zbudowany analizator cyfrowy JAGA-63, będący jedyną tego rodzaju maszyną w Polsce. Posiadał 60 cyfrowych układów całkujących, rejestry na bębnie magnetycznym. Szybkość liczenia 50 iteracji na sekundę.

W IMM Politechniki Warszawskiej zbudowano maszyny:

GEO 2 - maszyna specjalizowana do obliczeń geodezyjnych, pamięć na bębnie magnetycznym, szybkość 160 - 180 operacji na sekundę. Zbudowano 28 sztuk.

ANOPS 1 - maszyna dla celów medycznych, zbudowano 18 sztuk, w tym 3 na eksport i ANOPS 10 - ulepszony ANOPS 1 z 4-ma kanałami danych i pamięcią ferrytową o pojemności 2K słów 6-bitowych i czasie cyklu 4 us.

AKTUALNE MASZyny CYFROWE

Maszyna Odra-1204 należy do obecnie produkowanych typów maszyn o nowoczesnej organizacji. Maszyna ta jest zbudowana w statycznej technice tranzystorowej, będącej ulepszeniem

	62	63	64	65	66	67	68	69	70	71	72	73-75	76-80
UMC 1	1	14	10									Główne maszyny R 30, ODRA 1305, ODRA 1325	Główne maszyny Jednolitego Systemu
ODRA 1003		2	8	32									
ZAM 21					2								
ODRA 1013					42	42							
ODRA 1103					17	32	15						
ODRA 1204					1	21	48	52	31	26			
ODRA 1304							4	8	25	37			
ODRA 1325										9			
ODRA 1305										5			
RAZEM	1	16	18	32	44	60	51	67	60	56	77	400	4000

Tabela II Produkcja maszyn cyfrowych w Zakładach ELWRO

Razem w latach 62-72 wyprodukowano 480 sztuk
z czego 200 sztuk wyeksportowano.

techniki ZAM-21. Szybkość 40 tys. op/sek., pamięć wewnętrzna do 64K, wyposażona w system przerwań, możliwość wieloprogramowania w systemie podziału czasu, ujednolicony system złącz do przyłączania urządzeń we-wy. Sterowanie zrealizowane mikroprogramowo. Jednak zbyt mała szybkość przy braku niektórych mechanizmów sprzętowych, np. ochrona pamięci, praktycznie nie pozwala na wykorzystanie jej jako maszyny wieloprogramowej.

Maszyna ODRA-1304, a właściwie Maszyny serii 1300 poczynając od m.c. ODRA-1304 są pierwszymi w krajach socjalistycznych, które przejmują i akceptują oprogramowanie maszyn innych serii, a tym samym umożliwiają wykorzystanie istniejącego bogatego oprogramowania. Mają one bibliotekę składającą się z przeszło 1000 programów.

Maszyna ODRA-1304 zbudowana w technice m.c. ODRA-1204, również mikroprogramowana, wykazała że istnieje możliwość użycia różnego sprzętu do konstrukcji maszyny przejmującej oprogramowanie. Dwie następne maszyny serii 1300 to ODRA-1325 i ODRA-1305. ODRA-1325 należy do maszyn małych o uproszczonej organizacji wewnętrznej, o szybkości dodawania około 400 tys. op/sek., zaś ODRA-1305 jest to dziś najszybsza i najlepiej oprogramowana produkowana maszyna polska. Szybkość dodawania 600 tys. op/sek. Główne cechy architektury logicznej:

- duża elastyczność w tworzeniu różnych konfiguracji użytkowych
- pamięć operacyjna od 32K do 256 K słów
- użyteczna wieloprogramowość (do 16 programów)
- wielodostępność
- dwuprocesorowość (praca ze wspólną pamięcią)

- możliwość dynamicznej rekonfiguracji sprzętu
- specjalny sprzęt dla lokalizacji uszkodzeń i detekcji błędów.

Minikomputer K 202 - jest maszyną zbudowaną na układach średniej integracji MSI o szybkości dodawania do 450 tys. op/sek. Posiada 7 uniwersalnych rejestrów, 1 specjalny. Pamięć o cyklu 0,7 μ s i pojemność do 64 K słów 16 bitowych. Istnieje możliwość pracy z wieloma blokami po 64 K słów. Możliwość dołączenia całej gamy urządzeń peryferyjnych. Szeroka modularność.

K 202 może pracować w bardzo różnych zestawach i konfiguracji. Procesor może być rozszerzony o zmienny przecinek. Maszyna K 202 zbudowana była na zamówienie angielskie i obecnie jest produkowana przez Zakład Doświadczalny Minikomputerów IMM.

Minikomputer MOMiK 86. Urządzenie opracowane w IMM. Słowo 8 bitów, szybkość 250 tys. op/sek, zbudowana na elementach scalonych Jednolitego Systemu.

Minikomputer MOMiK 86 będzie bazą dla szeregu urządzeń samodzielnych, jak i urządzeń mogących być elementami większych systemów. Planuje się następujące urządzenia:

- 1) Meratronik 100 - automat obrachunkowy dla potrzeb małej mechanizacji
- 2) Meratronik 101 - jak wyżej ale wyposażony w dysk
 - Multipleksor - dla transmisji danych
 - Koncentrator - dla transmisji danych 8.- 16 wolnych linii; buforowanie.

Poza tym minikomputer MOMiK 86 może być wykorzystywany dla różnych celów. Przewiduje się opracowanie MOMiK 16 b to jest urządzenia o słowie 16-bitowym. Produkcja w Zakładach ERA.

TECHNIKA CYFROWA

Rozwój konstrukcji emc był i jest w decydującym stopniu zależny od rozwoju krajowego przemysłu elektronicznego. Wstępne prace podjęte jeszcze na terenie Instytutu Matematycznego PAN realizowano na układach czysto lampowych w technice statycznej, następnie na układach lampowych z wykorzystaniem diod półprzewodnikowych i rdzeni ferrytowych miękkich. W tej technice zrealizowano doświadczalną serię emc ZAM-2 już po usamodzielnieniu Zakładu Aparatów Matematycznych PAN. Układy oparte na elementach magnetycznych maszyna EMAL-2, a następnie maszyna ZAM-3 to kolejne układy cyfrowe. Prace te stanowiły etap przejściowy między układami lampowymi a tranzystorowymi. Ograniczona szybkość działania oraz bardzo złożony system zasilania w maszynie ZAM-3 zadecydowały o nieperspektywności tych rozwiązań.

Pierwsze próby realizacji układów tranzystorowych rozpoczęto w ZAM w końcu lat 50-tych w oparciu o modelowe serie tranzystorów produkcji krajowej. Rozwiązania układowe stanowiły próbę przeniesienia wzorów z rynkowej techniki lampowej. (Wzmacniacz impulsowy ze sprzężeniem zwrotnym lub linia Havens'a). Dopiero opanowanie produkcji tranzystorów dostosowanych do pracy w reżimie przełączania pozwoliły na uproszczenie rozwiązań i znaczne poprawienie parametrów funkcjonalnych. Do rozwiązań tego typu należały opracowane w IMM - PAN technika S 400 wykorzystana w emc ZAM-41, oraz układy stanowiące podstawę realizacji mc ODRA-1204, ODRA-1304.

Jednak dystans w rozwoju bazy krajowej podzespołów w stosunku do poziomu technicznego krajów zachodnich nie zmalał.

Rozwijane w IMM prace nad techniką układów cyfrowych opartych na elementach krzemowych (importowanych) były wyraźnie opóźnione, gdyż w tym czasie trwała już produkcja seryjna na tej technice (np. seria 1900 ICT).

Duże trudności związane z uruchomieniem w PRL produkcji tranzystorów krzemowych spowodowały brak zainteresowania tą techniką producentów krajowych, którzy dopiero byli na etapie wdrażania techniki germanowej. Nie wykorzystanie techniki krzemowej spowodowane było również gwałtownym rozwojem mikroelektroniki w postaci półprzewodnikowych układów scalonych. Przeprowadzone obliczenia wykazały, że poziom opracowania nowej technologii gwarantuje szybkie obniżenie cen oraz daje znacznie większe możliwości funkcjonalne ze względu na wysoką gęstość upakowania. Podjęte w tym zakresie działania doprowadziły do opracowania w kraju na przełomie 1970/71 pierwszych systemów mikroelektronicznych bazujących całkowicie na elementach importowanych. Jako podstawę rozwiązań logicznych przyjęto najszybsze układy typu TTL, pracujące w nasyceniu, będące odpowiednikiem serii SN74 firmy Texas. Prace nad konstrukcjami mikroelektronicznymi rozwijane były w ramach współpracy międzynarodowej krajów socjalistycznych, w ramach której powstał jednolity system EMC III generacji RIAD.

Mimo znacznego przyspieszenia tempa rozwoju w dalszym ciągu obserwuje się wyraźne odstawanie bazy podzespołowej w stosunku do opracowywanych rozwiązań konstrukcyjnych. Przy pomocy licencji udało się rozwiązać produkcję półprzewodnikowych elementów krzemowych, których asortyment prawie w całości zabezpiecza potrzeby emc. Podjęto również produkcję podstawowego zestawu układów cyfrowych TTL, jednak ilość typów i parametry produkowanych układów w znacznym stopniu odbiegają od norm światowych.

Ocena sytuacji na tle poziomu światowego dla techniki cyfrowej

Poziom techniczny rozwiązań konstrukcyjnych układów cyfrowych stosowanych do realizacji emc w kraju nie dorównywał nigdy rozwiązaniom stosowanym w maszynach zachodnich. Zasadniczą przyczyną tego był brak niezbędnych do ich realizacji elementów elektronicznych, których dostawy na skutek ostrych rygorów embargowych były bardzo ograniczone, natomiast krajowa baza podzespołowa nie dawała żadnych możliwości do opracowania współczesnych rozwiązań konstrukcyjnych. Najistotniejszą przyczyną był brak elementów półprzewodnikowych, które przez ostatnich kilka lat decydują o poziomie technicznym emc. Podejmowane na świecie próby wyeliminowania elementów półprzewodnikowych i zastąpienia ich elementami magnetycznymi lub kriogenicznymi nie dały pożądaných rezultatów. Ostatecznie w ramach II generacji dominowały systemy opracowane w oparciu o krzemowe układy logiczne. Dalszy rozwój przemysłu półprzewodnikowego w kierunku układów zintegrowanych doprowadził do pojawienia się mikroelektronicznych układów cyfrowych stanowiących podstawę realizacji maszyn cyfrowych III generacji.

Aktualnie wytwarzane maszyny cyfrowe charakteryzują się co najmniej średnim stopniem integracji obejmującym w jednej obudowie całe zestawy funkcjonalne (sumatory, rejestry, przełącznice, dekodery). Stosunkowo skromny asortyment przewidziany do produkcji w kraju układów cyfrowych powoduje istotne ograniczenia w możliwościach konstrukcyjnych. Można w tym przypadku liczyć, że w miarę rozwoju produkcji układów mikroelektronicznych wystąpi realne powiązanie między poszczególnymi wytwórcami IC w krajach socjalistycznych i na drodze kooperacji można będzie uzyskiwać znacznie bogatszy zestaw elementów.

(Próba takiego podejścia została podjęta w ramach udoskonalonej wersji JSEMC).

Rozwój maszyn cyfrowych wykazuje, że rozwój organizacji m.c. jest prawie całkowicie związany z rozwojem bazy podzespołowej. Prognozy światowe w zakresie elementów scalonych przewidują dalszy i znaczny wzrost stopnia integracji elementów elektronicznych przy jednoczesnym spadku ceny za element. Poniżej przytaczam tabelę zaczerpniętą z ELECTRONICS 2.I.1972 dla wartości produkcji układów scalonych w milionach dolarów.

	1970	1971	1972	1975
Układy scalone razem	432.2	450.1	512.3	746
Bipolarne razem	292.0	267.0	289.0	330
SSI (<12 bramek)	243.0	204.0	218.0	197
MSI (12 - 100 bramek)	41.8	48.0	56.0	70
LSI (>100 bramek)	6.9	12.0	15.0	63
MOS cyfrowe razem	61.1	101.0	130.0	260
Linowe razem	79.1	82.1	93.3	156
Wzmacniacze operac.	47.1	49.1	56.3	116
Wszystkie inne	32.0	33.0	37.0	40

Widać w tej tabeli największy wzrost w układach LSI. Równocześnie ze wzrostem globalnej sumy w układach scalonych spada ich cena jednostkowa. Przed kilku laty aż do roku 1970 włącznie średni koszt jednego układu scalonego wahał się od 1 - 3 \$, to obecnie ceny wynoszą 20 - 40 centów za sztukę dla układów SSI.

Dalszy burzliwy rozwój techniki układów półprzewodnikowych idzie w kierunku produkcji układów wielkiej integracji LSI.

Struktury LSI obejmują zarówno część funkcjonalną jak i również

część pamięciową maszyny. Do głosu doszły nowe rozwiązania strukturalne, a mianowicie układy zrealizowane w oparciu o elementy unipolarne MOS, oraz nowe technologie zwiększające gęstość upakowania elementów bipolarnych, np. technologia DIC (diffused isolated collector) wynaleziona w laboratoriach f-my Bell Telephone, ulepszona oraz rozwinięta na skalę techniczną w firmie Ferranti oraz Isoplanar - opracowana w f-mie Fairchild.

Nowe rozwiązania technologiczne umożliwiają osiągnięcie gęstości upakowania układów bipolarnych umożliwiającej realizację układów LSI o bardzo dużej gęstości upakowania na jednej płytce krzemowej, np. 1024 komórki pamięciowe z pełnym systemem odczytu zapisu i wybierania.

Wydaje się faktem bezspornym, że dalszy rozwój techniki cyfrowej będzie w dalszym ciągu bazował na technice mikroelektronicznej. Podstawę realizacji nowych struktur maszyn cyfrowych będą stanowiły układy wielkiej integracji. Według oficjalnych prognoz z roku 1970 zakładało się, że w roku 1972 są ogólnie dostępne pamięci LSI o pojemności 2048 bitów, a nawet 4000 bitów na element. Szczególny nacisk na rozwijanie struktur LSI, przez trzy główne firmy półprzewodnikowe - Texas Instruments, Motorola i Fairchild - świadczy dobitnie o tym, że kierunek ten został uznany jako najbardziej perspektywiczny.

Bardzo ciekawą prognozę podaje w lipcowym numerze Com. of ACM C.C. Foster. Przewiduje on, że w roku 1997 układ scalony w postaci jednej kostki, a będący procesorem minikomputerowym o następującej charakterystyce: pamięć 16 K słów 32 bitowych, prosty zestaw operacji, szybkość dodawania 10^7 sumowań na sekundę, będzie można kupić za 1 \$. Cena wygląda

wprost niewiarygodnie, ale można ją dość łatwo uzasadnić. W maszynach cyfrowych jest znane prawo empiryczne, że cena sprzętu, dla tej samej wydajności spada 10-krotnie w ciągu dziesięciolecia. Z prawa tego wynika, że taka kostka mini-komputerów będzie w roku 1977 kosztować 100 $\%$. Cena ta wydaje się całkiem realna, gdyż już dziś, to jest w roku 1972, cena układu scalonego f-my MOSTEK dla całego kalkulatora elektronicznego (arytmometru) wynosi 20 - 30 $\%$, a trzeba pamiętać, że taki układ zawiera co najmniej kilka tysięcy elementów elektronicznych.

PAMIĘĆ

Pamięć to najważniejszy element maszyn cyfrowych, jej parametry w znacznym stopniu określają charakterystykę budowanej maszyny cyfrowej. Pierwsze prace nad pamięciami dla maszyn cyfrowych rozpoczęto w początku lat pięćdziesiątych w Instytucie Matematycznym PAN. Pierwszą polską pamięcią była ultrasoniczna pamięć rtęciowa, zbudowana w roku 1954 dla maszyny EMAL, a następnie po udoskonaleniu zastosowana w XYZ. Pamięć rtęciowa charakteryzowała się wysoką częstotliwością podstawową i stosunkowo małym czasem oczekiwania (około 1 μ s). Pozwoliło to zbudować stosunkowo szybkie maszyny. Pamięć ta była jednak droga i uciążliwa w eksploatacji. W związku z czym opracowano w IM inną pamięć ultrasoniczną, pamięć magnetostrykcyjną. Pamięć ta zastąpiła pamięć rtęciową. Następными pamięciami były pamięci magnetyczne bębnowe, konstruowane w różnych ośrodkach. Opracowano kilka modeli. Pierwszą pamięć o pojemności 1024 słów 34-bitowych i czasie oczekiwania około 80 μ s

zbudowano w roku 1957 na Politechnice Warszawskiej. Zastosowano ją w maszynie EMAL-2. Drugą o podobnej pojemności, lecz o czasie dostępu 200 μ s, zastosowano w maszynie EMC-2. Nieco później opracowano pamięć bębnową z przeznaczeniem jako pamięć zewnętrzna. Powstała ona w ZAM w roku 1960 i zastosowano ją do maszyny XYZ. Pojemność jej wynosiła 8K słów 36-bitowych.

Jednocześnie z tymi pracami przystąpiono w ZAM do opracowania pamięci ferrytowej. W ramach tej pracy opanowano technologię wytwarzania rdzeni ferrytowych, którą następnie przekazano do POLFERu. Opracowana pamięć została zastosowana w maszynie ZAM-3.

W następnych latach w IMM ulepszono poszczególne modele pamięci ferrytowych, stosując coraz mniejsze rdzenie i uzyskując coraz krótsze czasy dostępu. Można wymienić kilka opracowań IMM z tego zakresu jak pamięć PAO 5 zastosowana do maszyny ZAM-41 o pojemności 2K słów, 48b, i czasie dostępu 10 μ s oraz PAO 625 o parametrach 64K, 25b, 2 μ s. Opracowano również szereg pamięci ferrytowych w PIT, ELWRO, Politechnice Warszawskiej i w Instytucie Automatyki PAN.

Prowadzone dalej prace rozwojowe nad pamięcią bębnową dały w wyniku kolejne nowe modele: PB-2 dla maszyn ZAM-2 i PB-3 dla ZAM-3. Ta ostatnia pamięć charakteryzowała się już pojemnością około 1 miliona bitów i gęstością zapisu 9 bitów/mm. Po dalszych ulepszeniach została wyprodukowana pamięć pod nazwą PB-5 w ilości 40 sztuk z przeznaczeniem dla maszyn ZAM-41, a wchodzący w jej skład bęben jest produkowany seryjnie do chwili obecnej przez ELWRO dla maszyn ODRA i ROBOTRON 300.

Punktem wyjścia do prac nad pamięcią bębnową o dużej pojemności stało się opracowanie w INM w 1966 r. głowic latających, umożliwiających - dzięki zbliżeniu do warstwy magnetycznej na odległość kilku mikronów - kilkakrotny wzrost gęstości zapisu. W 1969 r. prototyp pamięci PB-6, wykorzystującej ten typ głowic, został dołączony do maszyny ZAM-41. Z jej najważniejszych parametrów należy wymienić: pojemność 20 milionów bitów, gęstość zapisu 30 bitów/mm, szybkość przesyłania informacji 750 tys. bitów/sek. W stosunku do pamięci PB-5 parametry te wzrosły odpowiednio 20, ponad 3 i około 4 razy. W pamięci PB-6 uległ natomiast pogorszeniu czas dostępu do informacji, gdyż niewielka liczba głowic jest przemieszczana mechanicznie z jednego ustalonego położenia do drugiego. Pod tym względem pamięć ta jest podobna do pamięci dyskowych, w których czas dostępu jest z zasady dłuższy niż w pamięciach bębnowych.

Wadę tę wyeliminowano w najnowszej konstrukcji pamięci bębnowej PB-7 opracowanej ostatnio według wymagań Jednolitego Systemu EMC. W rozwiązaniu tym każdej ścieżce odpowiada oddzielna głowica. Pozostałe parametry pamięci są zbliżone do parametrów pamięci PB-6.

Jeżeli chodzi o pamięci taśmowe, to w latach 1963 - 1966 opracowano w Instytucie Maszyn Matematycznych pierwszą krajową i jedną z pierwszych w KDL konstrukcję pamięci taśmowej nazwaną PT-2, z przeznaczeniem dla polskich maszyn cyfrowych do przetwarzania danych, takich jak ZAM-41 i ODRA-1304. Pamięć ta została wyprodukowana w ilości około 500 szt. przez Warszawskie Zakłady Radiowe "RAWAR", eliminując import tego typu urządzeń z krajów kapitalistycznych.

W latach 1967 - 1971 opracowano w IMM nową konstrukcję pamięci taśmowej pod nazwą PT-3, w pełni zgodną z międzynarodowymi zaleceniami ISO i spełniającą wymagania techniczne Jednolitego Systemu EMC, której parametry dorównują światowym wzorcom. Pamięć ta była oceniana przez Międzynarodową Komisję Krajów Współpracujących w ramach JS EMC i uzyskała bardzo wysoką ocenę. Obecnie pamięć taśmowa PT-3 jest produkowana seryjnie w Warszawskich Zakładach Urządzeń Informatyki "MERAMAT" i zabezpiecza potrzeby maszyn cyfrowych ODRA-1304, ODRA-1305 i R-30P. Przed pamięcią taśmową PT-3 powstają szerokie możliwości eksportowe.

W ramach prac nad pamięciami taśmowymi powstała oryginalna konstrukcja ferrytowych głowic magnetycznych dla 9-ścieżkowego zapisu informacji na taśmie, na którą uzyskano patenty w szeregu krajach. Głowice te pod nazwą GPT-3z zostały przekazane do produkcji w WZUI "MERAMAT" i stanowią konieczną dla kraju ofertę eksportową.

URZĄDZENIA WEJŚCIA I WYJŚCIA

W zakresie urządzeń peryferyjnych pierwsze prace związane z urządzeniami dla pierwszych maszyn cyfrowych ograniczyły się do dopasowania takowych do poszczególnych maszyn. Dopiero w początku lat 60-tych na Politechnice Warszawskiej, w Katedrze Konstrukcji Przyrządów Precyzyjnych, podjęto prace, które doprowadziły do skonstruowania prototypów czytnika taśmy dziurkowanej CT 1000 i CT 1001 oraz dziurkarek taśm papierowych D 100, D 101, D 102. Urządzenia te zostały wdrożone do produkcji w ZMP Błonie.

W latach 1964/65 w IMM została opracowana, a następnie urzeczywistniona w maszynach ZAM-41, jako pierwsza w kraju koncepcja standardowego złącza urządzeń we-wy do jednostki centralnej (standard interface). Opracowanie tej koncepcji umożliwiło modułową konstrukcję urządzeń we-wy. Dla maszyny ZAM-41 został opracowany zestaw urządzeń we-wy umożliwiający wykorzystanie tej maszyny zarówno do obliczeń naukowo-technicznych, jak i do przetwarzania danych, a mianowicie:

Od 1969 r. działalność IMM w zakresie urządzeń we-wy została skoncentrowana przede wszystkim na dwu podstawowych urządzeniach, a mianowicie drukarki wierszowe i monitory ekranowe. W latach 1969/71 została opracowana i wdrożona do produkcji w ZMP "BŁONIE" drukarka wierszowa DW-21 dla emc MINSK-32. Drukarka ta spełnia bardzo wysokie wymagania odbiorcy radzieckiego w zakresie wymagań mechaniczno-klimatycznych. Może ona pracować w zakresie temperatur od 5°C do $+35^{\circ}\text{C}$, oraz może być transportowana w zakresie temperatur od $+50^{\circ}\text{C}$ do -50°C . Drukarki te są obecnie seryjnie produkowane w ZMP "BŁONIE" i są przedmiotem eksportu, przede wszystkim do ZSRR.

W latach 1968/69 rozpoczęto prace nad drukarką wierszową DW3 przeznaczoną do współpracy w zestawach maszyn JS EMC. Drukarka ta może być wyposażona w repertuar 95 znaków alfanumerycznych zawierający znaki alfabetu łacińskiego i cyrylicy.

Prace nad monitorami ekranowymi rozpoczęto w IMM w latach 1968/69. W wyniku dotychczasowych prac skonstruowano prototyp monitora ekranowego ALFA 1, który jest wykorzystywany w WZE "ELWRO" w zestawie emc Odra-1325. W roku 1971

rozpoczęto prace nad zestawem monitora ekranowego ALFA 10. Monitory te są wyposażone w pamięci buforowe zbudowane na rejestrach typu MOS, oraz generatory znaków oparte na pamięciach półprzewodnikowych typu ROM.

Jednocześnie prowadzono prace nad grafoskopami w Wojskowej Akademii Technicznej. W roku 1970 zbudowano grafoskop wyposażony w generator wektorów znaków oraz pióro świetlne. Nie ma on własnej pamięci i współpracuje z maszyną ODRA-1204 poprzez szybki kanał słów. Jest to jedyne tego typu urządzenie skonstruowane w kraju, otwierające możliwość graficznego komunikowania się z maszyną cyfrową.

W IMM Politechniki Warszawskiej jest obecnie opracowywane urządzenie KRTM i wykonywany jest model. Jest to system klawiaturowego rejestrowania na taśmie magnetycznej.

Należy jeszcze zanotować ciekawe i oryginalne konstrukcję dziurkarki DT 105. Dziurkarka ta wykonano w Politechnice Poznańskiej, charakteryzuje się całkowicie oryginalnym i niekonwencjonalnym urządzeniem do przesuwu papieru. Szybkość dziurkowania do 200 znaków/sek., ma być produkowana w PD PUP w Zabrze.

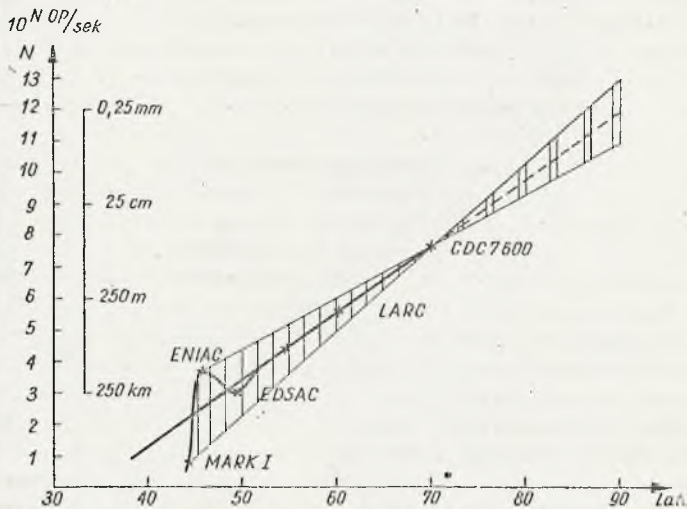
PROGNOZY

J.C.R. Liecklider w książce pt. "Biblioteki przyszłości" podaje: "Ludzie skłonni są przeceniać to, co można wykonać w ciągu jednego roku, a nie doceniać tego, co można wykonać w ciągu pięciu lub dziesięciu lat". Uważam to spostrzeżenie za bardzo trafne, wskazujące że dla prognoz długoterminowych trzeba stosować bardziej śmiałe hipotezy.

Moim zdaniem, najistotniejsze dla oceny programowania rozwoju sprzętu, są następujące parametry maszyn cyfrowych:

- 1) szybkość
- 2) pojemność pamięci operacyjnych
- 3) złożoność procesorów.

Faktem, który w rozwoju maszyn cyfrowych wyróżnia się w sposób najbardziej widoczny, jest wzrost szybkości, a właściwie mówiąc wzrost szybkości jednostki centralnej. Do oszacowania wzrostu szybkości można podejść w różny sposób i różnie liczyć szybkość jednostki centralnej. Można np. stosować różne mieszanki operacji i otrzymać różne liczby w zależności od wybranej mieszanki, czy zastosowań. Dla naszych celów wystarczy rozpatrywać szczytowe osiągi jednostek centralnych mierzone w operacjach na sekundę.



Rys. 1. Wzrost szybkości jednostki centralnej

Na rysunku 1 przedstawiono wykres podający wzrost szybkości jednostki centralnej w poszczególnych latach. Otrzymany rozrzut jest wynikiem różnych punktów startu. Tym niemniej dotychczasowe fakty wskazują na wykładniczy wzrost szybkości o chyba najkrótszym okresie podwojenia, jaki wystąpił dla dotychczasowych wytworów człowieka. Okres podwojenia szybkości wynosi przy uśrednieniu 1,25 lat. Oznacza to, że co 15 miesięcy maksymalna szybkość maszyn podwaja się. Na rys. 1 podana jest jeszcze jedna skala - liniowa - przedstawiająca odległość, którą przebędzie sygnał elektryczny w czasie wykonania jednej operacji przez jednostkę centralną.

Drugim faktem, na który należy zwrócić baczniejszą uwagę jest wzrost wielkości pamięci w ogóle, a w szczególności pamięci operacyjnej, która od pojemności 20 słów dziesięcioznakowych w ENIAC-u w roku 1946 wzrosła do przeszło pół miliona słów w maszynie CDC 7600 w roku 1970.

Jeżeli chodzi o okres podwojenia pojemności największej szybkiej pamięci o dostępie bezpośrednim to przyjmiemy okres 2 lat według Liecklidera.

Trzecim faktem jest wzrost złożoności systemów cyfrowych. Rozpatrując rozwój struktur maszyn cyfrowych zauważymy, że pewna regularność, która występuje w technice i objawia się tym, że budowane aktualnie urządzenia są robione na wzór dotychczas istniejących, pojawiła się i w maszynach cyfrowych. Pierwsze maszyny automatyczne były mimo swoich skromnych możliwości urządzeniami skomplikowanymi i złożonymi. Przykładem mogą być maszyny MARK-I i ENIAC - których złożoność wynikała z bezpośredniego przeniesienia dotychczasowych rozwiązań mechanicznych na układy elektromechaniczne i elektroniczne.

Pomysł wspólnej pamięci dla danych i rozkazów, zastosowanie układu binarnego, oraz realizowanie tylko prostych operacji arytmetycznych w sprzęcie, w przeciwieństwie do wczesnych maszyn, które miały rozbudowane np. takie operacje, jak automatyczne interpolatory, znacznie uprościły maszyny. Większość czynności realizowanych w sprzęcie została zastąpiona przez programy.

Po okresie maksymalnych uproszczeń, których przykładem jest maszyna van der Poel'a, powoli zaczęła ponownie wzrastać złożoność. Z początkiem lat 60-tych, po względnie spokojnych latach 50-tych powstały maszyny bardziej złożone. Powstały takie maszyny, jak STRETCH i LARC. Złożoność struktur maszyn mimo agregacji elementów w podzespoły ciągle wzrasta. Dziś patrzymy na minikomputer jak na proste urządzenie pomimo tego, że może się ono składać z 500 i więcej układów scalonych, co jest równoważne kilku tysiącom lamp maszyn pierwszej generacji.

Niestety dla określenia złożoności parametrów nie mam danych liczbowych, które możnaby wykorzystać dla oszacowania przyszłych maszyn.

Spróbujmy teraz oszacować, jakie będą szczytowe osiągnięcia dla maszyn za 10 i 15 lat. Szybkości odczytujemy odpowiednio z wykresu na Rys. 1.

Otrzymujemy:	w roku 1982	5×10^9	-	5×10^{10}	op/sek
	w roku 1987	2×10^{10}	-	10^{12}	op/sek

Pojemność pamięci oszacujemy wychodząc z roku 1949 i pojemności pamięci 512 słów dla maszyny EDSAC. Otrzymujemy odpowiednio pojemności:

rok 1982 3×10^7 słów

rok 1987 2.5×10^8 słów

Otrzymujemy dane dla takiej maszyny w roku 1985: szybkość około 10^{10} op/sek przy pojemności 32 mil. słów i w roku 1987 szybkość około 10^{11} op/sek i pamięć 250 milionów słów.

Jeżeli chodzi o charakterystykę strukturalną, to można wyróżnić zasadniczo trzy kierunki rozwoju maszyn:

- 1) Minikomputery
- 2) Maszyny Giganty
- 3) Maszyny Ortodoksyjne

Gwałtowny rozwój technologii elektronowej stwarza możliwość zbudowania tanich, szybkich i niezawodnych maszyn.

Jeżeli chodzi o minimaszyny to twierdzę, że w ciągu następnych 10 lat ich rozwój i produkcja nie ulegnie zahamowaniu. Zgodnie z uwagami podanymi wcześniej będą to stosunkowo proste urządzenia coraz bardziej scalone, tak że ich projektowanie i produkowanie powoli przejdzie do fabryk produkujących podzespoły. Niska cena pozwoli je stosować w większości urządzeń jako elementy sterujące. Będzie to jednak wymagało wbudowania w układy scalone minikomputerów pamięci typu wolny zapis - szybki odczyt (pamięci stałej). Umożliwi to indywidualnie dopasowanie minimaszyn do zadanego problemu. Powstaną urządzenia do indywidualnego dopasowania.

Maszyny Ortodoksyjne. Pod tą nazwą rozumiem kontynuację dotychczasowych linii rozwojowych, takich jak IBM 370, CDC 7600 czy ICL 1900. Należy się spodziewać, że przez co najmniej przyszłe 5 lat ten kierunek się utrzyma. Jest to spowodowane potrzebą zachowania ciągłości programowania w celu

wykorzystania dotychczasowego olbrzymiego dorobku programowego. Jednak stworzenie i opanowanie automatycznej techniki wytwarzania oprogramowania, techniki przenoszenia oprogramowania i technik oprogramowania mobilnego z jednej strony, oraz wejście do produkcji procesorów firm mikroelektronicznych, takich jak Texas Motorolla i innych z drugiej strony, może zachwiać tę linię. Jednak nie należy się spodziewać, aby nastąpiło to przed rokiem 1977 - 1978.

Maszyny Giganty. Tego typu urządzenia były zawsze budowane. Były nimi np. STRETCH, ILLIAC IV. Tym bardziej należy się spodziewać, że po przekroczeniu takiego stopnia integracji, w którym poszczególne elementy będą zawierały co najmniej kompletne zespoły maszyny, np. arytmometr, pamięć, multiplexer, itp., nastąpi znaczne ożywienie w maszynach gigantach. Np. w roku 1977 sto połączonych ze sobą maszyn, z których każda kosztuje 100 \$, pozwoli łatwo stworzyć maszynę o wypadkowej szybkości 10^9 operacji.

Należy się spodziewać bezwzględnie dalszej komplikacji sprzętu. Na wzrost tej komplikacji będą miały wpływ trzy czynniki: 1) spadek cen układów scalonych, 2) tworzenie struktur coraz to bardziej wydajnych i bardziej rozbudowanych, 3) petryfikacje oprogramowania. Należy się spodziewać, że prawie całe systemy operacyjne będą zawarte w sprzęcie, oraz wszystkie typowe makro-operacje. Spowoduje to znaczny wzrost efektywności pracy maszyn.

W latach 1960 - 1966, gdy dyskretne układy tranzystorowe były podstawą układów logicznych maszyn cyfrowych, wzrost szybkości i efektywności pracy maszyn cyfrowych w większości

przypadków był spowodowany rozwojem pamięci, a zwłaszcza pamięci rdzeniowej. Pamięć rdzeniowa była wprowadzana do maszyn cyfrowych w pierwszej połowie lat 50-tych i pozostała główną pamięcią aż do chwili obecnej.

Hierarchiczne struktury pamięci są rozwijane w celu lepszego wykorzystania zależności między pojemnością pamięci, czasem dostępu i ceną. Z kolei struktury te spowodowały rozwój techniki programowania dla zarządzania pamięciami, optymalizujące wybieranie informacji ze względu na jednostkę kosztu lub czas. Rozpatrzmy kolejno, jakie istnieją aktualnie główne pamięci, jakie są ich zalety względnie wady i jaki mogą mieć wpływ na rozwój maszyn cyfrowych.

Pomimo tego, że dostępna obecnie pamięć rdzeniowa ma czas dostępu poniżej 500 nsek i cenę około jednego centa za bit, a firma CDC przedstawiła w roku 1968 dużą pamięć rdzeniową o cyklu 250 nsek, wydaje się, że pamięć rdzeniowa osiągnęła już swój szczytowy punkt jako pamięć główna maszyny cyfrowej, gdyż wytwarzanie pamięci z rdzeniami o wymiarach rzędu setek mikronów jest już praktycznie rzecz biorąc niemożliwe. Porównywalny koszt z ceną pamięci rdzeniowej mają pamięci magnetyczne na warstwach cienkich i pamięci plecionkowe, ale ich rozmiary są ograniczone. Pamięci te są już dostępne od około 10 lat, ale nie uzyskały tego stopnia aprobaty, jak pamięci rdzeniowe mimo iż stosunek ich osiągnięć do ceny jest większy. Wydaje się, że pamięci te nie roszą aż tak dużych nadziei na przyszłość. Natomiast bardzo obiecujące są pamięci półprzewodnikowe oparte na technice wielkiej integracji. Oprócz bowiem wzrostu pojemności

i zmniejszenia czasu dostępu mogą one posiadać odpowiednią strukturę dla wykonywania operacji logicznych. Obecnie są one droższe od pamięci rdzeniowych, gdyż cena 1 bitu wynosi 5 centów, lecz przewiduje się, że w r. 1973 cena powinna spaść poniżej 2 centów za bit.

Przewiduje się znaczny wzrost systemów ogólnodostępnych. Nazwa ta obejmuje wielkie systemy z podziałem czasu pracujące w różnych reżymach pracy na ogół zdalnej - w różnych trybach, wsadowym, konwersacyjnym, pytanie - odpowiedź itp. Przewidywany kierunek - to olbrzymie sieci maszyn połączone między sobą systemami bardzo szybkiej transmisji danych. Praktycznie każdy, poprzez system sieci telefonicznej, będzie mógł być użytkownikiem takiego systemu.

Realizacja takich systemów będzie z jednej strony wymagała standaryzacji przedstawienia danych, standaryzacji złączy w maszynach. Zaś z drugiej zintegrowanej, tzn. wspólnej o wzajemnie niesprzecznych własnościach, sieci telefonicznej, telegraficznej i teledacyjnej, o bardzo dużej wierności przesyłania informacji. Sieci takie w przyszłości zastąpią obecne sieci telekomunikacyjne. Gwałtowny spadek cen elementów scalonych umożliwi w następnych 10-leciach realizację takiej sieci elektronowo-komutowanej, przy czym "komutatory" maszyn cyfrowych (multipleksory) przejdą do sieci i zostaną połączone z obecnymi urządzeniami komutacyjnymi w jedną całość.

Należy się spodziewać znacznego udoskonalenia kontaktu człowiek - maszyna. W procesie porozumiewania się obu partnerów, dominującą rolę odgrywa u człowieka wzrokowa percepcja

informacji dostarczonych przez maszynę, natomiast organ słuchu nie jest, przynajmniej na razie, wykorzystany. Można przyjąć, że uruchamianie przycisków na konsoli lub klawiaturze maszyn piszących lub też posługiwanie się piórem świetlnym i ekranem lampy oscyloskopowej jest i będzie głównym sposobem przekazywania informacji do maszyny.

Zarówno "wejście" jak i "wyjście" informacyjne u człowieka, ograniczone czasem reakcji systemu nerwowego, jest wolne w porównaniu z szybkością maszyny cyfrowej, czy nawet takimi urządzeniami peryferyjnymi, jak czytniki i dziurkarki kart i taśmy papierowej, maszyny do pisania, drukarki i dalekopisy.

Wpływ naturalnych ograniczeń szybkości percepcji wzrokowej u człowieka jest kompensowany jako zdolnościami, których brak współczesnym maszynom. Człowiek przewyższa maszynę w rozwiązywaniu nowych problemów, wykrywaniu nietypowych błędów, przydzielaniu priorytetów, znajdowaniu kompromisów wśród ograniczeń i rozpoznawaniu struktur. Maszyna natomiast góruje nad człowiekiem, gdy trzeba wykonać szybkie obliczenia i sekwencje powtarzalne.

Bezpośrednia komunikacja graficzna człowieka z maszyną, realizowana za pomocą konsoli i ekranu lampy oscyloskopowej, umożliwia dynamiczne porozumiewanie się partnerów i wykorzystuje wspomniane zdolności człowieka rozpoznawania struktur przez percepcję równoległą, w przeciwieństwie do tradycyjnego, sekwencyjnego charakteru informacji alfa-numerycznej.

Równocześnie jednak wydaje się, że osiągnięto już barierę szybkości bezpośredniego dialogu człowieka z maszyną. Dalsze zwiększanie szybkości urządzeń pośredniczących między

człowiekiem a maszyną nie poprawi sytuacji. Zwiększenie szybkości działania sprzętu peryferyjnego ma więc swoje granice opłacalności.

OCENA I POSTULOWANE KIERUNKI

Brak odpowiednich materiałów uniemożliwia mi przedstawienie programu rozwoju sprzętu i architektury w Polsce. Poniżej podam tylko pewne ogólne informacje.

Jeżeli chodzi o maszyny innego typu niż ODRA, to przewiduje się produkcję i udział Polski w Jednolitym Systemie EMC.

W Jednolitym Systemie przewiduje się wytwarzanie 5 procesorów i około 150 urządzeń współpracujących. Procesory te będą miały szybkość od 9 tys. do 600 tys. op/sek, liczonej według Gibbsona. W Polsce planuje się produkcję maszyny R-30 (R1030). Jest to maszyna dość nowoczesna, średniej wielkości. Przystąpiono również do przygotowania nowej serii Jednolitego Systemu tzw. RIAD 2.

Nowy szereg maszyn będący w opracowaniu i przewidziany do produkcji w latach 1976 - 1980 ma cechować się następującymi udoskonaleniami:

- 3 - 5 razy lepszy stosunek wydajności/koszt
- pamięć operacyjna do 4M bajtów
- kilkakrotnie większa niezawodność
- udoskonalony system kontroli i diagnostyki
- automatyczne wykrywanie pojedynczych i podwójnych błędów
- automatyczna lokalizacja pojedynczego błędu na drodze pamięć operacyjna - procesor

- powtórzenie operacji po wykryciu błędu w każdym bloku maszyny
- szereg dodatkowych rozkazów w tym poczwórna precyzja
- bardzo szybkie blokowe multipleksery
- bardzo szybkie pamięci buforowe
- sprzętowe środki dla tworzenia pracy wieloprocesorowej
- duże możliwości emulacyjne (przewiduje się pełną emulację emc ODRA-1300 na maszynach RIAD produkowanych w Polsce)
- ochrona informacji w systemach wieloprogramowych i wieloprocesorowych.

Przewidywane szybkości w klasach:

minikomputery	5 - 30 tys. op/sek	wg Gibbsons
małe	30 - 100 tys. "	"
średnie	100 - 600 tys. "	"
duże	400 tys. do 1 - 4 mil. op/sek	"

Ilość przewidzianych do produkcji procesorów podano w tabeli 2 na str. 8. Uważam, że pod względem ilościowym podane wartości są wystarczające. Informacji na lata 1980 - 1985 jeszcze brak.

Poziom wytwarzanego u nas sprzętu w porównaniu z poziomem światowym oceniałbym jako nieco niższy od średniego, a opóźnienie rozwoju można oszacować na 8 - 10 lat. Charakterystyczne jest, że eksportowany sprzęt opiera się głównie o mechanikę, (bębny, taśmy-przewijacze, drukarki, czytniki, dziurkarki), natomiast gwałtownie spada sprzedaż sprzętu opartego na pracy wysoko wykwalifikowanej. Poziom opracowań z dziedziny architektury można również ocenić jako średni, a ich ilość jako niską.

Istnieją dwie dziedziny z punktu rozwoju informatyki, w których nie mamy prawie żadnych osiągnięć. Pierwsza to systemy wielodostępne ogólnego zastosowania, a druga to transmisja danych. Załączkowe prace w tych dziedzinach należy uznać za niewystarczające.

Chciałbym jeszcze raz zwrócić uwagę na chroniczny brak elementów cyfrowych, a szczególnie elementów scalonych. Na obecnym etapie sprawa pierwszej wagi jest dokonanie skoku jakościowego i bezpośrednie przejście do uruchomienia w kraju produkcji LSI.

W ramach Organizacji dla Współpracy Ekonomicznej i Rozwoju (OECD) został opracowany specjalny raport poświęcony dysproporcjom technicznym maszyn cyfrowych, występującym między krajami tej organizacji.

"Grupa ekspertów doszła do wniosku, że najważniejszą przyczyną rozbieżności technologicznej między USA i pozostałymi wysoko uprzemysłowionymi krajami członkowskimi OECD jest istniejąca w USA możliwość szybkiego wprowadzenia na rynek odkryć i wynalazków. W dziedzinie maszyn cyfrowych wykorzystanie odkryć należy do odpowiedniego połączenia różnych technik sprzętowych i programowych w jeden funkcjonalnie sprawny i handlowo wartościowy system. Wymaga to zaawansowanej technologii, zręcznych posunięć handlowych, prowadzenia prac badawczych i rozwojowych dla określenia właściwej strategii rynkowej, nakładów finansowych dla podniesienia kosztów rozwojowych oraz liczenia się z ryzykiem fiaska".

PROBLEMY PRIORYTETOWE

1) Należy stworzyć integrujący program badawczy techniki informacyjnej, gdyż mimo istnienia „węzłowych problemów” z informatyki pomija się wiele ważnych tematów albo prowadzi się je jako „nielegalne”.

2) Należy skierować wysiłek badawczy na struktury logiczne maszyn przyszłościowych. Np.: prace badawcze nad m.c. o modularnej strukturze, aby można było modyfikować moc obliczeniową systemu bez przeprojektowania systemu, prace badawcze nad elastycznymi strukturami i mikroprogramowaniem.

3) Należy prowadzić prace nad stworzeniem zintegrowanej automatycznej metodyki projektowania i produkcji.

4) Należy prowadzić prace nad bardzo szybkimi pamięciami operacyjnymi.

5) Należy prowadzić prace nad systemami ogólnodostępnymi i potrzebnym dla nich sprzętem.

6) Należy prowadzić prace nad transmisją danych w powiązaniu z ogólnie dostępną siecią telekomunikacyjną.

7) Należy zintensyfikować badania nad problemem komunikacji człowiek - maszyna, a w szczególności nad płaskimi ekranami, zbieraniem informacji w źródle, itp.

Poza tymi priorytetowymi problemami należy kontynuować prace nad niezawodnością sprzętu, diagnostyką maszyn, alfa i grafoskopami.

Należy również stworzyć warunki organizacyjne, które by ułatwiły prace nad sprzętem. W tym celu proponuje się utworzenie: Centralnego Banku Elementów - dostępnego dla placówek

naukowych, posiadającego na składzie najnowsze elementy wytwarzane na świecie, umożliwiającego szybkie zaopatrzenie tych placówek w małe ilości podzespołów, bez biurokratycznych utrudnień.

Na zakończenie chciałbym podziękować mgr inż. M. Thorowi, za pomoc przy tej pracy, a następnie mgr B. Głowackiemu, dr S. Jarosińskiemu, mgr Th. Kamburelisowi, mgr inż. J. Karpe- cie, mgr inż. J. Karpieńskiemu, mgr inż. J. Rawskiemu, dr S. Sawickiemu, dr J. Szewczykowi, mgr inż. J. Świątkowskiemu oraz mgr inż. M. Wajcenowi za udzielenie niezbędnych informacji.

NIEKTÓRE PARAMETRY CHARAKTERYZUJĄCE POLSKIE MASZYNY CYFRO

NAZWA	IŁOŚĆ ADRESÓW	DLUGOŚĆ SŁOWA	ARYTMETYKA	PRZECINEK	SZYBKOŚĆ DODAWANIA op/s	PAMIĘĆ rodzaj
EMAL	1	40b	znak-moduł	stały	1200	rtęć
XYZ	1	36b	znak-moduł	stały	800	rtęć
UMC -2	1	34b	minus 2	stały	80	bęben
EMAL 2	1	34b	uzupełnienie do 2	stały	120	szybki bęben
BINUS	1	34b	uzupełnienie do 2	stały	80	bęben
EMMA			takie same dane jak BINUS			
ZAM 2	1	36b	znak-moduł	stały	1000	magne to stryke.
UMC 1	1	34b	uzupełnienie do 2	stały	80	bęben
AMC	2	48b	dziesiętna znak-moduł	stały	3500	ferryt.
ODRA 001/2/	1+1	40b	uzupełnienie do 2	stały		bęben
ODRA 1003	1+1	40b	uzupełnienie do 2	zmienny	250	bęben
ZAM 3	1	24b	znak-moduł	stały	40000	ferryt.
ZAM 21	1	24b	znak-moduł	stały	40000	ferryt.
ZAM 41	1	24b	znak-moduł	zmienny	40000	ferryt.
ODRA 1013	1+1	40b	uzupełnienie do 2	zmienny	500	ferryt.
UMC 10	1	34b	minus 2	stały	3000	ferryt.
ODRA 1204	1	24b	uzupełnienie do 2	zmienny	50000	ferryt.
KAR 65	1	26b	uzupełnienie do 2	zmienny	100000	ferryt.
ODRA 1304	1	24b	uzupełnienie do 2	zmienny	38000	ferryt.
K-202	1	16b	uzupełnienie do 2	opeja zmienny	450000	ferryt.
ODRA 1305	1	24b	uzupełnienie do 2	zmienny	600000	ferryt.
ODRA 1325	1	24b	uzupełnienie do 2	zmienny	450000	ferryt.
MOMIK	1	8b	uzupełnienie do 2	stały	250000	ferryt.

OPERAC. pojemność słów	TECHNIKA	PAMIĘĆ rodz.	ZEWN. pojem.	RODZAJ	STEROWANIE	WYKONANO szt. noza modelem		UWAGI
						ELWRO	inni	
512	statyczna lampowa			szereg.				
512	dynamiczna lampowa	bęben	8192	szereg.				
512	dynamicz. lampowa			szereg.				
1024	magnety- czna			szereg.				
512	dynamicz. lampowa			szereg.				
512	dynamicz. lampowa	bęben	16384	szereg.			8	
4k	dynamicz. lampowa					25	8	
100	dynamicz. lampowa	bęben taśma	10000 4 prz.	szereg.				
	dynamicz. tranzyst.			szereg.				
8k	dynamicz. tranzyst.			szereg.		42		
4k	magnetycz	bęben taśmy		równol.				
12tys.	statyczna tranzyst.	bęben	2x32k	równol.		2	3	
12tys.	statyczna tranzyst.	bęben taśma	2x32k 8-PT2	równole			16	
256	dynamicz. tranzyst.	bęben	8k	szereg.		84		
4k	dynamicz. tranzyst.	bęben	16k	szereg.			4	
16k	statyczn. tranzyst.			równol.	mikroprogr.	179		
16k	statyczn. tranzyst.	bęben		równol.				
32k	statyczn. tranzyst.	bęben taśma		równol.	mikroprogr.	74		
64k	MSI			równol.			18	
256k	SSI	dysk taśma		równole	mikroprogr.	9		
4x16k	SSI	dysk taśma		równol.	mikroprogr.	5		
8k	SSI	dysk		równol.				